

低温注入硅片中的锗在快速热处理后的再分布

肖清华 屠海令

(北京有色金属研究总院, 国家半导体材料工程研究中心, 100088 北京)

摘要: 大剂量($4 \times 10^{16} \text{ cm}^{-2}$)的 Ge 离子在 77K 低温下被注入于(100)硅片中, 并结合随后的 1080°C 快速热处理(RTP)以形成 Si/SiGe 异质结构。用卢瑟福背散射技术和二次离子质谱技术研究注锗硅片退火前后 Ge 的分布。结果表明, 快速热处理退火不仅能使注锗硅片发生固相外延生长, 表层形成合金层, 而且导致 Ge 向表面的质量运输。最终出现平台式的 Ge 分布形态。快速热处理后 Ge 这种再分布被认为有利于提高 HBT 的增益和获得表面应变沟道。

关键词: 硅锗合金; 低温离子注入; 快速热处理; 卢瑟福背散射技术; 二次离子质谱技术

PACC: 8160C; 8140; 2930

中图分类号: TN 305. 3

文献标识码: A

文章编号: 0253-4177(2004)11-1437-05

1 引言

Si/SiGe 异质结构材料近十年来受到广泛的关注。硅锗合金和硅材料同为金刚石结构, 但晶格常数略有差异, 能带结构也略有不同。由于两种材料的晶格常数不匹配, 从而导致硅锗和硅发生应变。应变对硅和硅锗的能带结构有很大的影响, 价带因此分裂为重空穴带和轻空穴带, 减少了带间散射, 从而提高空穴迁移率^[1]。这种硅基异质结构提供了设计新器件以及引入新功能的可能性, 已经被成功用于异质结晶体管(HBT)的制造。目前这类器件的速度已达到 120GHz^[2]。这种晶体管中, 硅锗合金层作为基极, 基区可被掺杂到很高的浓度, 电阻率降低, 从而减小开关的 RC 时间常数, 这对晶体管噪音降低非常重要。基区带隙的减小, 在基极和发射极不连续, 减弱了空穴向发射极的注入, 有助于晶体管增益的提高。近年来, 人们的主要兴趣转到这种异质结构在场效应晶体管方面的应用^[3~6]。这种结构由于应变的发生使硅沟道中的电子和空穴的迁移速率都大大提高, 因而既适合于 PMOS 也适合于 NMOS 方面的应用, 可提高电路的整体性能, 有利于兼容到 Si-CMOS 工艺中^[7,8]。

这种结构可以很容易地由分子束外延和超高真空间化学气相沉积制备^[9,10]。这两种方法具有成分控制比较准确和灵活、生长界面陡峭、掺杂容易等优点。但是它们也有生长速度缓慢、需要额外的预清洗步骤以及成本高等缺点。

另外, 离子注入结合退火重结晶也可用来制备 Si/SiGe 异质结构。第一个 n 型 Si/SiGe MOSFET^[11]就是通过使用高剂量 Ge 离子注入实现的, 以 SiGe 材料为基极的 npn 双极管器件也已通过这种方法实现。离子注入方法结合退火重结晶具有成本相对低的优点, 并且容易与传统的硅技术相结合。对大规模生产而言, 这种技术是一种更合适的技术。近年来, 这项技术还通过与注氧隔离技术(separation by implantation of oxygen, SIMOX)相结合制备出 Si_{1-x}Ge_x-on-insulator 材料^[12,13]。然而这种技术要用于实际的器件中, 需要进一步详细研究 Si_{1-x}Ge_x 材料合成过程中相关的离子注入工艺和退火工艺。退火过程中, Ge, Si 以及 B, P 等掺杂剂的扩散和再分布都是需要重点考虑的因素, 因为它们对最终形成的结构及材料的电学性质有重要影响。室温下, 大剂量的 Ge 注入会导致硅中高密度的缺陷和非晶化。升温注入被认为可以减轻二次损伤缺陷对外延层质量的不良影响, 但是也导致 Ge 的分布

肖清华 男, 1972 年出生, 博士研究生, 研究方向为硅及硅基半导体材料。
2003-11-13 收到, 2003-11-27 定稿

出现展宽, Ge 峰浓度降低, 而退火对锗的分布展宽没有影响^[14]. 低温注入由于避免了离子注入时的自加热效应, 因而有可能减弱离子注入时的辐射增强扩散效应, 有利于减轻 Ge 分布的展宽.

我们将低温离子注入方法结合快速热处理方法用于 Si/SiGe 异质结构的制备, 并首次对快速热处理后 Ge 的再分布进行研究. RBS 技术和 SIMS 技术被用于分析注锗硅片退火前后 Ge 的分布.

2 材料和实验

所研究的样品是普通直拉掺硼硅片. 硅片面向是(100), 电阻率为 1~50Ω·cm. 为合成硅锗合金, 硅片被注入⁷⁴Ge 离子. 注入剂量为 $4 \times 10^{16} \text{ cm}^{-2}$, 注入能量为 180keV, 样品台通过液氮冷却, 并偏离离子束 10°以降低沟道效应. 然后, 通过 AST 的 SHS100 快速热处理炉对注入 Ge 离子的硅片进行处理, 相应的热处理条件如图 1 所示. 最高温度为 1080°C, 高温保持时间为 60s, 升温速率约为 80°C/s, 冷却速率约为 33°C/s. 阵列式排布的卤钨灯被用于对硅片上下同时加热. 通过高温计探测和比例-积分-微分(PID)方法控制温度.

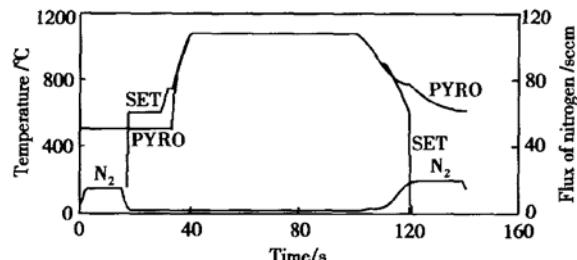


图 1 快速热处理的温度和气流条件 三条曲线分别是温度设置曲线(SET)、温度测量曲线(PYRO)以及氮气流速(N_2)的变化曲线

Fig. 1 Temperature and nitrogen flux curve relative to the RTP recipe

对注锗硅片退火前后的 RBS 谱的测试工作在美国 NEC 公司产 5SDH-2 上完成. 探测离子源是⁴He⁺, 入射能量为 2023keV, 束流为 1mA, 入射角为 0°, 散射角为 165°. 背散射离子通过金硅面垒半导体探测器接收. 真空度为 $3.6 \times 10^{-5} \text{ Pa}$. 分析道数 512 道. 计数个数 2 万个. 探测的沟道为(100)方向.

退火前后注锗硅片中锗的深度分布还通过二次离子质谱仪对 $250\mu\text{m} \times 250\mu\text{m}$ 的微小区域进行深

度剖析来精确测量. 仪器是法国 CAMECA 公司制造的 IMS-4F 型二次离子质谱仪, 这是一种动态、双聚焦式二次离子质谱仪, 具有离子探针和离子显微镜两种工作方式. 该仪器深度分辨率约为 4~10nm, 横向分辨率优于 1μm. 我们使用的是氧离子源, 一次束能量调至 12keV, 并采取高质量分辨率方式工作以减小在质量 73.9 处的²⁹Si₂O⁺ 干扰信号.

3 结果

图 2 给出了注锗硅片退火前后的 RBS 随机谱和沟道谱. 其横坐标表示背散射离子的能量, 纵坐标表示具有相应能量的背散射离子的产额. 为了能更清晰地展示样品中 Ge 的背散射数据, 图中只给出了 1480~1700keV 能量范围与 Ge 分布有关的

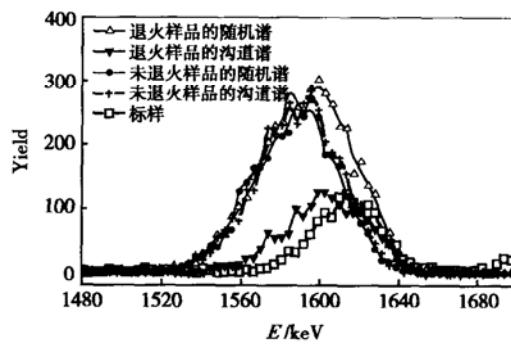


图 2 注锗硅片退火前后的背散射谱

Fig. 2 RBS spectra of the Ge-implanted silicon wafers before and after RTP

数据, 而没有给出 Si 的背散射数据, 但将在下文中对 Si 沟道的一些结果作补充说明. 标样是表面沉积有一定厚度的 Ge, Ag 及 Au 合金薄膜的硅样品, 它的随机谱用来定位 Ge 峰的位置和相应的能量. 由图 2 可见, 注锗硅片中出现对称的锗分布峰, 注锗硅片退火前的随机谱和沟道谱具有几乎同样的背散射产额, 这表明 Ge 的注入在硅片中造成了严重的损伤, 表层完全非晶化, 导致(100)沟道消除, 相应的 Si 沟道数据也表明注锗硅片中表层的非晶化. 退火后硅片中 Si 的沟道产额急剧下降到接近未注入样品, 表层非晶损伤峰消失, 图 2 中可看到 Ge 的沟道产额要比其随机产额小一半以上, 沟道效应明显, 这表明经过退火后硅片中注入损伤消除, 硅晶格和(100)沟道已恢复, 约有一半以上的 Ge 进入硅的晶格位置. 值得注意的是, 退火后硅片沟道谱和随机谱的 Ge 峰明显向标样的 Ge 峰靠近, 即退火过程中存

在向硅片表面的 Ge 的质量运输.

为了更清楚地了解硅片中 Ge 的纵深分布情况, SIMS 技术被用于对注锗硅片退火前后的分析. 图 3 所示为 SIMS 测得的注锗硅片退火前 Ge 的剖面分布. 注入的 Ge 离子在硅片中呈近高斯状分布, Ge 的峰值大致位于深度 88nm 处, 峰值浓度大约为 $3.3 \times 10^{21} \text{ cm}^{-3}$. 剖面分布图显示有一个较长的呈指数衰减的尾端, 这主要是沟道效应和辐射增强扩散效应所致.

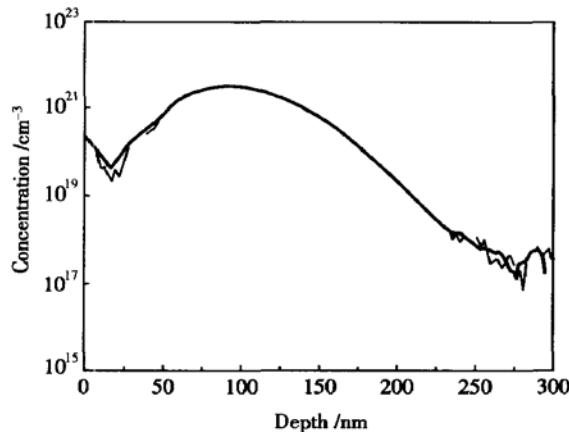


图 3 注锗硅片退火前 Ge 的 SIMS 深度分布

Fig. 3 SIMS depth profile of Ge-implanted silicon wafers before RTP

图 4 所示为注锗硅片退火后 Ge 离子的剖面分布. 与图 3 相比, 图 4 中 Ge 的分布形态不再是近高斯状分布, 而是呈一平台式的分布. 由约 24nm 深的位置至约 75nm 深的位置, Ge 的浓度几乎相同, 近于 $6 \sim 8 \times 10^{21} \text{ cm}^{-3}$. Ge 的分布也明显向表面漂移,

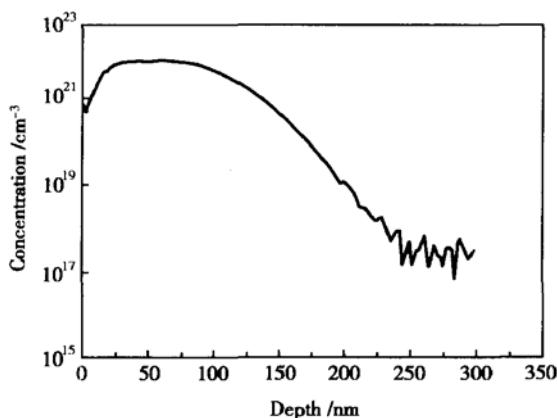


图 4 注锗硅片退火后 Ge 的 SIMS 深度分布

Fig. 4 SIMS depth profile of Ge-implanted silicon wafers after RTP

峰值在 50nm 深的位置, 这与前面 RBS 的结果一致. 更深的位置, Ge 的浓度也随深度指数性衰减, 但可以看到在同样 150nm 深处, 退火前的浓度为 $6.1 \times 10^{20} \text{ cm}^{-3}$, 退火后为 $3.8 \times 10^{20} \text{ cm}^{-3}$, 可见图 4 相比于图 3 中的尾部衰减速度更大, 而且我们还注意到, 图 3 中的尾部衰减一直延续到 260nm 深处, 而图 4 中的尾部衰减延续到大约 220nm 深的位置. 这表明快速热处理后 Ge 分布的拖尾可以缩短.

4 讨论

4.1 锗注入引起的表层非晶化和 Ge 分布的指数性拖尾

离子注入过程中, 外来离子与靶体内的原子发生碰撞, 碰撞过程中, 离子本身的能量传递给固体内的原子而失去能量, 最后停止在晶体中某个位置. 固体内的原子因为获得足够能量就可摆脱晶格的束缚, 离开它的平衡位置, 从而在入射离子轨迹周围产生晶格的损伤, 形成各种缺陷. 随着离子注入的继续, 点缺陷不断产生, 而且点缺陷还会不断运动. 或者点缺陷与固体基质原子复合或空位与填隙原子复合, 恢复晶格损伤, 或者同类型的缺陷间聚团形成更大的缺陷团. 当离子注入的剂量不断增加时, 离子注入引起的缺陷的数量迅速增加, 远超过复合的数量, 因此, 缺陷间更多的是聚团, 并相互作用和重叠, 形成更大更复杂的损伤群如位错和层错等, 进一步形成非晶中心. 对于 Ge 这样的重离子, 能量主要是通过核碰撞而损失的. 一个 110keV 的 Ge 离子注入, 其一般的射程为 72nm, 穿过了约 288 个原子面(平均面间距为 0.25nm), 因此 Ge 离子与每个面碰撞一次平均失去能量约 382eV. 根据 Kinchin-Pease 公式^[15]可以估计出注入一个这样锗离子产生的位移原子数 n:

$$n = E_n / (2E_d)$$

式中 E_n 是核碰撞损失的能量; E_d 是位移阈能(对硅而言, 大约为 15eV).

$$n = 110000 / (2 \times 15) = 3667 \text{ 个}$$

也就是说, 以 110keV 能量注入的一个锗离子可以形成 3667 个原子的级联, 这个级联密度非常高. 当大剂量锗注入时, 损伤区不断扩大, 迅速在固体内形成无序区, 最后相互交迭构成连续形成非晶层.

离子注入过程中形成的辐射损伤缺陷会引起注

入的 Ge 在衬底中的扩散大大增强, 从而导致 Ge 的分布存在一个延长的指数性衰减尾端。在低温注入情况下, 由于避免了离子注入时的自加热效应, 上述辐射增强扩散现象会有所减弱, 但 Ge 的分布仍有指数性衰减的拖尾。

4.2 快速热处理过程中 Ge 的再分布

快速热处理过程中, 底部完好的单晶衬底可以成为表面的非晶层重结晶的籽晶, 在远低于硅的熔融温度时, 表层就可以通过点缺陷的扩散或界面处悬挂键的俘获等机制^[16]进行固相外延重结晶生长。同时, 注入的 Ge 离子、硅自间隙原子以及硼等掺杂剂在固相外延过程都可能因为扩散出现再分布。由于光加热, 而且注入深度浅, 硅片表面至晶体/非晶界面可以很快达到同一温度, 也就是说温度梯度对各物质扩散的影响极小。另一方面, 在低温注入时, 大量的双空位引入到硅片中^[17]。而 Ge 的扩散是以空位为媒介的。由于硅片表面是空位的陷阱区, 热处理过程中, Ge 将随空位一起向表面扩散, 从而在表面下形成锗硅合金层。快速热处理后形成的 Si/SiGe 异质结构中, 这种 Ge 的平台式分布形态有利于 HBT 获得大的增益^[18], 但其中 Ge 分布的拖尾将产生一个减速场, 不利于 SiGe-HBT 的制作, 需要进一步通过离子注入工艺和退火工艺的调整来改善。Ge 的平台式分布形态也利于获得表面应变沟道, 实现应变 Si-MOS 器件。当 SiGe 合金中 Ge 的成分达到一定比例时, SiGe 合金与其顶部的 Si 之间将存在相对大的晶格常数差别, 从而在表层 Si 中引入张应变, 而在隐埋的 SiGe 合金中引入压应变, 进一步提高载流子迁移能力^[19]。

5 结论

我们通过 RBS 和 SIMS 手段对注锗硅片退火前后 Ge 的分布进行了研究。RBS 结果表明, 快速热处理退火过程中不仅表层非晶区固相外延生长, 重新结晶恢复晶格, Ge 进入主晶格位置形成 SiGe 合金, 而且存在向硅片表面的 Ge 的质量运输。SIMS 的结果进一步证明了退火后, Ge 向表面的质量运输, Ge 出现平台式的分布形态, 拖尾有所缩小。快速热处理后 Ge 这种再分布有利于 HBT 获得大的增益和表面应变沟道。

参考文献

- [1] Hincley J M, Singh J. Hole transport theory in pseudomorphic Si_{1-x}Ge_x alloys grown on Si(001) substrates. *Phys Rev B*, 1990, 41: 2912
- [2] Wicknheiser M. IC insights' stats on compound demi, SiGe foundries. *Solid State Technology*, 2002, 8: 4
- [3] Sophie V V, Crabbe E F, Meyerson B S, et al. High-mobility modulation-doped SiGe-channel p-MOSFETs. *IEEE Electron Device Lett*, 1991, 12: 447
- [4] Ismail K, Chu J O, Meyerson B S. High hole mobility in SiGe alloys for device application. *Appl Phys Lett*, 1994, 64: 3124
- [5] Arafa M, Ismail K, Fay P, et al. High-transconductance p-type SiGe modulation-doped field-effect transistor. *Electron Lett*, 1995, 31: 680
- [6] Arafa M, Fay P, Ismail K, et al. A 70GHz f_T low operating bias self-aligned p-type SiGe MODFET. *IEEE Electron Device Lett*, 1996, 17: 586
- [7] König U, Boers A J, Schäffler F, et al. Enhancement mode n-channel Si/SiGe MODFET with high intrinsic transconductance. *Electron Lett*, 1992, 28: 160
- [8] Jackson T N, Nelson S F, Chu J O, et al. Undoped SiGe heterostructure field effect transistors. *IEEE Trans Electron Devices*, 1993, 40: 2104
- [9] Hull R, Bean J C. Germanium silicon: physics and materials. New York: Academic Press, 1999
- [10] Jia Hongyong, Lin Huiwang, Chen Peiyi, et al. Epitaxy of Si-Ge HBT structure by high vacuum/rapid thermal processing/chemical vapor deposition. *Chinese Journal of Semiconductors*, 2001, 22(3): 251
- [11] Selvakumar C R, Hecht B. SiGe-channel n-MOSFET by germanium implantation. *IEEE Electron Device Lett*, 1991, 12: 444
- [12] Patel C J, Zhao Q X, Nor O. Photoluminescence of pseudomorphic SiGe formed by ⁷⁴Ge⁺ ion implantation in the overlayer of silicon-on-insulator material. *Appl Phys Lett*, 1998, 72: 3047
- [13] Seo J W, Kokubo Y, Aya Y, et al. Lateral solid phase recrystallization from the crystal seed in Ge-ion-implanted amorphous silicon films by repetition rapid thermal annealing. *Jpn J Appl Phys*, 2001, 40: 2150
- [14] Nejim A, Knights A P, Jeynes C, et al. Profile broadening of high dose germanium implants into (100) silicon at elevated temperatures due to channeling. *J Appl Phys*, 1998, 83(7): 3565
- [15] Plummer J D, Deal M D, Griffin P B. Silicon VLSI technology: Fundamentals, practice and modeling. Beijing: Publishing House of Electronics Industry, 2003: 477
- [16] Lu Guoquan, Nygren E, Aziz M J. Pressure-enhanced crystal-

- lization kinetics of amorphous Si and Ge: Implications for point defect mechanisms. *J Appl Phys*, 1991, 70: 5323
- [17] Yu R S B, Palmetshofer L. Deep defect levels and mechanical strain in Ge^+ -implanted silicon. *Nucl Inst Meth B*, 1995, 96: 245
- [18] Maiti C K, Armstrong G A. Applications of silicon-germanium heterostructure devices. Bristol and Philadelphia, 2001: 122
- [19] Kasper Erich. Properties of strained and relaxed silicon germanium. Yu Jingzhong, Translation. Beijing: National Defense Industry Press, 2002: 225[Kasper Erich. 硅锗的性质. 余金中, 译. 北京: 国防工业出版社, 2002: 225]

Redistribution of Ge Incorporated into Silicon Through Cryogenic Implantation After RTP

Xiao Qinghua and Tu Hailing

(National Engineering Research Center for Semiconductor Materials, General Research Institute for Nonferrous Metals, Beijing 100088, China)

Abstract: (100) silicon wafers are implanted with Ge^+ ($4 \times 10^{16} \text{ cm}^{-2}$) of high dose at cryogenic temperature as 77K and annealed at 1080°C by RTP to synthesize Si/SiGe heterostructure. The Ge profiles before and after RTP are evaluated by Rutherford backscattering and channeling spectroscopy(RBS) and secondary ions mass spectroscopy(SIMS). The result after RTP shows that, the surface amorphous layer recover crystallinity by solid phase epitaxial growth and SiGe alloy layer forms, while mass transportation of Ge towards the surface occurs. Such redistribution of Ge after RTP may be in favor of increasing the gains of HBT and acquiring strained MOS-channel.

Key words: SiGe; cryogenic implantation; RTP; RBS; SIMS

PACC: 8160C; 8140; 2930

Article ID: 0253-4177(2004)11-1437-05

Xiao Qinghua male, was born in 1972. He is engaged in the research on Si and semiconductor material based on Si.

Received 13 November 2003, revised manuscript received 27 November 2003

© 2004 The Chinese Institute of Electronics