

# 一种新型的集成电路金属连线温度分析解析模型\*

王乃龙 周润德

(清华大学微电子学研究所, 北京 100084)

**摘要:** 研究了金属连线上的焦耳热对连线温度的影响, 进而提出了一种新型的集成电路多层金属连线上的温度模拟器(LTem). 该模拟器采用一种相对简单的热学解析模型, 详细考虑了通孔效应以及边缘效应对温度分布的影响. 模拟结果表明, 考虑了通孔效应以及边缘效应之后, 金属连线上的温度分布情况有了较大程度上的降低, LTem 可以得到更贴近实际情况的金属连线温度分布情况.

**关键词:** 焦耳热; 通孔效应; 边缘传热效应; 热传导

**EEACC:** 1265A; 2560; 2570D

**中图分类号:** TN432

**文献标识码:** A

**文章编号:** 0253-4177(2004)11-1510-05

## 1 引言

随着集成电路从 VLSI 发展到 ULSI, 器件的尺度以及金属连线的宽度进一步减小, 电流密度以及金属连线层数进一步增加, 集成电路芯片上的热问题越来越严重, 尤其是金属互连线上的温度持续升高已经成为设计高性能集成电路芯片的一个重要限制因素<sup>[1]</sup>. 金属连线上过高的温度分布不仅会影响到集成电路的电迁移可靠性, 而且会直接恶化电路性能. 特别是近年来逐渐采用了一些低介电常数的内部介质, 有效地降低了连线寄生电容, 从而降低了连线延迟, 动态功耗以及一些串扰效应<sup>[2,3]</sup>, 但这些介质的低传热系数也进一步恶化了连线上的温度情况, 从而引起连线温度的持续升高. 这种情况下, 连线温度过高不仅影响到芯片的可靠性, 并且由于金属连线的电阻率随温度的持续增长会大幅提高连线延迟, 从而很难得到预期的速度性能. 而一些对连线温度过于保守的估计(大多没有考虑通孔效应以及边缘效应), 又使得估计出的连线温度远高于实际连线温度, 同样不可能给出准确的可靠性诊断以及性能分析结果.

因此, 无论从电路性能分析还是可靠性诊断来看, 都极有必要对金属互连线上焦耳热的产生与传播情况进行详细的分析, 从而得到比较贴近实际的金属连线温度分布情况, 最终得出与该温度分布相关的电路性能分析以及可靠性诊断结果, 以便在集成电路芯片投片前进行最后的调整与修改.

## 2 单一金属连线的温度分析

### 2.1 简单几何形状的金属连线

图 1(a) 所示为最简单情况的金属连线, 如果忽略掉接触孔上下表面的温差(实际上接触孔部分的热阻也确实比其余各部分要小得多), 就可以通过求解热学方程直接获得连线上的温度分布. 假设金属连线宽度为  $w$ , 厚度为  $t_m$ , 热传导系数为  $k_m$ ;  $\text{SiO}_2$  层厚度为  $t_{\text{ins}}$ , 热传导系数为  $k_{\text{ins}}$ , 则该金属连线上的温度分布可由下式求得:

$$\frac{d^2T(x)}{dx^2} = \frac{[T(x) - T_{\text{sub}}(x)]}{L_D^2} - \theta \quad (1)$$

其中  $L_D = \left[ \frac{1}{k_m} \left( \frac{k_{\text{ins}, \text{eff}}}{t_m t_{\text{ins}}} - \frac{J^2 \rho_0 \beta}{t_m^2} \right) \right]^{-\frac{1}{2}}$ ;  $\theta = \frac{J^2 \rho_0}{k_m t_m^2}$ ;

\* 国家自然科学基金资助项目(批准号: 59995550-I)

王乃龙 男, 1977 年出生, 博士研究生, 现从事 CMOS 集成电路低功耗以及热效应研究.

周润德 男, 1945 年出生, 教授, 博士生导师, 现从事低功耗集成电路与嵌入式系统研究.

2003-10-22 收到, 2004-03-26 定稿

© 2004 中国电子学会

$L_D$  定义为热扩散特征长度;  $T(x)$  为金属互连线上的温度分布;  $T_{sub}(x)$  代表芯片表面的温度分布情况;  $J$  是金属连线上的电流密度;  $\rho_0$  代表  $0^\circ\text{C}$  时的金属电阻率;  $\beta$  代表金属电阻率的温度系数;  $k_{ins,eff}$  代表考虑边缘效应后  $\text{SiO}_2$  层的有效热传导系数, 可由经验公式(2)获得<sup>[4]</sup>. 由于边缘效应的存在, 该系数一般要比  $k_{ins}$  大一些.

$$k_{ins,eff} = k_{ins} \left( 1 + 0.88 \times \frac{t_{ins}}{w} \right) \quad (2)$$

当芯片表面温度均匀分布时( $T_{sub}(x) = T_0$ ), 公式(1)可以得到如下解析解:

$$T(x) = T_0 + \Theta L_D^2 \left[ 1 - \frac{\sinh \frac{x}{L_D} + \sinh \frac{L-x}{L_D}}{\sinh \frac{L}{L_D}} \right] \quad (3)$$

此时金属线上的温度分布情况如图 1(b) 所示. 金属线上的平均温度升高为:

$$\Delta T_{avg} = \Theta L_D^2 \left[ 1 - \frac{\tanh(L/2L_D)}{L/2L_D} \right] = \Delta T_{max} \lambda \quad (4)$$

定义  $\lambda = 1 - \tanh(L/2L_D)/(L/2L_D)$  为平均温度比例因子, 后面会看到  $\lambda$  为考虑通孔效应后平均温度的修正因子, 在多层金属连线温度估计中有很大用处.

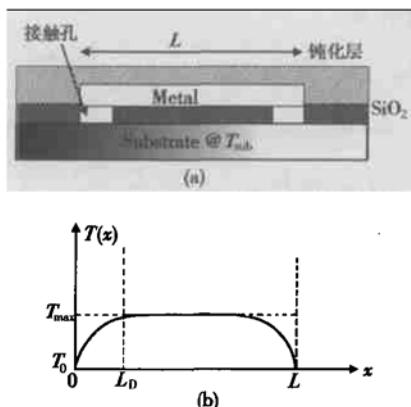


图 1 简单几何形状金属连线 (a) 示意图;(b) 温度分布情况

Fig. 1 A simple metal wire (a) Sketch map; (b) Thermal profile

## 2.2 复杂几何形状的金属连线

对于复杂几何形状的金属连线(如图 2 所示), 首先根据它的几何形状进行分割, 然后对每段金属线进行分析, 再联立成方程组进行求解, 最终获得连

线上具体的温度分布情况.

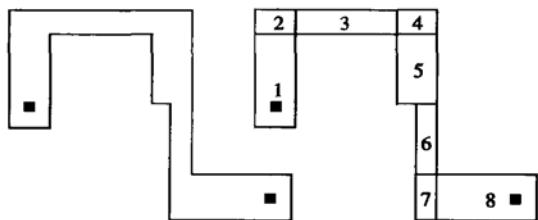


图 2 复杂几何形状金属连线的分割

Fig. 2 Interconnect partitioning

对于分割后的第 2, 4, 7 等部分, 由于它们处于拐角处, 其热传导以及电流情况不同于别的金属线段, 需要对其进行特别分析. LTem 采用了类似文献 [5] 中的拐角电阻分析方法对拐角部分进行了等效处理, 如图 3 所示. 图中拐角部分的等效长宽为:

$$l' = \frac{1}{2} \sqrt{w_1^2 + w_2^2} \quad (5)$$

$$w' = l' \left[ \frac{1}{a} - \frac{2}{\pi} \ln \left( \frac{4a}{a^2 + 1} \right) + \left( \frac{a^2 - 1}{\pi a} \cos^{-1} \left( \frac{a^2 - 1}{a^2 + 1} \right) \right)^{-1} \right]$$

其中  $a = w_1/w_2 (w_1 > w_2)$ .

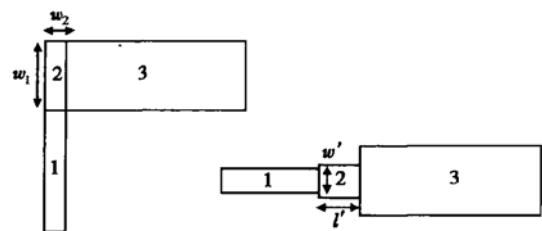


图 3 拐角等效图

Fig. 3 Corner equivalent

## 3 多层金属连线

### 3.1 基本假设

在实际的集成电路工艺中, 随着微电子器件尺寸向纳米量级发展, 金属互连线的层次越来越多, 结构也越来越复杂, 连线上的温度分布情况远比上面讨论的单一金属连线要复杂得多. 对现在的主流工艺( $0.13\mu\text{m}$  以及  $0.10\mu\text{m}$ ), 金属连线已经有 8 层之多. 而根据美国半导体工业协会(SIA) 在 2001 年制定的半导体技术发展规划(ITRS-2001), 预计到

2005 年金属连线的层次会高达 10 层。对于如此复杂的连线网络以及连线层次上的温度分布, 很难获得如单一金属连线温度分布一样的精确解析表达式。根据芯片的实际情况, 在简化计算并保证一定准确率的前提下, 可以做以下假设:

(1) 假设金属连线上产生的焦耳热全部通过通孔及绝缘层逐级向下一金属连线传播, 最终传导到硅片并通过外壳释放出去。对于一个封装好的芯片, 金属连线的上面一般覆盖着一层热绝缘层(如  $\text{SiO}_2$  或  $\text{Si}_3\text{N}_4$ ), 而硅片的下表面一般都附着散热片等热传导性好的装置。通常情况下, 几乎金属连线上及芯片表面上产生的所有热量(超过 90%) 都传播到芯片下表面并通过芯片下表面释放到周围环境中。

(2) 假设金属连线对芯片表面的热传导并没有影响到芯片表面的温度分布, 即芯片表面的温度分布情况仅由芯片表面上的热源决定。考虑到金属连线上面的焦耳热要比芯片表面产生的热量低得多, 这个假设基本成立。

(3) 假设金属互连线材料的热传导率不受温度的影响, 即忽略热传导系数随温度的变化。在计算过程中发现, 该假设可以在很大程度上简化多层金属互连线温度分布计算过程, 提高计算速度, 并且保持了很高的计算精度。

(4) 假设除了芯片的下表面, 其他所有的表面以及内部连线都只有热传导一种散热方式, 忽略了发生在它们身上的辐射以及对流等。由于这些部分的辐射以及对流在整个散热机制里只占有极小的比例, 该假设并不会恶化计算结果。

以上的假设都很贴近实际情况, 在文献中也被广泛应用<sup>[6, 7]</sup>。而为了获得更简单并且具体的连线温度分布, 我们作了进一步分析与假设。

(1) 如果不考虑通孔效应, 即假设金属连线上所有的热量都通过  $\text{SiO}_2$  层向下传播, 这时金属连线上温度应该为一稳定值:  $T(x) = T_0 + \theta L_D^2 = T_{\max}$ 。比较图 1(b) 可以看出在距通孔的距离小于  $L_D$  的地方, 由于通孔效应的存在使得连线温度有较大的下降; 而在距离大于  $L_D$  的地方, 金属连线上温度与不考虑通孔效应时的温度基本相同, 通孔效应可以忽略掉。因此, 为了简化分析我们进一步假设金属连线上产生的焦耳热分两部分传播, 在距通孔  $L_D$  以内的部分产生的焦耳热( $Q_{\text{via}}$ ) 全部通过通孔直接传递到与它相连的下一层金属上, 而距通孔  $L_D$  以外

的部分产生的焦耳热( $Q_{\text{ILD}}$ ) 全部通过介质层(如  $\text{SiO}_2$  层) 向下传播。

(2) 假设金属连线上的热量都是由它本身的焦耳热产生, 上层金属以介质层传递给它的热量则是通过附加电流密度  $\Delta J$  产生的焦耳热增量来等效。这样, 在本层金属电流密度  $J$  上叠加了  $\Delta J$  后, 就可以只考虑热量向下一金属连线的传递, 而不再需要考虑上一层传递下来的热量引起的温度改变, 每一层金属都可以用第二节中的单一金属温度求解方法进行类似处理, 从而得到该金属连线上温度分布解析表达式。

### 3.2 多层金属连线温度分析

利用上节中的基本假设, LTem 可以对多层次金属连线上面的温度分布进行具体的分析。对于多层次金属连线网络, 假设第  $i$  层金属连线的宽度为  $w_i$ , 长度为  $L_i$ , 厚度为  $t_{m,i}$ , 金属连线之间的间距为  $d_i$ , 金属上面由于上面几层传递的热量引起的附加电流密度为  $\Delta J_i$ , 金属上面的平均温度为  $T_{\text{avg},i}$ , 其与第  $i-1$  层金属之间电介质层厚度为  $t_{\text{ins},i}$ , 有效热传导系数为  $k_{\text{inseff},i}$ 。由上面的分析可知, 此时传递到第  $i$  层金属上的热量由两部分组成, 分别是第  $i+1$  层金属通过通孔直接传递过来的热量( $Q_{\text{via}}$ ) 以及上面各层通过各电介质层传播下来的热量( $Q_{\text{ILD}}$ )。这两部分热量可以表示为:

$$\begin{aligned} Q_{\text{via}} &= (J_{i+1}w_{i+1}t_{m,i+1})^2 \left[ \rho \frac{L_{D,i+1}}{w_{i+1}t_{m,i+1}} \right] \\ &= \rho J_{i+1}^2 L_{D,i+1} w_{i+1} t_{m,i+1} \\ Q_{\text{ILD}} &= L_i w_i \left[ \rho J_{i+1}^2 t_{m,i+1} \frac{w_{i+1}}{w_{i+1} + d_{i+1}} \times \right. \\ &\quad \left. \frac{L_{i+1} - L_{D,i+1}}{L_{i+1}} + \sum_{j=i+2}^n \left[ \rho J_j^2 t_{m,j} \frac{w_j}{w_j + d_j} \right] \right] \end{aligned} \quad (6)$$

其中  $n$  为金属连线层数, 现代制造工艺中一般为 6 ~ 8。

另外, 根据  $\Delta J$  的定义有:

$$\Delta Q_i = \rho((J_i + \Delta J_i)^2 - J_i^2)L_i w_i t_{m,i} = Q_{\text{via}} + Q_{\text{ILD}} \quad (7)$$

可以求得:

$$\begin{aligned} \Delta J_i &= \left[ \frac{1}{L_i w_i t_{m,i}} \left[ J_{i+1}^2 w_{i+1} t_{m,i+1} \left[ L_{D,i+1} + \frac{L_i w_i (L_{i+1} - L_{D,i+1})}{L_{i+1} (w_{i+1} + d_{i+1})} \right] \right. \right. \\ &\quad \left. \left. + L_i w_i \sum_{j=i+2}^n \left[ \rho J_j^2 t_{m,j} \frac{w_j}{w_j + d_j} \right] \right] \right]^{1/2} - J_i \end{aligned} \quad (8)$$

则第  $i$  层金属上的温度分布为:

$$T_i(x) = T_{avg,i-1} + \rho(J_i + \Delta J_i)^2 \frac{t_{ins,i}}{k_{inseff,itm,i}} \times \left[ 1 - \frac{\sinh \frac{x}{L_{D,i}} + \sinh \frac{L_i - x}{L_{D,i}}}{\sinh \frac{L_i}{L_{D,i}}} \right] \quad (9)$$

第*i*层金属上的平均温度为:

$$\begin{aligned} T_{avg,i} &= T_{avg,i-1} + \rho(J_i + \Delta J_i)^2 \frac{t_{ins,i}}{k_{inseff,itm,i}} \times \\ &\left[ 1 - \frac{\tanh(L_i/2L_{D,i})}{L_i/2L_{D,i}} \right] = T_{avg,i-1} + \lambda_i \Delta T_{max,i} \\ &= T_0 + \sum_{j=1}^i \lambda_j \Delta T_{max,j} \end{aligned} \quad (10)$$

## 4 模拟结果分析

利用LTem对8层的金属连线网络做了温度分析, 考虑最坏的情况, 假设所有的金属连线都达到ITRS-2001定义的极限电流密度( $1.3 \times 10^6 A/cm$ ), 另外我们给定1~8层金属连线长度分别为10, 20, 40, 60, 100, 200, 300和500μm。考虑具体工艺条件后, 最终得到的模拟结果如图4所示。

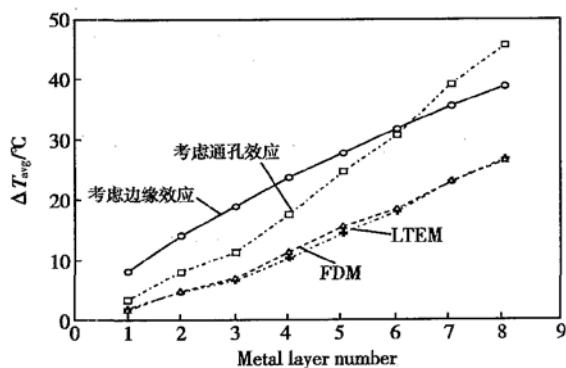


图4 金属连线的平均温度升高

Fig. 4 Temperature rise along metal layers

由图4可以看出, 在集成电路芯片的多层互连线网络中, 连线温度比芯片表面温度确实有了不可忽略的增长, 而保守的温度估计方法(不考虑通孔, 边缘效应)又过分夸大了温度的增长情况。另外, 从图中还可以看出, 由于低层金属的连线长度小于或等于热扩散特征长度, 通孔效应极为明显, 而对于高层金属的连线长度大于热扩散特征长度时, 通孔效应明显减弱, 反而边缘效应对温度分布的影响更大一些。而综合考虑了通孔效应以及边缘效应的

LTem温度估计器的模拟结果与运用有限差分数值算法(FDM)求解三维热扩散方程得到的温度分布结果十分相近, 无疑更贴近于实际温度分布的情况。

## 5 结论

本文详细介绍了一种用于集成电路芯片上金属互连线温度分析的热学解析模型, 该热学模型可以很容易地获得各层金属连线上的温度分布以及各层的平均温度。由第四节的模拟分析结果可以看出, 考虑了通孔效应以及边缘传热效应后, 金属连线的温度比考虑前有了很大程度的降低, 在低层金属通孔效应对温度的影响比较明显, 而越往高层边缘传热效应越明显。该解析模型综合考虑了通孔效应以及边缘效应后, 可以得到更贴近实际情况的金属连线温度分布情况, 从而为芯片的可靠性诊断以及性能分析提供准确的温度数据。

## 参考文献

- [1] Chiang T Y, Shieh B, Saraswat K C. Impact of Joule heating on scaling of deep sub-micron Cu/low-k interconnects. VLSI Technology Digest of Technical Papers Symposium, 2002: 38
- [2] Banerjee K, Mehrotra A, Sangiovanni-Vincentelli A, et al. On thermal effects in deep sub-micron VLSI interconnects. 36th ACM Des Autom Conf, 1999: 885
- [3] Banerjee K, Amerasekera A, Dixit G, et al. The effect of interconnect scaling and low-k dielectric on the thermal characteristics of the IC metal. IEDM Tech Dig, 1996: 65
- [4] Schafft H A. Thermal analysis of electromigration test structures. IEEE Trans Electron Devices, 1987, 34(3): 664
- [5] Hallk P M. Resistance calculations for thin film patterns. Thin Solid Films, 1967, 1(1): 277
- [6] Amir H Ajami, Massoud Pedram, Kaustav Banerjee. Effect of non-uniform substrate temperature on the clock signal integrity in high performance designs. IEEE Custom Integrated Circuits Conference, 2001: 233
- [7] Chiang T Y, Saraswat K C. Closed-form analytical thermal model for accurate temperature estimation of multilevel ULSI interconnects. Digest of Technical Papers Symposium on VLSI Circuits, 2003: 275
- [8] Wang Nailong, Dai Hongyu, Zhou Runde. VLSI thermal placement optimization using simulated annealing. Chinese Journal of Semiconductors, 2003, 24(4): 427(in Chinese) [王乃龙, 戴宏宇, 周润德. 用模拟退火算法实现集成电路热布局优化. 半导体学报, 2003, 24(4): 427]

# A Novel Analytical Thermal Model for Temperature Estimation of Multilevel ULSI Interconnects<sup>\*</sup>

Wang Nailong and Zhou Runde

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

**Abstract:** A novel analytical thermal model for estimating the temperature rise of multilevel ULSI interconnects is presented, and the impact of joule heating, via effect, and heat fringing effect is investigated in details. After considering the via effect and heat fringing effect of multilevel ULSI interconnects, LTem provides more accurate temperature estimation of the multilevel interconnects.

**Key words:** Joule heating; via effect; heat fringing effect; thermal conductivity

**EEACC:** 1265A; 2560; 2570D

**Article ID:** 0253-4177(2004)11-1510-05

\* Project supported by National Natural Science Foundation of China(No. 59995550-1)

Wang Nailong male, was born in 1977, PhD candidate. His research interests are electrothermal simulation and thermal effects research.

Zhou Runde male, was born in 1945, professor and advisor for PhD candidate. His research interests are low power IC design and embedded system structure.