

# 带有发射极边减薄结构的异质结双极晶体管直流电流增益的计算

刘晓伟 张 荣 吴德馨

(中国科学院微电子中心, 北京 100029)

**摘要:** 为了计算带有发射极边减薄结构的异质结双极晶体管 (EET-HBT: Emitter Edge Thinning-Heterojunction Bipolar Transistor) 的电流增益, 提出了发射极边偏移电压的概念。在将它引入 Gummel-Poon 模型后, 对不同结构的 EET-HBT 的直流电流增益进行了计算, 并将计算结果与已发表的实验数据作了比较。计算表明, 修正后的 Gummel-Poon 模型能够较好的反映出采用 EET 结构后对增益的改善作用, 钝化边长度越长、器件发射结的面积越小 (周长/面积比越大), 钝化的效果越好。计算结果显示采取薄发射区设计也能起到与 EET 结构同样的钝化效果。计算结果可以为高性能 HBT 器件的设计提供依据。

**关键词:** 电流增益; 异质结双极晶体管 (HBT); Gummel-Poon 模型

**EEACC:** 2520D; 2560B; 2560J

中图分类号: TN 322<sup>+</sup>. 8

文献标识码: A

文章编号: 0253-4177(2001)02-0241-06

## 1 引言

III-V 族(GaAs 基)异质结双极晶体管(Heterojunction Bipolar Transistor, 以下简称 HBT)是微波/毫米波领域中一种重要的高速器件, 但 GaAs HBT 中较大的表面复合电流降低了器件的电流增益, 增大了器件的低频噪声。现在比较一致的看法是, HBT 的表面复合电流主要集中在发射区侧墙处<sup>[1]</sup>。de Lyon 和 Casey 等人通过实验证明了对于渐变/缓变的 Npn 或 Pnp HBT, 基极电流的主要成分是表面复合电流, 基极电流与发射区周长成正比<sup>[2]</sup>。

为了减小发射区侧墙处的复合电流, Lin 和 Lee 提出了发射极边减薄设计(Emitter Edge-Thinning Design, 以下简称 EET)<sup>[3]</sup>。很多人在实验上证明了这种方法对提高增益的有效性<sup>[4-8]</sup>。Liu 等人首先从理论上分析了采用 EET 结构对器件增益的影响<sup>[9, 10]</sup>。他们是在给定边界条件的情况下, 求解基区的少子连续性方程。他们在计算中引入了一个可以调节的参数: 钝化层中导电通道的宽度  $\Lambda$ , 然后通过

与实验数据的拟合得到  $\Lambda = 5\text{nm}$ , 由此得到一系列的结论。虽然通过拟合来确定某些参数这一点无可厚非, 但是他们整个计算的普遍性和有效性却很难使人信服。另外他们的方法计算量非常大, 对于器件的模拟和优化设计而言, 这也是一个不小的缺点。

本文提出了发射极边偏移电压( $V_{off}$ )的概念。在将它引入 Gummel-Poon 模型<sup>[11]</sup>后, 用解析的方法求出了基极电流。并由此计算了 EET-HBT 的直流电流增益。计算结果表明: (1) 修正后的 Gummel-Poon 模型能够较好地反映出采用 EET 结构后对增益的改善作用; (2) 器件的发射区面积越小, 周长/面积比越大, 钝化的效果越好; (3) 当发射区较薄时, 即使钝化边的长度为零, 也能起到钝化效果。较 Liu 等人的方法, 我们的方法计算量小, 物理意义明确, 十分适合于器件的优化设计及模拟。

## 2 发射极边偏移电压

EET-(Npn) HBT 器件的剖面图如图 1 所示。要计算 EET-HBT 的基极电流, 其关键是要确定

刘晓伟 男, 1975 年出生, 硕士研究生, 主要研究方向为 AlGaAs/GaAs、GaInP/GaAs HBT 的器件工艺及模型。

张 荣 女, 1976 年出生, 硕士研究生, 主要研究方向为 AlGaAs/GaAs、GaInP/GaAs HBT 的器件模型及电路设计。

2000-01-06 收到, 2000-05-15 定稿

©2001 中国电子学会

图例:

- nN 同型异质结宽禁带一侧耗尽区(带正电)
- pN 异型异质结 N 型一侧耗尽区(带正电)
- 表面耗尽区(带正电)
- nN 同型异质结窄禁带一侧电子积累区(带负电)
- pN 异型异质结 p 型一侧耗尽区(带负电)
- 钝化层表面负电荷区(带负电)

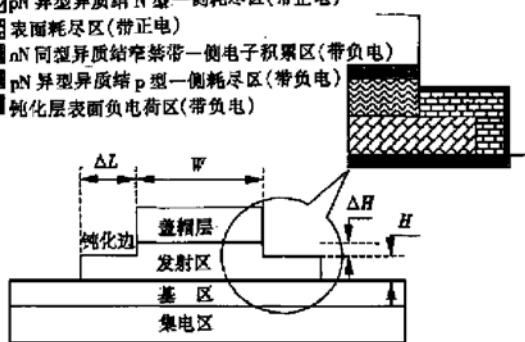


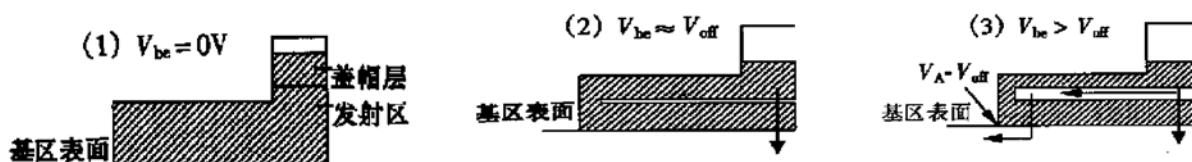
图 1 EET-(Npn) HBT 器件的剖面示意图

FIG. 1 Sectional Drawing of EET-(Npn) HBT

EET 结构的发射极侧墙处的复合电流,为此,我们提出发射极边偏移电压  $V_{off}$  的概念。器件采用了 EET 结构后,由于 N 型钝化层表面带有大量的负电

荷,这相当于引入了一个附加的电子势垒,这个势垒阻止了电子向外基区表面的注入。这样须外加一个大小为  $V_{off}$  的偏压才能抵消这个附加的电子势垒从而在钝化层中形成导电通道,电子经由这个通道注入到侧墙附近的基区表面。于是采用 EET 结构的作用实际上就是“滞后”了侧墙处的电子注入,“滞后”的效果由  $V_{off}$  来表征。

我们定义发射区中刚好形成导电通道时所对应的外加电压的大小为  $V_{off}$ ,当外加电压小于  $V_{off}$  时,电子被 EET 结构引入的势垒所阻挡,侧墙处的复合电流很小;当外加电压大于  $V_{off}$  时,电子通过钝化边中的导电通道注入到外基区表面,开始有显著的复合电流,此时侧墙根部实际“感受”到的偏压为  $V_A - V_{off}$ ,  $V_A$  为外加正向偏压,如图 2 所示。这个定义的前提是:器件的发射区较薄,当引入 EET 结构后整个发射区全部耗尽。如果一开始就存在导电通道,则上述定义不成立。



(1) 外加电压为零时,发射区全部耗尽,为了达到电荷平衡,部分盖帽层也被耗尽;(2)当外加电压刚刚超过  $V_{off}$  时,盖帽层中的耗尽区消失,发射区中开始有导电沟道的出现;(3)当外加电压大于  $V_{off}$  时,发射极的部分电子经由发射层中的导电沟道注入到外基区表面。

图 2 发射区内的耗尽层随外加偏压变化示意图

FIG. 2 Diagram of Depleted Layer in Emitter Varied with Forward Applied Voltage

下面我们根据电荷平衡方程来计算  $V_{off}$ 。计算中所用到的参数如表 1 和表 2 所示。我们首先确定发射结附近所有负电荷的来源,这些负电荷在发射结零偏时使发射区全部耗尽,也使一部分盖帽层耗尽。这些负电荷包括(其分布见图 1):(1)发射结基区一侧空间电荷区中的负电荷  $Q_{eb}$ ;(2)发射极钝化层表面所带的负电荷  $Q_{sur}$ ;(3)同型异质结 GaAs 一侧积累层中的负电荷  $Q_{iso}$ 。与负电荷平衡的正电荷来源于两个部分:(1)整个发射区都耗尽时所带的正电荷  $Q_{emi}$ ;(2)部分盖帽层耗尽所带的正电荷  $Q_{cap}$ 。通常情况下,所有负电荷除了将整个发射区全部耗尽外还有富余,这一部分过剩负电荷将使部分盖帽层耗尽,其大小即为  $Q_{cap}$ 。

由此可列出电荷平衡方程:

$$Q_{cap} = (Q_{eb} + Q_{iso} + Q_{sur}) - Q_{emi} \quad (1)$$

$$Q_{eb} = (L + 2\Delta L)(W + 2\Delta L)W_a N_a q \quad (2)$$

$$Q_{sur} = 2\Delta L(L + W + 2\Delta L)W_s N_d q + (2L + 2W + 8\Delta L)H W_s N_d q \quad (3)$$

$$Q_{iso} = L W W_{iso} N_d q \quad (4)$$

$$Q_{emi} = (L + 2\Delta L)(W + 2\Delta L)H N_d q - 2\Delta L(L + W + 2\Delta L)\Delta H N_d q \quad (5)$$

其中  $L$ 、 $W$ 、 $H$ 、 $\Delta L$ 、 $\Delta H$  如图 1 所示;  $N_a$  为基区掺杂浓度;  $N_d$  为发射区掺杂浓度。

$$W_a = \sqrt{\frac{N_d}{N_a} \times \frac{2\epsilon_a \epsilon_d V_{bi}}{q(\epsilon_a N_a + \epsilon_d N_d)}} \quad (6)$$

$$W_s = \sqrt{\frac{2\epsilon_d(E_g - F_n)}{q^2 N_d}} \quad (7)$$

式中  $W_{iso}$  为同型异质结宽禁带一侧耗尽区宽度;  $\epsilon_a$ 、 $\epsilon_d$  分别为 GaAs、AlGaAs 的介电常数;  $V_{bi}$  为发射结的内建电势;  $E_g$  为 AlGaAs 的禁带宽度;  $F_n$  为表面费米能级,当表面态密度为  $8.42 \times 10^{12} \text{ cm}^{-2}$  时,  $F_n$

= 1.336eV(从表面导带底算起)<sup>[12]</sup>;  $q$  为电子电荷.

表 1 计算所用的材料参数

Table 1 Calculation Parameters

参数名称	参数值
AlGaAs 禁带宽度 $E_g^{(1)}$	1.794eV
AlGaAs 相对介电常数 $\epsilon^{(1)}$	12.2
AlGaAs/GaAs 的 $\Delta E_c^{(1)}$	0.24eV
同质结接触电势差 $V_{diss}^{(2)}$	246.65mV
同质结耗尽区宽度 $W_{iso}^{(2)}$	18.82nm
同质结耗尽区电荷 $Q_{iso}^{(2)}$	$1.6864 \times 10^{-13}$ C
发射结接触电势差 $V_d^{(2)}$	1.618V
AlGaAs 表面态密度 $N_s^{(3)}$	$8.42 \times 10^{12}$ cm <sup>-2</sup>
基区少子寿命 $\tau_{nb}^{(2)}$	1.412ns
基区少子扩散长度 $L_{nb}^{(2)}$	2.968μm
正向渡越时间 $\tau_{ed}^{(2)}$	5ps
材料陷阱密度 $N_{tr}^{(4)}$	$2 \times 10^{16}$ cm <sup>-3</sup>
表面复合速度 $S^{(3)}$	$4 \times 10^5$ cm/s
截获面积 $\sigma^{(4)}$	$4 \times 10^{-17}$ cm <sup>2</sup>
表面少子扩散长度 $L_{nb}^{(3)}$	0.07μm
发射区侧界面复合速度 $S_e^{(5)}$	$4 \times 10^3$ cm/s
基区侧界面复合速度 $S_b^{(5)}$	$4 \times 10^3$ cm/s
器件发射区面积 $W \times L^{(6)}$	2μm × 40μm
钝化边过腐蚀深度 $\Delta H^{(6)}$	5nm

(1) 根据文献[13]; (2) 根据器件结构参数及掺杂数据算出, 计算中考虑了简并的影响, 寿命的数据是根据文献[14]中给出的数据拟合得到; (3) 根据文献[12]; (4) 根据文献[11]; (5) 根据文献[15], 用的是 Al<sub>0.25</sub>Ga<sub>0.75</sub>As/GaAs DH Laser(双异质结激光器)上的数据; (6) 器件参数.

表 2 计算所用的器件结构参数

Table 2 Structural Parameters of Device

器件结构	厚度/nm	组分	掺杂/cm <sup>-3</sup>
n-InGaAs 接触层	50	0~0.5	$2 \times 10^{19}$
n-GaAs 盖帽层	100		$5 \times 10^{17}$
N-AlGaAs 过渡层(发射区)	30	0.3~0	$7 \times 10^{17}$
N-AlGaAs 发射区	20	0.3	$5 \times 10^{17}$
N-AlGaAs 过渡层(发射区)	30	0~0.3	$7 \times 10^{17}$
i-GaAs Setback 层	5	undoped	
p-GaAs	100		$5 \times 10^{18}$
n-GaAs	400		$5 \times 10^{16}$

为简单起见, 假设外加电压增加到  $V_{off}$  时,  $Q_{sur}$  和  $Q_{iso}$  均保持不变,  $Q_{eb}$  减小到使(1)式右边为 0.  $V_{off}$  的计算公式如下:

$$V_{off} = V_{bi} - \left[ \sqrt{V_{bi}} - \frac{Q_{cap}}{K_a} \right]^2 \quad (8)$$

其中

$$K_a = (L + 2\Delta L)(W + 2\Delta L)N_{aq} \times \sqrt{\frac{N_d}{N_a}} \times \frac{2\epsilon_a \epsilon_d}{q(\epsilon_a N_a + \epsilon_d N_d)} \quad (9)$$

引入 EET 结构钝化外基区表面的实质是利用钉扎的钝化层表面形成的电子势垒阻止电子向外基区表面的注入. 在小偏压时, 由于整个钝化边近于全耗尽, 因此这种阻挡作用十分有效, 所以 EET 能十分有效地改善小电流下的增益; 当偏压较大时, 钝化边中出现导电通道, 因此电子能通过此通道注入外基区表面, 但导电通道的出现由于采用了 EET 结构“端后”了, “端后”量的大小即为  $V_{off}$ . 然而计算发现当  $\Delta L$  很小时,  $V_{off}$  竟然为负值(此时  $V_{off}$  无定义)! 造成这种情况的原因是我们没有考虑到二维电势分布, 而假设两边的钝化层与中间的发射区的耗尽情况是一样的. 这虽然是一个过于简化的假设, 但基于这个假设的计算却能与实际情况相符.

### 3 直流电流增益的计算

本文基于 Gummel-Poon 的小注入模型<sup>[11]</sup>计算了 HBT 的直流电流增益. HBT 的直流电流增益定义为:

$$\beta_{dc} = \frac{I_c}{I_b} \quad (10)$$

集电极电流  $I_c$  由两部分组成, 1) 越过发射结势垒的电子电流  $I_{en}$ ; 2) 反偏集电结的漂移电流  $I_{cp}$ . 基极电流  $I_b$  由以下五个部分组成: 1) 发射极侧墙处的复合电流  $I_{sr}$ ; 2) 异质界面的复合电流  $I_{ire}$  和  $I_{irb}$ ; 3) 基区体复合电流  $I_{br}$ ; 4) 发射结空间电荷区复合电流  $I_{scr}$ ; 5) 基区向发射区的反向注入电流  $I_{ep}$ . 这些电流的表达式见文献[11]. 其中  $I_{sr}$  在小偏压下占整个基极电流的绝大部分, 当采用了 EET 设计后,  $I_{sr}$  会显著减小, 即  $I_{sr}(\Delta L) = I_{sr}(V_{BE} - V_{off}(\Delta L))$ , 这时

$$\begin{aligned} \beta_{dc}(\Delta L) = & (-I_{en} - I_{cp}) / (I_{sr}(V_{BE} - V_{off}(\Delta L))) \\ & + I_{ire} + I_{irb} + I_{br} + I_{scr} + I_{ep} + I_{cp} \end{aligned} \quad (11)$$

计算结果与实验数据的比较如图 3 所示.

计算结果在  $\Delta L$  较小时较实验值偏低, 在  $\Delta L$  较大时偏高. 要特别指出的是, 我们没有特意调整计算参数以适应实验数据, 计算所用关键参数均根据实际器件直接算出或取典型数据. 小  $\Delta L$  下的计算的增益过小的原因可能是这时的表面复合电流被高估了, 如果考虑到小尺寸范围内电势的二维分布, 这时侧墙处的耗尽区与 pN 结所产生的耗尽区联成一片, 在一定程度上能起到阻止电子向外基区表面注入的作用. 尽管这样, 计算和实验的最小钝化边长均

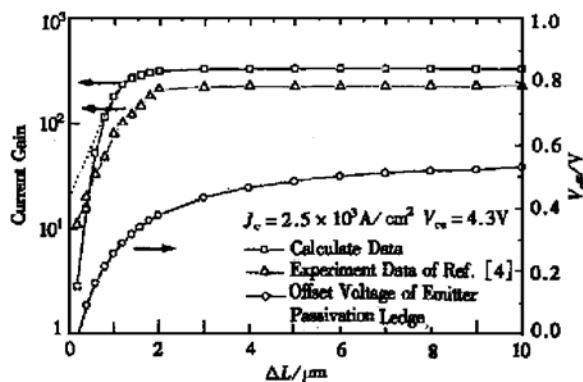


图 3 计算数据与实验数据的比较

如果计算值沿图中虚线与左边的 Y 轴相交，则计算值将与实验值平行，即两者趋势相同。但由于忽略了电势的二维分布，小  $\Delta L$  时的增益被低估了。另外计算显示最佳的钝化边长为  $2\mu\text{m}$ ，这与文献[4]中  $2 \pm 0.5\mu\text{m}$  的实验结论和文献[10]中的理论计算结果正好吻合。

FIG. 3 Comparison Between Calculated Results and Experimental Data

为  $\Delta L = 2\mu\text{m}$ ，考虑到计算方法十分简单，这样的结果已经相当令人满意，这也说明了我们引入发射极边偏移电压的概念是能够反映问题的物理实质的。

下面我们来看看器件的结构参数对钝化效果的影响。图 4(a) 是当发射极宽度不变，发射极条长改变时电流增益随钝化边长度的关系，从中可看到：钝化边长度一定时，发射极面积越小，钝化效果越好；图 4(b) 是电流增益与发射极条宽的关系，该图引用了文献[5]中的实验数据，如果选择合适的计算参数，没有钝化时的增益的计算值与实验值十分吻合，钝化后的增益值不随发射极条宽而变化，这与实验数据也是一致的。图中直线的斜率与表面复合速度成正比，可以看到，钝化以后，表面复合大为降低，由此可以判断钝化的效果。

从图 4(c) 中我们可以看到：当发射极层厚变大时，钝化效果迅速变差，因为此时的钝化边更难达到全耗尽；相反，当发射极层厚较薄时，甚至不采取 EET 设计，也能获得可观的电流增益，即如果将发射极厚度减薄到单靠发射结所产生的空间电荷区就可以使整个发射区耗尽的程度，这样就不需要靠钝化边引入额外的负电荷了，对于文献[4]中的器件，这个厚度约为  $55\text{nm}$ ，如果发射极掺杂更低，比如为  $3 \times 10^{17}\text{cm}^{-3}$ ，则这个厚度增加到  $83\text{nm}$ 。对于需要采用发射区-基区自对准工艺的 RF 器件，由于实现 EET 结构在工艺上比较困难<sup>[5]</sup>，因此采用较薄的发

射区不失为一个两全的解决办法。

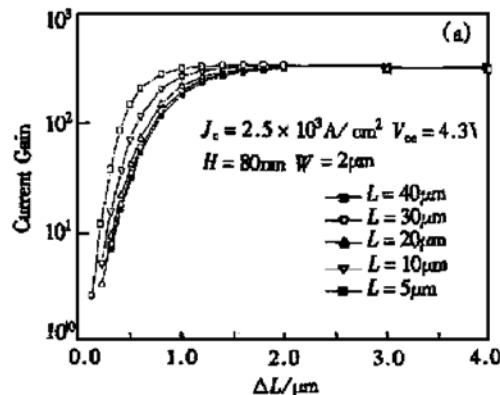


图 4(a) 不同发射极条长的器件电流增益随钝化边长度的关系

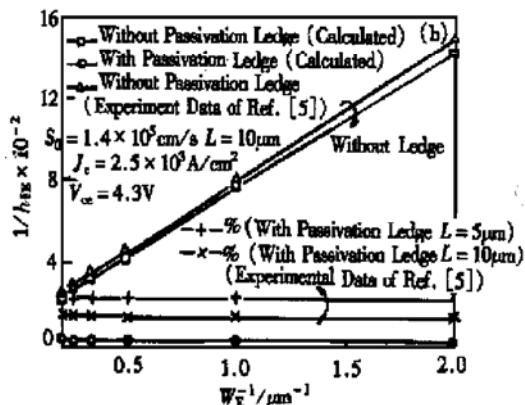
FIG. 4 (a) Current Gain Versus Length of Passivation Ledge with Various  $L$ 

图 4(b) 增益与发射区宽度的关系

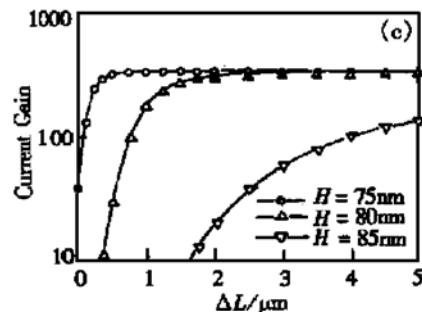
FIG. 4(b)  $1/h_{FE}$  Versus  $1/W_E$ 

图 4(c) 不同发射区层厚的器件电流增益与钝化边长度的关系

FIG. 4 (c) Current Gain Versus Length of Passivation Ledge with Various  $H$

## 4 结论

在 GaAs HBT 中, 基区电流的主要成分是基区的表面复合电流, 尤其是发射极侧墙处的表面复合电流。这一部分电流要比外基区表面的复合电流大得多, 因此 HBT 的基极电流与发射极的周长成正比。采用 EET 结构能有效的减小这一部分电流。本文在引入发射极边偏移电压的基础上, 用小电流的 Gummel-Poon 模型对 EET-HBT 的电流增益进行了计算。与文献[9, 10]的计算相比, 我们的计算结果与实际数据更为符合, 而且我们的计算更为简单, 这说明了发射极边偏移电压的概念是有效的。计算表明: 钝化的效果与器件的周长/面积比和钝化边的长度有关, 周长/面积比越大, 钝化边越长, 则钝化效果越好; 计算还发现当发射区较薄时, 即使钝化边的长度为零, 也能起到钝化效果, 这一点对于设计需要采用发射区-基区自对准工艺的 RF 器件很重要。因为采用自对准工艺的目的就是为了减小发射极电极和基极电极的间距, 这与我们希望采用比较长的钝化边以达到理想的钝化效果是矛盾的。而将发射区设计得较薄, 即使不用 EET 钝化, 也能显著提高器件的增益。

本文的计算方法简单实用, 因此十分适合于器件的优化设计及器件模拟。本文的计算结果可以用来为高性能 HBT 的设计提供依据。

## 参考文献

- [ 1 ] G. B. Gao, S. N. Mohammad, G. A. Martin and H. Morkoc, Fundamentals, Performance and Reliability of III-V Compound Semiconductor Heterojunction Bipolar Transistors in Compound Semiconductor Electronics (Edited by M. Shur), World Scientific, 1996, 116.
- [ 2 ] T. J. de Lyon, H. C. Casey, Jr., P. M. Enquist *et al.*, Appl. Phys. Lett., 1989, **54**: 641—643.
- [ 3 ] H. H. Lin and S. C. Lee, Appl. Phys. Lett., 1985, **47**(8): 839—841.
- [ 4 ] W.-S. Lee, D. Ueda, T. Ma *et al.*, IEEE Electron Device Lett., 1989, **10**(5): 200—202.
- [ 5 ] N. Hayama and K. Honjo, IEEE Electron Device Lett., 1990, **11**(9): 388—390.
- [ 6 ] S. S. Lu and C. C. Huang, IEEE Electron Device Lett., 1992, **13**(4): 214—216.
- [ 7 ] W. Liu, E. Beam, T. Henderson *et al.*, IEEE Electron Device Lett., 1993, **14**(6): 301—303.
- [ 8 ] G. B. Gao, Z. F. Fan, N. Teraguchi *et al.*, Appl. Phys. Lett., 1993, **62**(9): 994—996.
- [ 9 ] W. Liu, D. Costa and J. S. Harris, Jr., Solid-State Electronics, 1991, **34**(10): 1119—1123.
- [ 10 ] W. Liu and J. S. Harris, Jr., Solid-State Electronics, 1992, **35**(7): 891—895.
- [ 11 ] B. R. Ryum and I. M. Abdel-Motaleb, Solid-State Electronics, 1990, **33**(7): 869—880.
- [ 12 ] C. H. Henry, R. A. Logan and F. R. Merritt, J. Appl. Phys., 1978, **49**(6): 3530—3542.
- [ 13 ] W. Liu, Handbook of III-V Heterojunction Bipolar Transistors, Wiley-Interscience, 1998, 1254.
- [ 14 ] A. R. Adams *et al.*, Properties of Gallium Arsenide, The Institution of Electrical Engineers, 1986.
- [ 15 ] M. Ettenberg and H. Kressel, Interfacial Recombination at (AlGa)As/GaAs Heterojunction Structures, J. Appl. Phys., 1976, **47**(4): 1538—1544.

## Calculation of Current Gain of Heterojunction Bipolar Transistor with Emitter-Edge Thinning Design

LIU Xiao-wei, ZHANG Rong and WU De-xin

(Microelectronics R&D Center, The Chinese Academy of Sciences, Beijing 100029, China)

**Abstract:** The conception of emitter-edge offset voltage of HBT with emitter-edge-thinning design is proposed and introduced into the Gummel-Poon model to calculate the current gain of device. Although the method is quite simple, the results agree quite well with the published experimental data, which fully justifies the introduction of the new conception. One of the results of our calculation shows that the thin emitter design is as effective as the emitter-edge-thinning design to enhance the current gain. Our calculation gives an insight into the design of high performance HBT.

**Key words:** current gain; HBT; Gummel-Pool model

**EEACC:** 2520D; 2560B; 2560J

**Article ID:** 0253-4177(2001)02-0241-06

---

LIU Xiao-wei male, born in 1975, now is pursuing the Master degree. He is engaged in the fabrication technology and device modeling of AlGaAs/GaAs and GaInP/GaAs HBT.

ZHANG Rong female, born in 1976, now is pursuing the Master degree. She is engaged in the device modeling and circuit designing of Al-GaAs/GaAs and GaInP/GaAs HBT.

Received 6 January 2000, revised manuscript received 15 May 2000

© 2001 The Chinese Institute of Electronics