

两种集成高频 CMOS 多谐压控振荡器*

张春晖 李永明 陈弘毅

(清华大学微电子学研究所, 北京 100084)

摘要: 提出了两种压控振荡器, 一种为差分形式, 另一种为压控环结构。采用 CSMC 公司 $0.6\mu\text{m}$ 标准 CMOS 工艺进行模拟, 后仿真的结果显示, 压控环结构的最高频率达到 2GHz , 在 5V 电源下的功耗为 7.5mW 。对压控振荡器的实现方法进行了分析比较, 总结了高性能压控振荡器应具备的条件, 并讨论了特定工艺下压控振荡器的极限频率。

关键词: 琐相环; CMOS 振荡器; 相位噪声; 特征尺寸

EEACC: 1230B; 1230; 2570D; 6210; 6140; 6130

中图分类号: TN 386 **文献标识码:** A **文章编号:** 0253-4177(2001)04-0491-05

1 引言

琐相环在通讯技术中具有重要的地位, 在调制、解调、时钟恢复、频率合成中都扮演着不可替代的角色。可控振荡器是琐相环的核心部分。

数字移动通讯和无线通讯领域的迅猛发展面临着成本、体积以及功耗的挑战。要想获得市场, 最大可能的使用 ASIC 集成电路显得越来越重要。

压控振荡器的设计可以采用 CMOS 或 BICMOS 工艺。如今, 许多频率合成器使用混合结构, 即用高速半导体器件, 如 GaAs MESFET 或双极型器件实现压控振荡器和前置分频器, 其它低速部分则用 CMOS 技术。无可否认, 双极型器件在速度上具有 CMOS 器件无法比拟的优势, 1998 年双极型的压控振荡器已达到 $40\text{GHz}^{[1]}$, 而 CMOS 压控振荡器始终在 1GHz 左右范围内^[2,3]。值得注意的是, 许多数字移动通讯的工作范围正好在 $0.4\text{--}2.0\text{GHz}$, 因此, 2GHz CMOS 压控振荡器由于 CMOS 器件的许多特殊的优势将具有很好的发展前景。

本文的第二部分分析了影响压控振荡器性能的重要参数, 同时给出相应的设计方法。第三部分讨论了特定工艺下多谐压控振荡器(VCO)的最高工作

频率。最后, 在第四和第五部分里提出了两种多谐压控振荡器, 给出了相应的实验结果。

2 VCO 性能分析

通常采取以下两种方式实现 VCO.

(1) 调谐振荡器(Tuned Oscillator), 许多低相位噪声振荡器使用 LC 谐振回路或其它的无源器件, 这在获得高 Q 值方面是一项无可争辩的方案。但实际集成时却难以达到想象高的 Q 值^[4], 以至振荡器几乎无法工作, 其原因在于集成寄生效应, 必须使用特殊的工艺克服寄生效应的影响, 如 Membrane Suspending(悬膜技术)由于获得 Air Bridge, 从而大大降低了寄生电容^[5]。在缺乏工艺条件或是工艺条件不足以保证的时候, 调谐振荡器选用了外接部分分立元件的方法以获得可靠性和稳定性。

(2) 多谐振荡器(Multivibrator, or Called Relaxation Oscillator), 这种振荡器工作方式类似施密特触发器(Schmitt-Trigger), 通过对储能元件在两个阈值之间的充放电实现振荡。由于多谐振荡器不需要任何外部分立元件, 非常容易被集成在单片上。因为这个原因, 多谐振荡器在高频全集成的琐相环(PLL)中越来越受到设计者的偏爱。同时也应该看

* 国家重点基础研究专项经费资助。

2000-01-31 收到, 2000-04-12 定稿

©2001 中国电子学会

到, 必须采取一些补偿措施来弥补多谐振荡器 Q 值的不足。

高性能的 VCO 应具备以下条件。

(1) 高频谱纯度, 或低相位噪声。在不加任何限制的情况下, 多谐振荡器相位非常严重。为克服这个缺点, 必须用些例如对称结构设计等的特殊方法^[6]。差分结构的电路能够很大程度降低电源噪声的干扰, 50% 占空比波形平衡输出是提高噪声性能的另一种行之有效的方法^[7]。

(2) 低功耗和简单结构。设计中的简单电路结构不仅能够降低成本和功耗, 更重要的是能够提高速度。利用寄生参数替代独立器件甚至分立元件是多谐振荡器的一个重要手段。不仅如此, 还要把寄生参数减到最小。

(3) 电压-频率传输特性的线性。压控振荡器电压-频率传输特性的非线性是产生噪声的主要原因之一。但对于数字无线通讯, 由于带宽基本上在 100MHz 以内, 因此, 线性传输特性不是主要矛盾, 而功耗及集成成本相对更显关键。

产生噪声的原因很多, 有热噪声、散射噪声、闪烁噪声($1/f$)等, 热噪声属于白噪声, 经过等效带通网络 VCO 后变成有色噪声。由于 VCO 的选频特性, 对于分布较广且相对平稳的热噪声、散射噪声有较好的抑制效果。闪烁噪声则主要分布在载波两旁, 对器件表面特性敏感。 $1/f$ 噪声均方电流为:

$$\bar{i_n^2} = \frac{K}{f} \times \frac{g_m^2}{WLC_{ox}^2} \Delta f \approx \frac{K}{f} \omega_r^2 A \Delta f \quad (1)$$

由式(1)可见, 在特定工艺和工作条件下, 栅面积是最方便的可调参数, 大面积栅及薄栅氧化层都有利于改善相位噪声。在考虑电路面积、功耗、速度等因素下, 最终需优化折衷。差分结构能在交调现象中起到去除偶次项噪声干扰的作用, 在设计中值得考虑。

功耗则由寄生二极管反偏漏电流、静态电流、输出直流通道以及电容充放电等因素产生。一个好的设计, 其功耗主要取决于逻辑转换时电容充放电, 见式(2):

$$P_i = \frac{1}{2} V^2 C f E_i \quad (2)$$

其中 电压 V 和频率 f 为确定值; $C_i E_i$ 称作开关电容(Switched Capacitance)积。可见减少电路中开关节点的数目及相应的负载能够在逻辑层次上降低功耗。

3 特定特征尺寸下 VCO 频率极限

随着工艺的进步, 集成电路的特征尺寸日益减小。尺寸缩小在提高芯片集成度的同时提高了电路的工作速度, 并在一定程度上改变了器件的特性^[8]。因此, 必须在特定的特征尺寸下研究 VCO 的频率极限。以下的讨论是建立在给出特定工艺特征尺寸的假设前提下。

为把问题理解得更加透彻, 这里针对 CMOS 环振荡器(CMOS Ring Oscillator)的简化模型展开讨论, 该模型如图 1(a)所示。一个 CMOS 环振荡器可以被看作基本的 RC 多谐振荡器, 其中每级反向器视为施密特触发器。 U_t 为施密特触发器高低阈值电压差。这里, 定时元件 R 和 C 实际上是电路的寄生参数。用可控电流源替代 R , 则振荡器的频率为:

$$f_o = \frac{I}{U_t C} \quad (3)$$

当注意到电路原型时, 会发现这些参数并不恒定, 它们随着工作状态改变而改变, 并且同时相互影响。相对来说电容 C 比较稳定, 寄生电阻 R 与电流 I 存在相应的关系, $R = R(I)$ 。自由振荡时, 施密特触发器阈值电压差 U_t 用电源电压 V_{dd} 代替, 式(3)变为:

$$f_o = \frac{1}{V_{dd} C} = \frac{1}{R(I) C} \quad (4)$$

在频域上考察公式, 把反向器看成一个理想无延时反向器加 RC 一阶网络的模型, 如图 1(b)所示, 显然, 这是一个存在截止频率 $f_c = 1/R(I)C$ 的低通网络。

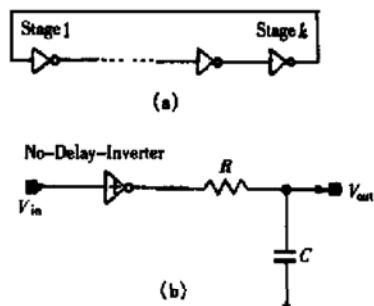


图 1 (a) CMOS 反向器环结构; (b) 无延时反向器加 RC 一阶网络模型

FIG. 1 (a) Structure of CMOS Reversor; (b) Reversor without Time-Delay Adding Model of RC One Order Network

考察一个 k 级环路(k 为奇数), 看其相位. 所有的相位延迟, 包括理想反向器和 RC 网络, 应该为 2π 的整数倍. 由于 k 是奇数, 所有 RC 网络的最小延迟应为 π , 在每一级, 延迟为 π/k . 因为 RC 一阶低通网络的相位延迟不可能为 π , 所有 k 不能为 1, 即只有一级的振动环无法工作, 最少的级数为 3. 再来考虑幅频特性, 见式(5):

$$H(S) = \frac{1}{1 + SRC} \quad |H(jf)| = \frac{1}{\sqrt{1 + (fRC)^2}} \quad (5)$$

只有在 $f = 1$ 时, $|H(jf)| = 1$, 否则 $|H(jf)| < 1$. 看上去振荡器似乎不能工作, 实际上, 我们一直忽略了理想无延时反向器. 如图 2 所示, 在反向器的传输特性上存在一个放大区, 在这个区域内, 输出信号被放大, 放大因子 A 为:

$$A = (V_{oh} - V_{ol}) / (V_{ih} - V_{il}) > 1 \quad (6)$$

VCO 的工作是动态的, 对于每一级, 它不总是处在放大区, 而是相邻轮换进入放大区. 最终导致了一个等效放大参数 A^* , 达到动态平衡, 见式(7):

$$\frac{1}{\sqrt{1 + (fRC)^2}} = A^* \quad (7)$$

如果反向器的传输特性如图 2 的曲线 2 所示, 则振荡器无法振动. 显然, 式(7)表示要想提高工作频率意味着降低 RC 乘积, 而对于给定的工艺, RC 是相对固定的, 之所以用“相对”, 是因为 R 并不是一个恒定参数, 它是对电流 I 的变量, 并随 I 上升而下降, 在放大区 I 最大时 R 达到最小值 R_{min} . 但之所以用“固定”, 是因为多谐振荡器振动的可靠性和稳定性必须以阈值来衡量, 虽然振动在物理上是模拟行为而非数字行为, 但这种行为在采用了多谐振荡器方式后, 必须用数字的方式进行认可. 要想获得高频率必须尽可能利用传输特性曲线的最陡部分, 这

是不可否认的, 但同时应看到, 多谐振荡器的每一级不可能永远工作在放大区域内, 即便是放大区, 特定的工艺存在特定的 R_{min} , 这个 R_{min} 的存在和多谐振荡器阈值特性决定了特定工艺下多谐振荡器的极限工作频率.

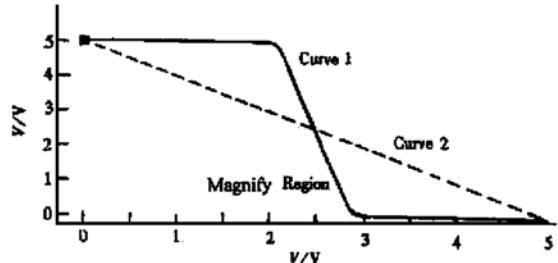


图 2 CMOS 传输特性

FIG. 2 Transmission Characteristic of CMOS

4 两种多谐 VCO

本文推出两种多谐 VCO: 其一是三级 CMOS 环振荡器(VCO1), 其二是采用 RS 触发器的差分振荡器(VCO2), 见图 3. 图 4 显示了这两种多谐振荡器在其中心频率的输出波形.

VCO1 用单反向器延迟单元串联的形式组成了最简单的多谐振荡器, 其最高频率为 2GHz, 如图 5(a) 的压频特性所示. 该振荡器使用特殊的机理, 分为控制和延迟反馈两部分, 利用控制三极管的短沟效应通过电流镜决定整个电路的振动频率. 由于没有外加元件, 而且结构简单, 极小的寄生参数提高了工作频率. 由 Section3 的分析结果, 环路级数 $k = 2n + 1$, ($n \geq 1$), 三级是最简单结构. 在将级数增加为 5、7、9 后, 其最高频率分别下降为三级的 93%、88% 和 85%.

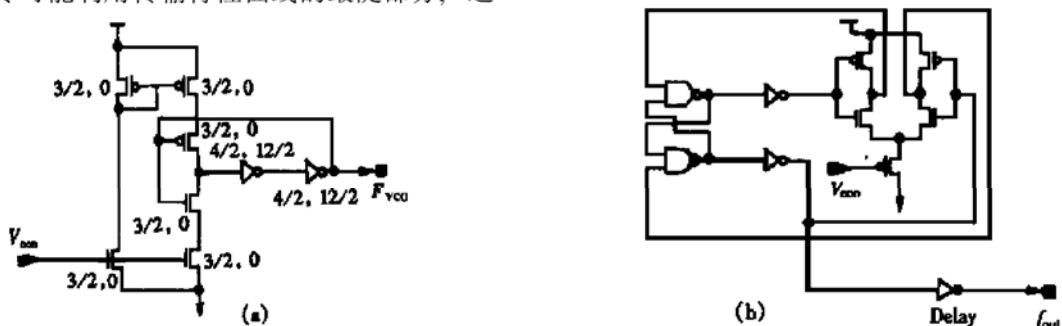


图 3 两种多谐 VCO 电路 (a) VCO1: 简单三级振荡环; (b) VCO2: 采用 RS 触发器的差分结构振荡器.

FIG. 3 Two Multiresonant VCO Circuits

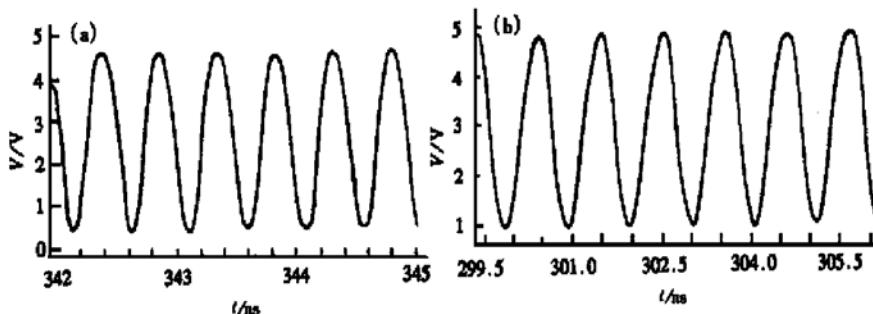


图 4 两种 VCO 的输出波形 (a) VCO1 at 1.5GHz; (b) VCO2 at 0.85GHz

FIG. 4 Two Output Waveforms of VCO (a) VCO1 at 1.5GHz; (b) VCO2 at 0.85GHz

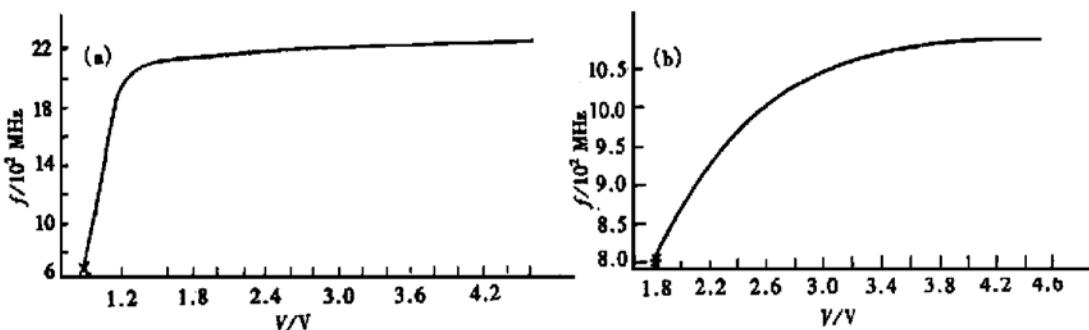


图 5 VCO 电压-频率传输特性 (a) VCO1; (b) VCO2

FIG. 5 Voltage-Frequency Characteristic of VCO (a) VCO1; (b) VCO2

VCO2 是 ECL 振荡器的改进。这种差分结构在降低了相位噪声产生的同时,也增强了抗电源噪声的能力。与其它形式的压控振荡器相比,这两种 CMOS 多谐振荡器都基于电路的寄生电容。

这两种多谐压控振荡器被同时集成在一片锁相环实验芯片上,使用标准 $0.6\mu\text{m}$ n 阵双层金属 CMOS 工艺,VCO1 与 VCO2 通过四级缓冲输出。

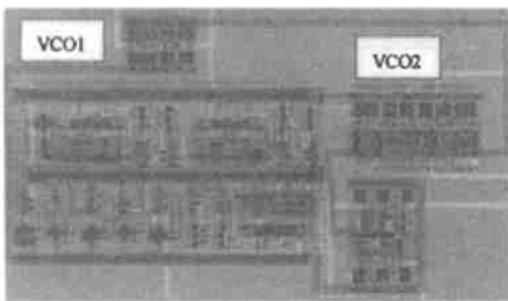


图 6 含两种多谐 VCO 的 PLL 模块版图

FIG. 6 Master Drawing of PLL Module Involving Two Multiresonant VCO

在 CSMC 公司标准 $0.6\mu\text{m}$ n 阵双层金属 CMOS 工艺条件下,提取版图的网表和模拟参数,进行后仿真。表 1 列举了这两种 VCO 的主要特性。

表 1 设计的两种 VCO 性能总结

Table 1 Characteristic of Two VCOs

VCO 参数	VCO1	VCO2
最大工作频率/GHz	2.2	1.08
调节范围/GHz	1.2	0.3
功耗 at 5V	7.5mW	10.0mW
电源灵敏度(4.5—5.5V)	5.2%/V	3.1%/V
输出波形占空比	50%	50%

5 结论

本文给出两种高速 CMOS 多谐压控振荡器,采用了 CSMC 标准 $0.6\mu\text{m}$ CMOS 制造工艺实现了较高的工作频率和低功耗。并且,因多谐振荡器的阈值特性,及特定工艺下的参数限制,多谐振荡器具有在特定工艺下的频率极限。由于该电路不需要任何外加元件,容易实现高集成密度。

参考文献

- [1] Wurzer M., Boeck J. and Zirwas W., Proceedings of the IEEE Bipolar/BiCMOS Circuits and Technology Meeting,

- 1998, 136—139.
- [2] Seog-Jun Lee and Beomusup Kim, IEEE J. Solid-State Circuits, 1997, **32**(5) : 760—765.
- [3] Manop Thamsirianunt and Tadeusz A. Kwasniewski, IEEE J. Solid-State Circuits, 1997, **32**(10) : 1511—1524.
- [4] N. M. Nguyen and R. G. Meyer, IEEE Int. Solid-State Circuits Conf., 1992, 158—159.
- [5] Yanling Sun, Monolithically Integrated Silicon Bipolar RF Oscillators, Ph. D Thesis of Delft University of Technology, 1999.
- [6] M. Banu, IEEE J. Solid-State Circuits, 1998, **23** : 1386—1393.
- [7] I. A. Young *et al.*, IEEE J. Solid-State Circuits, 1992, **27** : 1599—1606.
- [8] SUN Zi-ming, LIU Li-tian and LI Zhi-jian, Chinese Journal of Semiconductors, 2000, **21**(2) : 151—160(in Chinese).

Two Types of High Frequency Integrated CMOS Multivibrator Voltage-Controlled Oscillator^{*}

ZHANG Chun-hui, LI Yong-ming and CHEN Hong-yi

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

Abstract: Two types of Voltage-Controlled Oscillator (VCO) circuits, a differential oscillator and a simple ring one are described. Simulated in a 0.6μm CMOS technology offered by CSMC Company, the result of postsimulation exhibits that the maximum frequency of the simple ring VCO is more than 2GHz and 7.5mW power consumption (at supply voltage of 5V). The limitation of the maximum VCO frequency in specific technology is also discussed.

Key words: phase-locked loop; CMOS oscillator, phase noise; feature size

EEACC: 1230B; 1230; 2570D; 6210; 6140; 6130

Article ID: 0253-4177(2001)04-0491-05

* Project Supported by National Key Foundational Research Foundation.

Received 31 January 2000, revised manuscript received 12 April 2000

© 2001 The Chinese Institute of Electronics