

Au/PZT/p-Si 结构铁电存储二极管的制备及其性能^{*}

王 华^{1,2} 于 军¹ 董晓敏¹ 周文利¹ 王耘波¹ 谢基凡¹

(1 华中理工大学电子科学与技术系, 武汉 430074)

(2 桂林电子工业学院电子信息分院, 桂林 541004)

摘要: 采用准分子脉冲激光沉积 (PLD) 工艺, 制备了 Au/PZT/p-Si 结构铁电存储二极管。在氧气氛 350℃ 低温沉积、原位 530℃ 快速退火工艺条件下, 获得了多晶纯钙钛矿结构的 Pb (Zr_{0.52}Ti_{0.48}) O₃ (PZT) 铁电薄膜。PZT 薄膜的铁电性能测试显示较饱和的、不对称的电滞回线, 其剩余极化和矫顽场分别为 13 μC/cm² 和 48 kV/cm。从 C-V 和 I-V 特性曲线观察到源于铁电极化的回滞现象, 记忆窗口约 1.1 V, +4 V 偏压下电流密度为 3.9 × 10⁻⁶ A/cm²。

关键词: 脉冲激光沉积 (PLD); 铁电薄膜; 铁电存储二极管; 钽钛酸铅 (PZT)

EEACC: 2810F; 2860F; 0520H

中图分类号: TN 304.9

文献标识码: A

文章编号: 0253-4177(2001)05-0641-05

Nb 的 SrTiO₃ 衬底上, 与传统半导体工艺难于兼容。

1 引言

铁电存储器由于具有独特的极化存储特性而引起了科学家们的极大兴趣^[1]。多年来, 铁电随机存储器(FRAM)和铁电场效应晶体管(FFET)得到了广泛的研究^[2-4]。然而 FRAM 数据的读取是破坏性的, 读出后需刷新再生, 在信息读取过程中必然伴随着大量的擦除/重写操作, 器件易于疲劳失效, 现有的铁电薄膜材料不能很好地满足其对疲劳特性的较高要求。铁电存储二极管(FMD)与铁电场效应晶体管(FFET)具有类似之处, 即都属于 MFS(metal/ferroelectric/semiconductor)结构器件, 能够实现非易失性存储、非破坏性读出, 但 FMD 结构设计和工艺制作更简单, 不仅能获得比 FFET 低的操作电压, 而且其存储仅靠一个单管, 不需要存储电容和浮置栅极。近年来, 已有一些研究小组对 FMD 进行了研究^[5,6]。1995 年 Kohtaroh^[6]等人制作了 Pt/PZT/n-SrTiO₃ 结构铁电存储二极管的原型, 实现了非易失性存储、非破坏性读出。由于该二极管制作在掺

Pb(Zrx, Ti1-x)O3(PZT) 系列铁电薄膜具有优良的介电与铁电性能, 是当前应用最广、研究最深入的铁电薄膜材料之一。高性能 PZT 铁电存储器的关键在于制备高质量的 PZT 铁电薄膜。PZT 薄膜的主要制备工艺中, Sol-Gel、MOD、MOCVD 等方法一般需要较高的衬底温度, 衬底温度过高对提高器件质量是不利的, 特别是 MFS 结构器件, 因为过高的成膜温度往往导致铁电薄膜中 Pb 的挥发和 PZT/Si 之间较严重的界面反应与互扩散, 从而器件漏电流大, 保持时间短, 甚至不能实现极化存储。脉冲激光沉积(PLD)工艺在高温氧化物超导薄膜的制备上获得巨大成功之后, 已在铁电体、生物陶瓷、铁氧体、半导体、耐磨材料等薄膜的制备中得到广泛应用。这种制膜工艺虽然难于获得高质量的大面积薄膜, 但具有沉积参数易调、生长速率高、组分易于控制等突出优点, PLD 方法已被认为是目前制备像铁电材料这类具有复杂组分薄膜的较好方法。

本文采用准分子脉冲激光沉积方法, 探索 Si 基

* 国家自然科学基金(批准号: 69771024)和湖北省自然科学基金(批准号: 98J036)资助项目。

王 华 男, 博士生, 现主要从事铁电薄膜及其器件研究。

2000-04-13 收到, 2000-08-22 定稿

©2001 中国电子学会

上低温沉积 PZT 铁电薄膜的制备工艺, 制作了 Au/Pb(Zr_{0.52}Ti_{0.48})O₃/p-Si 结构的铁电存储二极管, 并对制备的铁电薄膜微观结构、铁电及介电性能进行了测试分析.

2 制备与实验

图 1 为我们所制备的铁电存储二极管的结构示意图, 它由 p-Si(100) 衬底、PZT 铁电薄膜和 Au 电极构成. p-Si 衬底上的 PZT 铁电薄膜的制备采用德国 Lambda Physik 公司的 EMG201MSC 型准分子激光器, 其工作气体为 XeCl, 输出激光波长为 308nm, 脉冲宽度为 28ns, 单脉冲最大输出能量约 300mJ, 脉冲频率在 0—80Hz 范围内连续可调, 沉积系统温度由铬镍-镍铝热电偶与 JWT-U 型可控硅控制和测量. Pb(Zr_{0.52}Ti_{0.48})O₃(PZT) 陶瓷靶材按名义成分配料, PZT 中 PbO 过量 10%, 采用传统工艺压成厚 5mm、直径 25mm 的圆片进行烧结, 烧结温度为 1200℃, 沉积前将其表面进行抛光. 沉积时使用的激光脉冲频率为 8Hz, 激光束通过光学扫描系统聚焦于陶瓷靶面, 激光能量密度为 3J/cm², 激光束与靶面成 45°角, 靶-基距离为 40nm. 基片选用电阻率为 6—9Ω·cm 的 p-Si(100) 单晶片, 基片直接夹在不锈钢加热器上. 沉积前真空抽至 1.33×10^{-3} Pa 以下, 沉积 PZT 薄膜时, 通入高纯氧气, 使系统真空中度保持在 13.3Pa, 成膜温度为 350℃, 成膜后原位快速升温至 530℃, 退火 10min, 然后自然冷却. PZT 薄膜的厚度为 400nm, 膜厚由 Rudolph/Auto III型自动椭偏仪测得. 用掩膜法制备 Au 上电极, 其厚度为 50nm, 直径为 0.4mm.

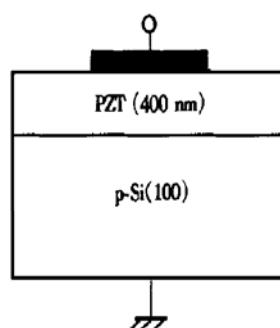


图 1 Au/PZT/p-Si 铁电存储二极管结构示意图

FIG. 1 Schematic Diagram of Au/PZT/p-Si Ferroelectric Memory Diode

3 结果与讨论

3.1 微观结构

高质量的铁电薄膜是制备铁电存储器件的前提和基础. 我们采用脉冲激光沉积方法及氧气氛下低温沉积、原位快速升温退火的制膜工艺, 在 Si 基衬底上成功地制备了 PZT 铁电薄膜. 实验表明, 退火温度对薄膜的晶相结构有很大影响. 图 2 为不同退火温度下 PZT 薄膜的 X 射线衍射(XRD) 图谱. 该图谱显示, 在 13.3Pa 氧气氛下, 350℃ 沉积、原位退火 10min 时, 薄膜基本上是非晶或微晶的; 450℃ 退火时钙钛矿相开始出现, 但以焦绿石相为主; 随着退火温度的升高, 焦绿石相逐渐减少, 钙钛矿相逐渐增强, 当退火温度达到 500℃ 时, 钙钛矿相已明显占主导地位. 其择优取向为 (110) 和 (111); 当退火温度升高到 530℃ 时, 经 10min 退火处理, 焦绿石相消失, 薄膜完全转变为钙钛矿相. 从图谱中还可看出, 薄膜中并未出现 PbO 衍射峰, 表明薄膜中不存在多余的 PbO.

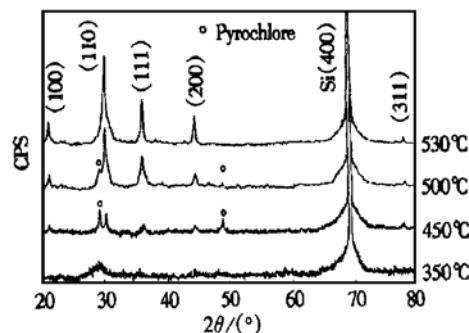


图 2 13.3Pa 氧压下, 350℃沉积, 不同退火温度下退火 10min 的 PZT 薄膜的 XRD 图谱

FIG. 2 X-Ray Diffraction (XRD) Pattern of PZT Films at Different Anneal Temperature Samples are deposited at 350℃ in the oxygen ambient of 13.3Pa.

3.2 铁电性能

13.3Pa 氧气氛下, 350℃成膜, 原位快速升温至 530℃退火 10min, 厚 400nm 的 PZT 薄膜的铁电性能、C-V 特性、I-V 特性的测试是以基底为底电极, 在薄膜表面上掩膜蒸镀直径 0.4mm、厚 50nm 的 Au 作为顶电极, 在室温下进行的.

P-E 电滞回线采用 Sawyer-Tower 电路进行测试。图 3 为用 10kHz 正弦波测得的 Au/PZT/p-Si 结构的 *P-E* 电滞回线。图中可见, PZT 铁电薄膜显示出较饱和的、不对称的电滞回线, 其剩余极化强度 $P_r = 13 \mu\text{C}/\text{cm}^2$, 矫顽场 $E_c = 48 \text{kV}/\text{cm}$ 。而 *P-E* 电滞回线不完全对称, 其原因可能是该 MFS 结构上下电极所受的应力不同, 以及 M/F 与 S/M 界面的接触势垒高度不同所造成的影响。

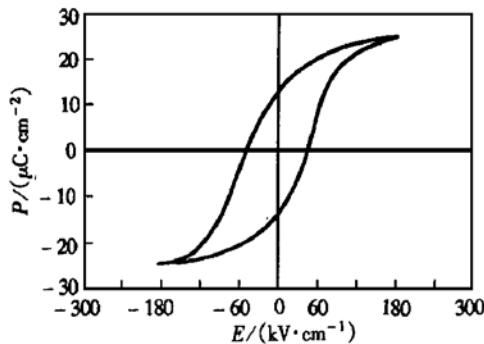


图 3 测试频率 10kHz 时, Au/PZT/p-Si 结构的 *P-E* 电滞回线

FIG. 3 Hysteresis Loop of Au/PZT/p-Si Structure Measured when Applying 10kHz Square-Wave Pulse

在外加 $\pm 5\text{V}$ 、 100kHz 方波脉冲加速疲劳下, 对所制备的 PZT 铁电薄膜的疲劳进行测试。结果表明, 在 10^6 循环以下薄膜的 P_r 和 E_c 几乎没有变化; 经过 10^7 循环后, P_r 为 $11.8 \mu\text{C}/\text{cm}^2$, 仅有约 10% 的下降, E_c 为 $53.7 \text{kV}/\text{cm}$, 仅有约 12% 的增加; 随后 P_r 下降加快, E_c 迅速增加。这说明制备的铁电薄膜具有较好的疲劳特性。

3.3 C-V 特性

采用 HP4192A 型阻抗分析仪, 对 Au/PZT/p-Si 结构铁电存储二极管的 *C-V* 特性曲线进行测试。测试频率为 100kHz , 交流小信号幅度为 100mV , 直流偏压的递进幅度为 0.5V , 递变顺序从 0 增至 $+10\text{V}$, 再从 $+10\text{V}$ 降至 -10V , 最后从 -10V 回到 0。图 4 为测试结果。图中表明了 MFS 结构电容的积累区、耗尽区和反型区。由于铁电薄膜淀积在 p-Si 基片上, 当大于矫顽场的外加负向电压加在栅极上, 铁电薄膜产生负的极化, 吸引正的补偿电荷到半导体表面, 在半导体表面出现积累层, 电容最大值达到 $C_{\max} = 1924\text{pF}$, 此时的电容全部是铁电薄膜的贡献; 随着电压的增加, 在半导体界面处形成了耗尽层, 朝

正偏置场方向进一步增加电压, 将引起 Si 表面反型层的出现, 此时电容达最小值 $C_{\min} = 93\text{pF}$ 。二极管 *C-V* 特性曲线回滞方向为顺时针, 这意味着 PZT 薄膜的铁电极化控制了 Si 的表面势, 信息存储将通过铁电薄膜极化引起半导体表面电荷补偿来实现^[7]。由于铁电极化具有一定的保持特性, 所存储的信息, 即使在断电的情况下仍能够保持, 这正是铁电存储器非挥发性存储得以实现之所在。但我们也注意到该 PZT 铁电薄膜 *C-V* 特性曲线的记忆窗口较小, 只有约 1.1V , 说明还存在一定的电荷注入, 削弱了铁电极化电场的作用。

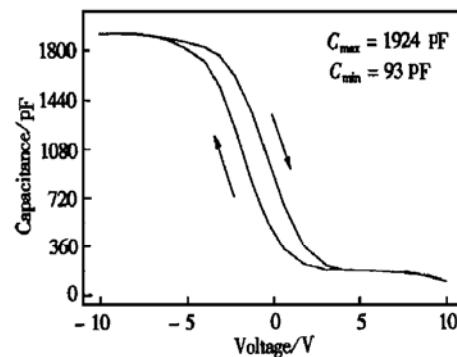


图 4 测试频率 100kHz 时, Au/PZT/p-Si 结构铁电存储二极管的 *C-V* 特性曲线

FIG. 4 Capacitance Versus Bias Voltage Characteristics of Au/PZT/p-Si Diode at a Bias Frequency of 100kHz

3.4 I-V 特性

利用 ZC36 型高阻计对 Au/PZT/p-Si 结构铁电存储二极管的 *I-V* 特性曲线进行了测试, 直流偏压的递进幅度为 0.2V , 递变顺序从 0 增至 $+4\text{V}$, 再从 $+4\text{V}$ 降至 -4V , 最后从 -4V 回到 0。图 5 为测试结果。由图可见, 给二极管施加负偏压时, 电流很小且几乎不随偏压变化; 正向偏压超过 1V 后, 电流随外加偏压的增大呈非线性快速增长, 表现出类似于肖特基二极管的特性, 这是因为实际的铁电薄膜一般认为是 p 型宽禁带半导体, 与 p-Si 衬底之间形成 p-p 异质结; 降低正偏压时, *I-V* 特性曲线产生漂移而形成回滞, 这是传统二极管所没有的, 它的产生源于铁电薄膜的极化^[8]。当给铁电二极管加上正偏压时, 铁电薄膜被极化, 产生的极化电场与外电场一致并随外加正偏压的升高而非线性增强; 而当外加正偏压降低时, 虽然极化电场的方向未变, 但铁电极化的电滞效应使极化电场的减弱呈相应滞后状态, *I-*

V 曲线产生漂移而形成回滞^[3]。我们注意到, 在 + 4V 偏压下该二极管的电流密度达 $3.9 \times 10^{-6} \text{ A/cm}^2$, $I-V$ 曲线回滞窗口较小, 这说明界面态的复合作用还比较严重。

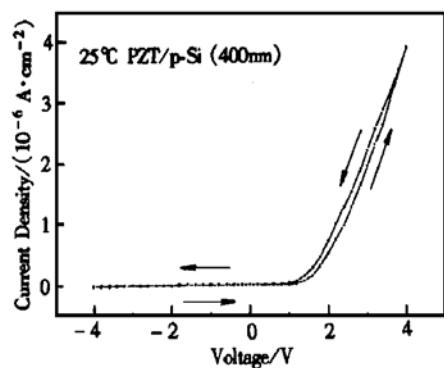


图 5 $\text{Au}/\text{PZT}/\text{p-Si}$ 结构铁电存储二极管 $I-V$ 特性回滞曲线

FIG. 5 $I-V$ Characteristics of $\text{Au}/\text{PZT}/\text{p-Si}$ Diode

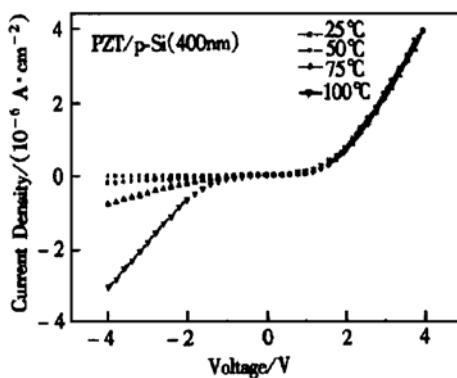


图 6 $\text{Au}/\text{PZT}/\text{p-Si}$ 结构铁电存储二极管不同温度下的 $I-V$ 特性曲线

FIG. 6 $I-V$ Characteristics of $\text{Au}/\text{PZT}/\text{p-Si}$ Diode at Different Temperatures

3.5 温度敏感性

为了考察铁电存储二极管特性受环境温度变化的影响, 对 $\text{Au}/\text{PZT}/\text{p-Si}$ 结构铁电存储二极管在不

同温度下的 $I-V$ 特性曲线进行了测试, 外加偏压从 - 4V 到 + 4V, 递进幅度为 0.2V。结果如图 6 所示。由图可见, 正向 $I-V$ 特性在 100°C 以下几乎没有变化, 反向 $I-V$ 特性在 50°C 以上时略有不同, 75°C 以上开始有明显不同, 说明二极管的电流对温度变化并不十分敏感, 该铁电存储二极管能够在 50°C 以下工作。

4 结论

采用准分子脉冲激光沉积工艺成功地制备了 $\text{Au}/\text{PZT}/\text{p-Si}$ 结构的铁电存储二极管。实验证明, 氧气氛下 350°C 成膜、530°C 快速退火可制得纯钙钛矿结构、铁电性能良好的 PZT 铁电薄膜。源于铁电极化的 $C-V$ 和 $I-V$ 特性回滞曲线证实, 所制备的铁电存储二极管具有极化存储特性。温度敏感性的测试表明, 该二极管能够在 50°C 以下工作。

参考文献

- [1] J. F. Scott and C. A. Araujo, Ferroelectric Memories, Science, 1989, **246**: 1400—1405.
- [2] D. J. Taylor, P. K. Larsen and R. Cuppens, Appl. Phys. Lett., 1994, **64**(11): 1392—1394.
- [3] Jun Yu, Jianhong Zhao, Wenli Zhou et al., Appl. Phys. Lett., 1997, **70**(4): 490—492.
- [4] Lu D. X., Li Z. Y., Huang L. B. et al., Chinese Science Bulletin, 1994, **39**(18): 1507—1509 (in English) [卢德新, 李佐宜, 黄龙波, 等, 科学通报, 1994, **39**(18): 1507—1509 (in English)].
- [5] P. W. M. Blom, R. M. Wolf, J. F. M. Cillessen et al., Phys. Rev. Lett., 1994, **73**(15): 2107—2110.
- [6] Kohtaro Gotoh, Hirotaka Tamura, Hideki Takauchi et al., Jpn. J. Appl. Phys., 1996, **35**: 39—43.
- [7] N. Maffei and S. B. Krupanidhi, J. Appl. Phys., 1992, **72**(8): 3617—3621.
- [8] Yukio Watanabe, Appl. Phys. Lett., 1995, **66**(1): 28—30.

Fabrication and Characteristics of Au/PZT/p-Si Ferroelectric Memory Diode^{*}

WANG Hua^{1,2}, YU Jun¹, DONG Xiao-min¹, ZHOU Wen-li¹, WANG Yun-bo¹ and XIE Ji-fan¹

(1 Department of Electronic Science & Technology, Huazhong University of Science & Technology, Wuhan 430074, China)

(2 Department of Electron & Information, Guilin Institute of Electronic Technology, Guilin 541004, China)

Abstract: A ferroelectric memory diode that consists of Au/Pb(Zr_{0.52}Ti_{0.48})O₃/p-Si structure has been fabricated by using pulsed laser deposition (PLD) technique. In the oxygen ambient of 13.3Pa partial pressure, the PZT film is deposited on p-Si (100) at the temperature of 350°C, then annealed at 530°C for 10min. The PZT film with the thickness of 400nm shows a saturated and asymmetric *P-E* hysteresis loop, and its remnant polarization and coercive field are 13 μC/cm² and 48kV/cm, respectively. The leakage current of the fabricated diode is 3.9×10⁻⁶ A/cm² at the bias voltage of + 4V. Both the *C-V* and *I-V* characteristics of the ferroelectric diode have hysteresis loops due to the ferroelectric remnant polarization, which indicates that the access function has been realized in the ferroelectric memory diode.

Key words: PLD; ferroelectric films; memory diode; PZT

EEACC: 2810F; 2860F; 0520H

Article ID: 0253-4177(2001)05-0641-05

* Project Supported by National Natural Science Foundation of China Under Grant No. 69771024 and Natural Science Foundation of Hubei Province Under Grant No. 98J036.

WANG Hua male, Doctor Postgraduate. He is currently engaged in the research on ferroelectric films and its devices.

Received 13 April 2000, revised manuscript received 22 August 2000

©2001 The Chinese Institute of Electronics