

杂质不完全离化对 SiC MOSFET 的影响*

尚也淳 张义门 张玉明

(西安电子科技大学微电子所, 西安 710071)

摘要: 在分析 SiC 中杂质部分离化时, 考虑了 Frenkel-Pool 效应, 通过求解 SiC MOS 表面空间电荷区中的一维 Poisson 方程, 提出了一个新的 SiC MOSFET 反型层薄层电荷 (charge-sheet) 数值模型。对 SiC 中杂质不完全离化的研究表明, 杂质原子较大的离化能、高的掺杂浓度以及低温会使不完全离化的影响增强, 对于 SiC MOSFET, 杂质不完全离化的影响主要在亚阈区。

关键词: SiC; 不完全电离; MOSFET; 电特性

PACC: 7340Q; 6170T

中图分类号: TN 386

文献标识码: A

文章编号: 0253-4177(2001)07-0888-04

1 引言

SiC 有其不同于常规半导体如 Si、Ge 的特性, SiC 中的杂质离化能较大, 即使在略高于常温的温度下, 杂质也不会完全离化。而杂质的离化程度与器件的电学参数有着密切的联系。这就势必给用常规的器件模型来分析 SiC 器件的特性带来了误差。而对于准确分析 SiC 器件的基本性能, 以及对于 SiC 器件的设计和优化来说, 却需要一种能够描述其物理机制的更精确的模型, 所以研究杂质不完全离化对 SiC 器件的影响及建立适合于 SiC 自身的器件模型就很有必要。当前针对 SiC 中杂质不完全离化对器件影响的问题已经开展了许多研究^[1-3]。Raynaud^[2]指出, 杂质的部分离化会引起 SiC MOS 结构 C-V 曲线的移动和电容特性 Kink 效应的出现。Lades^[3]等的研究表明, 不完全离化的瞬态性质会明显地影响 SiC 器件的开关特性, 然而对于 SiC MOSFET, 杂质不完全离化的研究目前还没有报道过。另外, 对于 SiC 中杂质不完全离化的研究目前普遍存在着以下问题, 即: (1) 采用单杂质能级近似, 而事实上杂质在 6H-SiC 中会产生两个能级。(2) 没有考虑

在电场作用下杂质电离的 Frenkel-Pool 效应, 即场致离化问题, 电场会造成杂质离化能降低, 从而使离化率增大。(3) 没有实验结果来支持。这都在一定程度上影响了当前 SiC 杂质离化问题研究结果的说服力。

本文是在克服了上述三个问题的基础上, 对 6H-SiC 中的杂质不完全离化进行了分析, 从而提出了一种适合于 6H-SiC MOSFET 的薄层电荷数值模型, 并进而研究了杂质不完全离化对 SiC MOSFET 特性的影响。

2 6H-SiC 中受主的离化

实验测量表明, 在 6H-SiC 的晶体结构中, 当 Al 作为受主原子处于六角位时的离化能为 $E_{A1} = 180\text{meV}$, 而位于立方位时的离化能为 $E_{A2} = 220\text{meV}$ ^[4]。

在有电场存在的情况下, 根据 Frenkel-Pool 效应^[5,6], 受主原子的离化能将会降低 ΔE_A 。

$$\Delta E_A = q \sqrt{\frac{qE}{\pi \epsilon_0 \epsilon_0}} \quad (1)$$

其中 q 为单位电荷; E 为电场; ϵ_0 为 SiC 的介电常数。

* 国防预研基金资助项目(合同号: 00J. 11. 2. 1. DZ0137)。

尚也淳 男, 1970 年出生, 博士研究生, 主要研究方向为 SiC 材料和器件的特性及辐射响应。

张义门 男, 1941 年出生, 教授, 主要研究方向为 VLSI、VLSI CAD、量子阱器件和电路的器件模型和模拟, 以及宽禁带半导体中的高温微电子学。

数, 那么在电场的作用下, 6H-SiC 中的受主离化能将变为:

$$E'_{A1} = E_{A1} - \Delta E_A \quad (2)$$

$$E'_{A2} = E_{A2} - \Delta E_A \quad (3)$$

在 6H-SiC 中, 若忽略深能级补偿作用, 那么根据费米-狄拉克分布, 在考虑两个受主能级的情况下, 准中性条件为^[4]:

$$N_A^- = \frac{N_{A1}}{1 + \frac{pg_A}{N_v} \exp\left[\frac{E'_{A1}}{kT}\right]} + \frac{N_{A2}}{1 + \frac{pg_A}{N_v} \exp\left[\frac{E'_{A2}}{kT}\right]} \quad (4)$$

其中 N_{A1} 、 N_{A2} 分别为 6H-SiC 六角位和立方位上的受主, $N_{A2} = 2N_{A1}$; p 为空穴浓度; N_v 为价带有效状态密度; g_A 为 p 型掺杂的简并度; k 为玻尔兹曼常数; T 为温度. 由(4)式可确定 6H-SiC 中离化杂质的浓度.

3 6H-SiC MOSFET 电特性的模拟

对于 Al 掺杂的 p 型 6H-SiC MOS 结构, 表面空间电荷区中 Poisson 方程为:

$$\frac{d^2\phi(x)}{dx^2} = -\frac{q}{\epsilon\epsilon_0}[p(x) - n(x) - N_A^-] \quad (5)$$

式中 $\phi(x)$ 为 x 处的电势; $n(x)$ 、 $p(x)$ 分别为 x 处的电子浓度和空穴浓度.

$$p(x) = p_{p0} \exp\left[-\frac{q\phi(x)}{kT}\right] \quad (6)$$

$$n(x) = n_{p0} \exp\left[\frac{q\phi(x)}{kT}\right] \quad (7)$$

式中 p_{p0} 、 n_{p0} 分别是 SiC 体内电势为 0 处的平衡空穴浓度和电子浓度, 定义在 SiO₂/SiC 界面处 $x = 0$, 在 6H-SiC 衬底内电势为 0, 那么 $\phi(0)$ 就等于表面势 ϕ_s . 当 MOSFET 强反型时, $\phi(0) = 2\phi_s$, ϕ_s 是 SiC 体内费米能级和本征费米能级之间的电势差. 解(5)式可得 SiC MOS 结构表面空间电荷区的电势分布. 对于给定的 SiC MOSFET, ϕ_s 由 V_g 惟一确定, 那么当栅压为 V_g 时, SiC MOSFET 的薄层电荷数值模型为:

$$Q_n(V_g) = \int_0^{x_i(\phi_s)} n\phi_s(x) dx \quad (8)$$

式中 $x_i(\phi_s)$ 为当表面势是 ϕ_s 时本征费米能级和费米能级交点处的位置; $n\phi_s(x)$ 为表面势是 ϕ_s 时 MOS 空间电荷区 x 处的电子浓度.

在弱反型时, MOSFET 的漏电流主要由扩散电流决定, 利用(8)式, SiC MOSFET 的亚阈电流由下

式近似给出:

$$I_{DS} = \mu_n kT \frac{W}{L} Q_n(V_g) \left[1 - \exp\left(-\frac{qV_D}{kT}\right) \right] \quad (9)$$

式中 μ_n 为沟道电子迁移率; W 、 L 分别为沟道宽度和长度; V_D 为漏电压.

考虑到 SiO₂/SiC 界面的界面态, 我们假定在禁带的下半部, 界面态呈施主型, 在禁带上半部, 界面态呈受主型, 且界面态在电荷填充之前呈中性, 依据 Emil Arnold^[1]给出的模型, 禁带中能级为 E 处受主界面态密度为:

$$N_{it}(E) = \Lambda \exp\left[-\frac{E_c - E}{\zeta}\right] \quad (10)$$

式中 Λ 和 ζ 都为常数; E_c 为导带能级. 那么 SiO₂/SiC 界面填充的总受主界面态电荷为:

$$Q_{it}(\phi_s) = q \int_{E_i}^{E_F} N_{it}(E) dE \quad (11)$$

式中 E_F 和 E_i 分别是界面处的费米能级和本征费米能级. 当表面势为 ϕ_s 时, SiC MOSFET 的栅电压为:

$$V_g(\phi_s) = \phi_s + \frac{Q_{it}(\phi_s)}{C_{ox}} + \frac{Q_{sc}(\phi_s)}{C_{ox}} + \phi_{ms} \quad (12)$$

式中 C_{ox} 为栅氧化层单位面积电容; ϕ_{ms} 为金属-半导体功函数差; $Q_{sc}(\phi_s)$ 为 MOS 表面空间电荷区总电荷. SiC MOSFET 的阈值电压为:

$$V_T = V_g(2\phi_s) \quad (13)$$

4 结果及讨论

图 1 是分别用 B 和 Al 作为受主杂质模拟得到的 MOS 反型层电子面密度和栅电压的关系, B 的离化能近似取为 350meV^[1], N_A 都取为 $1 \times 10^{16}/\text{cm}^3$, $\phi_{ms} = -2.4\text{V}$ ^[7], 界面态取为 0, 为了比较, 认为杂质完全离化的常规计算结果也在图中作了显示, 三条曲线上标出的是各自的阈值点. 可以看出, 杂质不完全离化会使 SiC MOSFET 的阈值电压降低, 如果杂质的离化能越高, 不完全离化的作用也就越大. 另外由图中可以看出, 杂质不完全离化对亚阈区的影响较大, 这是因为在亚阈区, MOS 结构空间电荷区受主没有完全离化, 在相同的栅电压下, MOS 表面空间电荷区总电荷要由更多的反型层电子电荷来提供. 而在强反型区, 空间电荷区中的受主基本完全离化, 这时, 本文的模拟结果和常规的计算结果相近.

图 2 是在 SiC 衬底的不同掺杂浓度下, SiC

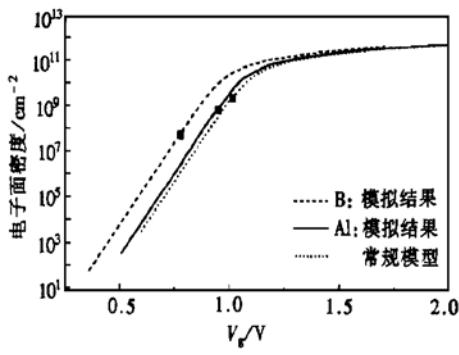


图 1 反型层电子面密度随栅电压的变化

FIG. 1 Inversion Charge Versus Gate Voltage for Different Species of Acceptor

MOSFET 反型层电子面密度与栅压的关系,其中受主杂质为 Al. 由本文模拟结果和杂质完全离化情况下得出结果的比较可以看出,随着受主浓度的增大,不完全离化的作用越来越明显. 这是由于在相同温度下,随着 p 型掺杂浓度的升高,多子空穴的浓度虽然会依然升高,但杂质的离化率却越来越低,即载流子的析冻效应越来越显著.

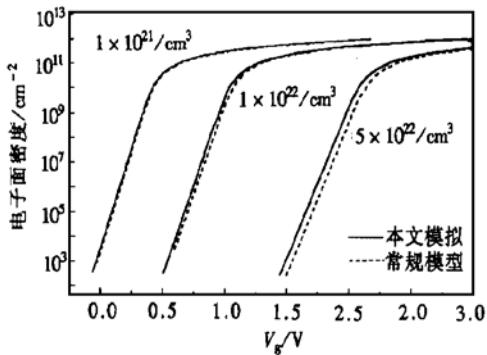


图 2 反型层电子面密度随栅电压的变化

FIG. 2 Inversion Charge Versus Gate Voltage at Different Substrate Doping Concentrations

取 Al 的掺杂浓度为 $1 \times 10^{16}/\text{cm}^3$. 图 3 比较了在不同温度下杂质不完全离化对 SiC MOSFET 反型层电子面密度的影响. 由图 3 可以看出, 在低温时杂质不完全离化对 SiC MOSFET 的影响较显著, 这是由于在低温下, 杂质的离化率很低, 而在 500K 时, p 型杂质已接近完全离化, 故在 500K 时本文对反型层电子面密度的模拟结果和杂质完全电离时所得到的结果几乎一致. 图 3 也说明了在低温下, 常规的半导体器件模型将不再适用于 SiC 器件.

图 4 是在室温下, 随着衬底掺杂浓度的变化,

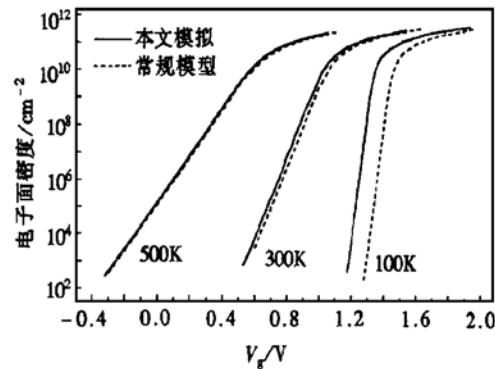


图 3 反型层电子面密度随栅电压的变化

FIG. 3 Inversion Charge Versus Gate Voltage at Several Temperatures

SiC MOSFET 阈值电压测量值^[7]和模拟值的比较, 在模拟中考虑了界面态的作用, 其中各种掺杂浓度下的界面态密度 N_{it} 是分别从 SiC MOSFET 亚阈摆幅的测量值^[7]中提取而来, 可以近似认为在 SiC 禁带中, 在能级 E_i 和 $E_i + \frac{1}{2}E_F$ 之间, 界面态以 N_{it} 呈均匀分布. 由图 4 可知, 模拟结果和测量值基本相符.

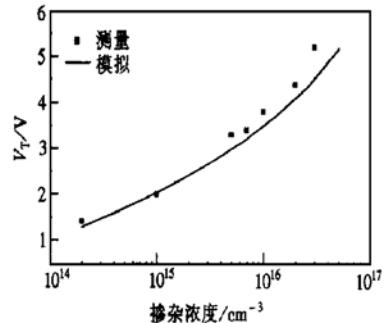


图 4 阈值电压随掺杂浓度的变化

FIG. 4 Measured and Calculated Threshold Voltage V_T of MOSFET as a Function of the Substrate Doping Concentration

图 5 是一个 6H-SiC MOSFET 的亚阈特性, 其中实验值来自于文献的报道^[7]. 依据实验条件和测量结果在图 5 中取 $W = 800\mu\text{m}$, $L = 5\mu\text{m}$, $\mu_n = 47\text{cm}^2/(\text{V} \cdot \text{s})$, V_D 为 50mV, 受主 Al 的掺杂浓度为 $2 \times 10^{14}/\text{cm}^3$. 计算界面态时取 $\Lambda = 3.0 \times 10^{12}/(\text{cm}^2 \cdot \text{eV})$, $\zeta = 0.5\text{eV}$. Λ 和 ζ 的取值保证了在衬底掺杂浓度为 $2 \times 10^{14}/\text{cm}^3$ 时, 弱反型区的平均界面态密度为 $7 \times 10^{11}/(\text{cm}^2 \cdot \text{eV})$ ^[7]. 由图可以看出, 在计入界面态后模拟值和测量值相符.

5 小结

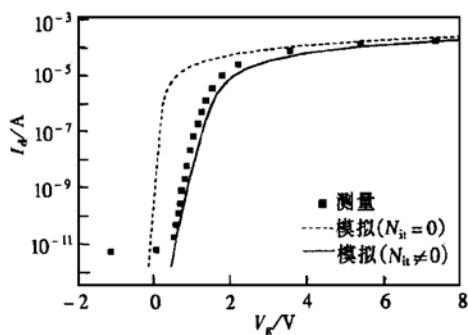


图 5 SiC MOSFET 的亚阈特性

FIG. 5 Comparison Between the Calculated and Measured Subthreshold Characteristic of a MOSFET at Drain Voltage of 50mV

SiC 中的杂质原子由于离化能较大, 所以杂质在常温下只会部分离化, 这使得常规的半导体器件模型将不再适用于分析 SiC 器件。本文在考虑 SiC 中载流子服从费米-狄拉克分布的基础上, 用电中性条件来确定受主杂质的离化程度, 并在 6H-SiC MOS 结构表面空间电荷区中建立起了一维的 Poisson 方程, 以此来研究杂质不完全离化对 SiC MOSFET 电特性的影响。在分析杂质原子 Al 的离化过程中, 本文的研究采用了测量到的两个离化杂质能级, 在 MOS 表面空间电荷区中引入了 Frenkel-Pool

效应。通过求解以上一维 Poisson 方程, 本文给出了 SiC MOSFET 反型层薄层电荷数值模型, 并利用此模型对 6H-SiC MOSFET 的亚阈特性和阈值电压进行了模拟, 模拟结果和实验值相符。

对 SiC 内部杂质不完全离化的研究表明, 掺杂浓度越高, 杂质的离化能越大, 温度越低, 不完全离化对器件的影响会更显著。对于 SiC MOSFET, 杂质不完全离化的影响主要表现在亚阈区。

参考文献

- [1] Emil Arnold, IEEE Trans. Electron Devices, 1999, **46**(3): 497.
- [2] C. Raynaud and J. L. Autran, J. Appl. Phys., 1999, **86**(4): 2232.
- [3] M. Lades and W. Kaindl, IEEE Trans. Electron Devices, 1999, **46**(3): 598.
- [4] Zhang Yuming, Study of SiC Material and Devices, Doctoral Thesis for Xi'an Jiaotong University, 1998(in Chinese) [张玉明. SiC 材料和器件的研究. 西安交通大学博士论文. 1998].
- [5] J. Gautier and G. Guegan, IEEE Trans. Electron Devices, 1991, **38**(8): 1832.
- [6] SHANG Yechun, ZHANG Yimen and ZHANG Yuming, Chinese Journal of Semiconductors, 2000, **21**(7): 691[尚也淳, 张义门, 张玉明, 半导体学报, 2000, **21**(7): 691].
- [7] Reinhold Schorner and Peter Friedrichs, IEEE Trans. Electron Devices, 1999, **46**(3): 533.

Effects of Incomplete Ionization of Acceptors on 6H-SiC MOSFET*

SHANG Ye-chun, ZHANG Yi-men and ZHANG Yu-ming

(Microelectronics Institute, Xidian University, Xi'an 710071, China)

Abstract: The influence of incomplete ionization of acceptors in 6H-SiC on the MOSFET electrical characteristics is investigated, with the Frenkel-Pool effect being considered, which can enhance the impurity ionization by lowing the effective barrier height. A new numerical Charge-Sheet model for SiC MOS inversion layers is presented based on the numerical solution of the one-dimension Poisson equation, with the results in good agreement with the measured ones. It shows that high ionization energy, low temperature and increased doping concentration can enhance the effect of incomplete ionization on the dependence of inversion charge on gate voltage. The impact of incomplete ionization on SiC MOSFET is more notable in the subthreshold region than that in a strong inversion region.

Key words: SiC; incomplete ionization; MOSFET; electrical characteristics

PACC: 7340Q; 6170T

Article ID: 0253-4177(2001)07-0888-04

* Project Supported by Advanced Research Foundation for National Defence of China(No. 00J. 11. 2. 1. DZ0137).

SHANG Ye-chun male, was born in 1970. He is currently pursuing the PhD in microelectronics institute, Xidian University. His doctoral research focuses on the characteristics and radiation response of SiC material and device.

ZHANG Yi-men male, was born in 1941, professor, PhD's advisor. He achieves great attainments in the fields of device modeling and simulation in VLSI, VLSI CAD, quantum well devices and IC, and high temperature microelectronics in wide band gap semiconductor.

Received 26 August 2000, revised manuscript received 4 December 2000

©2001 The Chinese Institute of Electronics