

一种基于物理模型与遗传算法的平面螺旋电感的优化技术*

林 敏 李永明 陈弘毅

(清华大学微电子学研究所, 北京 100084)

摘要: 针对 CMOS RF 平面螺旋电感的物理模型, 提出了一种使用遗传算法优化电感设计参数的优化技术。应用这种技术, 人们无需再通过等 Q 值线来求取 Q 值最佳的电感设计方案, 因为等 Q 值线的计算代价很高, 而且一旦工艺条件改变, 所有的等 Q 值线都要重新计算, 效率很低。而这里提出的优化技术在计算时并没有将所有的电感版图设计方案都计算一遍, 因而计算效率大大提高。计算结果与相应设计方案的测量参数比较, 只有约 5% 的计算误差。计算结果与相同条件下的等 Q 值线的最佳设计方案比较, 这种优化技术总能得出与之基本一致的最佳方案。事实上, 由于这种优化技术的灵活性, “真正”的最佳设计方案只能由这种优化技术得出, 而等 Q 值线只能得出“相对”最佳的设计方案。

关键词: 平面螺旋电感; 射频集成电感; 微波无源电感

EEACC: 2140; 1350; 2570

中图分类号: TN43

文献标识码: A

文章编号: 0253-4177(2001)07-0897-07

1 引言

近十年来, 在数 GHz 的频率范围内, 先进的 CMOS 与 Bi-CMOS 工艺制造的硅基射频集成电路(Silicon RFIC), 在性能的各方面已初步具有了与 GaAs RFIC 一争高下的能力^[1]。虽然, Si 衬底的半导体特性与 GaAs 衬底的半绝缘特性相比, 会引起更大的衬底损耗, 从而导致电路 Q 值的严重下降^[2]。但是, 与 GaAs 工艺制造的射频集成电路相比, 由硅材料制造的射频集成电路不仅成本很低, 而且具有与后端基带数字信号处理器集成到一块芯片上, 成为 SOC 的巨大潜力^[1]。因而, 硅工艺射频集成电路技术已经成为越来越多的射频应用领域的首选。

对于便携式无线通信设备而言, 低成本、低电压、低功耗、低噪声、高工作频率是其必须具备的技术指标^[3], 在很多情况下必须通过使用射频电感元

件来得到满足。因此, 片上电感元件是影响整机性能极限的关键与核心的部件^[3]。对片上电感元件的描述、设计、优化也就成为具有重要意义的工作^[4]。

Yue 提出了一种电感元件的参数提取模型^[5], 这种模型的突出优点在于各寄生参数物理意义明确。因此, 基于这种模型计算出的等 Q 值线成为当前工程设计人员寻求 Q 值最佳的设计方案的一种主要手段。但是, 等 Q 值线是通过对大量电感设计方案的计算绘制而成的, 并且依赖于具体的工艺条件。只要工艺条件改变, 所有等 Q 值线都要重新计算, 效率十分低下。本文基于上述参数提取模型, 提出了一种运用遗传算法的设计优化技术。运用这种技术, 可以在不同的约束条件下, 高效灵活地寻找出 Q 值最优的设计方案。

本文第二部分给出平面螺旋电感的集总参数模型、面临的问题与目前的一些解决方法。第三部分首先讨论平面螺旋电感元件物理模型的参数提取方

* 国家重点基础研究专项经费资助项目(G2000036508)。

林 敏 博士研究生, 研究方向是射频无源器件和互连以及 CMOS RFIC 的设计和数字、模拟集成电路。

李永明 副教授, 研究方向是模拟集成电路设计和语音信号处理。

陈弘毅 清华大学微电子研究所所长, 教授, 中国电子学会高级会成员, 研究方向是 DSP 算法和多媒体集成电路设计。

2000-07-12 收到, 2000-11-30 定稿

© 2001 中国电子学会

法,随后作者将遗传算法运用于电感的优化求解中,使得在工艺参数、版图参数、工作频率的一个很大的变化范围内,能高效灵活地寻找出 Q 值最优的设计方案,最后作者对优化结果进行分析与比较.第四部分简要论述优化设计的算法过程.第五部分给出一些结论.

2 平面螺旋电感

平面螺旋电感是除了压焊线电感之外的另一种

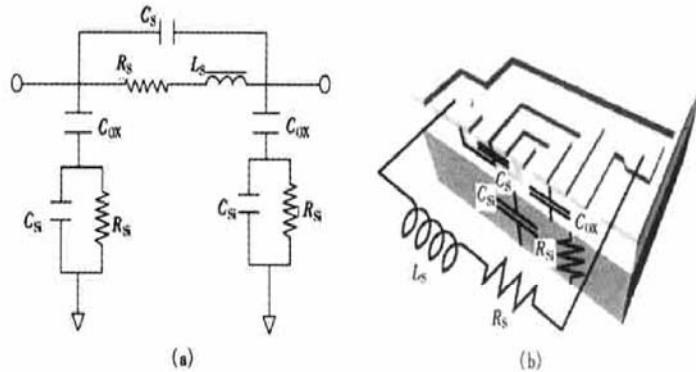


图 1 平面螺旋电感等效电路

FIG. 1 Equivalent Circuit for Planar Spiral Inductor

与压焊线电感相比,它最大的好处在于:

(1) 占芯片面积很小.

(2) 对于加工精度为 $0.1\mu\text{m}$ 的 MOS 工艺而言, $100\mu\text{m}$ 量级的线圈长度的精度是完全可以得到保障的,因而,电感元件的电感值可以做得十分精确.

此外,与有源电感相比,平面螺旋电感的工作电压低,级间阻抗匹配易简化,更宽的带宽与线性范围,低噪声以及因噪声低而带来的低损耗等优良特性,也是设计者追求的重要目标.但是,它也固有严重缺陷:

(1) 由于标准 Si 工艺中的互连线厚度十分有限 ($\leq 3\mu\text{m}$),因而导致线圈的金属损耗很大,高频时产生趋肤效应则更加恶化.

(2) 由于线圈紧贴硅衬底,而标准 CMOS 工艺的硅衬底通常是高掺杂的 ($0.01\Omega \cdot \text{cm}$),所以高频情形下线圈与硅衬底间的衬底耦合十分强烈,衬底损耗很大.

(3) 与衬底间的寄生电容很大.为了把电感值 L 做大一些,则线圈的面积要增加,这会导致寄生电容的增加,引起电感自谐振频率 f_{SR} 的严重下降.为了 f_{SR} 不会下降太多, L 值不能做太大.

无源电感.它是利用标准 CMOS 工艺中的两层(或多层)金属层来实现电感元件.其中一层用作螺旋式电感线圈,另一层用作把中圈的接头接出来的引线.平面螺旋电感的集总参数模型如图 1 所示.

其中各参数含义为:

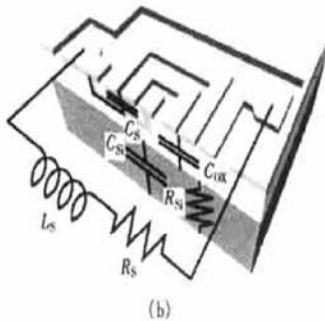
L_s : 电感的电感量; R_s : 电感的串联电阻;

C_s : 电感金属层重叠部分的寄生电容;

C_{ox} : 氧化层寄生电容;

C_{Si} : 硅衬底对地的寄生电容;

R_{Si} : 硅衬底的损耗电阻.



(4) 射频频率上的集成电感的衬底耦合有可能导致集成电路其他部分电路的误操作.

(5) 如果要增加性能,要对现有工艺进行改造.这就使得高性能电感元件与现有的标准 CMOS 工艺不能完全兼容,不利于进一步的数模集成.

目前的一些解决办法主要是从工艺上加以改进,例如:采用高电导率的金属连线,如铜连线^[6];采用多层金属连线并联,增加金属的有效厚度^[7];采用高电阻率衬底(HRS)^[8];采用厚氧化膜,隔离线圈与衬底^[9];还有的采用化学腐蚀技术,将线圈下的硅腐蚀去,代之以石英^[10].上述有的方法与现有的 CMOS 工艺是不完全兼容的.下面将要讨论的是,如何在现有的标准 CMOS 工艺条件下,设计出 Q 值最优的平面螺旋电感.

3 平面螺旋电感的设计优化技术

3.1 平面螺旋电感的物理模型与参数提取方法

图 1 给出了平面螺旋电感的一般物理模型.基于这个模型,已经提出了很多种参数提取方法.但是,为了精确描述衬底损耗这样的分布效应,长期以

来,一直是通过有限元分析的方法来求解,至今没有完整的解析解描述,而有限元分析的计算代价是巨大的,不利于电感的设计优化。基于此,Yue 与 Wong 提出了用于电感寄生参数估算的参数提取模型^[5],应用这个模型,上述电感元件的各个电学参数,都可以由电感的几何版图参数、制造工艺参数以及工作频率参数很容易地求出。事实上,这个参数提取模型只是一种近似度良好的估算方法,在这个模型中, L_s 通过 Greenhouse 的分段求解法求得^[11],其余各参数由以下各式分别求出。串联电阻 R_s 的近似公式^[12]如下:

$$R_s = \frac{\rho l}{w t_{\text{eff}}}, \quad t_{\text{eff}} = \delta(1 - e^{-l/\delta}), \quad \delta = \sqrt{\frac{\rho}{\pi \mu f}}$$

其中 l 为线圈总长; w 为金属线条宽度; ρ 为金属电阻率; μ 为金属磁导率; δ 是金属趋肤深度; f 是工作频率。金属层部分重叠的寄生电容为:

$$C_s = nw^2 \frac{\epsilon_{\text{ox}}}{t_{\text{ox}12}}$$

其中 n 是金属线圈完整圈数; ϵ_{ox} 是氧化层介电常数; $t_{\text{ox}12}$ 是金属层间距。氧化层寄生电容为:

$$C_{\text{ox}} = \frac{1}{2} lw \frac{\epsilon_{\text{ox}}}{t_{\text{ox}}}$$

其中 t_{ox} 为氧化层厚度。硅衬底对地寄生电容为:

$$C_{\text{Si}} = \frac{1}{2} lw C_{\text{sub}}$$

其中 C_{sub} 为衬底单位面积电容。硅衬底损耗电阻为:

$$R_{\text{Si}} = \frac{2}{lw G_{\text{sub}}}$$

其中 G_{sub} 为衬底单位面积电导。

实验证明,这个物理估算模型在几何参数、工艺

参数、工作频率的很大变化范围内,其准确性都是相当好的^[5]。

3.2 基于遗传算法的平面螺旋电感的优化技术

3.2.1 为什么采用遗传算法

Yue 提出了这个参数提取模型,但没有解决如何对基于这个模型的设计方案进行优化的问题。设计者只有在设计完成之后,即电感的版图参数、工艺参数、工作频率都确定之后,才能计算出所有的电感寄生参数,而这个设计方案可能并不是最优方案,甚至不符合设计指标要求。为了求得一个最佳的高 Q 值的电感设计方案,设计者往往只能求助于已有的等 Q 值线图,如图 2 所示。但是,我们知道等 Q 值线是在一定的工艺条件下,在电感版图的金属线圈的条宽、间距等参数都确定的约束条件下,通过改变电感版图的某一个参数(通常是最大边长度),经过大量的电感设计方案的计算而绘制而成的。一旦工艺条件改变,所有的等 Q 值线都要重新计算,效率十分低下。而且,从等 Q 值线的绘制方法可以看出,它是在预先确定版图的某些参数(如条宽、间距等)的前提下,通过某一个参数的改变(如最大边长度)来求得一个局部的最优解,并非一个将所有版图设计参数都考虑在内的全局最优解。导致设计人员只能使用等 Q 值线的原因在于:平面螺旋电感的设计是一个多变量非线性规划问题^[13],它的独立变量有 12 个左右,这些变量大多是描述电感的版图参数、工艺参数和工作频率的。这样一个多变量非线性规划问题,如果采用经典的最优化理论来求最优解,往往因为初始值的选取不当,只能获得一个收敛于局部最优解的结果。

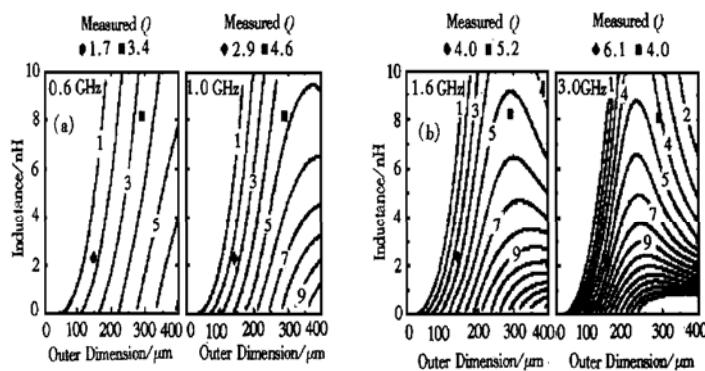


图 2 等 Q 值线

FIG. 2 Contour Plots of Q

为了解决这个问题, 我们采用了遗传算法。遗传算法的最大好处在于: 它可以在初始染色体种群的繁衍过程中, 跳出局部最优解的峰值区间或谷值区间。只要繁衍的代数足够长, 最后总能求得一个全局最优解。而且, 采用遗传算法直接求取最优解, 避免了对大量电感设计方案的计算, 因而计算效率大大提高。在我们的电感优化设计的实际问题中, 运用遗传算法还可以很方便地为优化求解添加适用于设计者不同应用场合的约束条件。例如, 有的设计者设计的电感, 要求衬底损耗电阻比较低(例如LNA), 那么他就可以添加一个衬底损耗电阻的约束条件, 要求在衬底损耗电阻不超过某一预定值的约束下, 求得 Q 值最高的电感设计方案。在另外一些场合, 也许设计者对电感所占芯片面积有所限制, 那么也可以为版图面积添加约束, 求得在满足版图面积不超过某一预定值的条件下, Q 值最高的设计方案。总之, 应用遗传算法求解电感的最优解远比等 Q 值线更灵活、高效、优化。我们会在 3.2.2 部分进行这方面的详细比较。

3.2.2 遗传算法优化结果的分析比较

我们假设上述图 1 的电路模型在一端接地的情形下求解 Q 值最优的电感设计方案。电路图如图 3 所示。其中 R_p 、 C_p 是为了简化 Q 值表达式而进行的等效变换, 取代了 R_{Si} 、 C_{Si} 和 C_{ox} 。设计时, 需要确定的设计参数主要有以下几类: (1) 电感的版图参数: 包括电感的完整线圈圈数 N , 金属线条总段数(segments) Z , 矩形线圈最大边长 L_1 , 矩形线圈最大边宽 L_2 , 金属线条宽度 w , 金属线条厚度 t , 金属线条间距 s ; (2) 电感的工艺参数: 硅衬底浓度 ρ_{sub} , 氧化层厚度 t_{ox} , 金属层间距 t_{ox12} , (3) 工作频率 f_0 。一般地说, 优化目标总是在特定工艺条件及工作频率下求得 Q

值最优的版图设计方案。优化的目标函数如下:

$$\text{MAX}(Q)$$

$$Q = \frac{2\pi f_0 L_s}{R_s} \times \frac{R_p}{R_p + R_s(1 + \frac{4\pi^2 f_0^2 L_s^2}{R_s^2})} \times$$

$$(1 - \frac{R_s^2(C_p + C_s)}{L_s} - \frac{4\pi^2 f_0^2 L_s (C_p + C_s)}{R_s^2})$$

$$C_p = C_{ox} \frac{1 + \frac{4\pi^2 f_0^2 R_{Si}^2 C_{Si} (C_{Si} + C_{ox})}{1 + \frac{4\pi^2 f_0^2 R_{Si}^2 (C_{Si} + C_{ox})^2}}}{C_{ox}}$$

$$R_p = \frac{1}{4\pi^2 f_0^2 C_{ox}^2 R_{Si}} + \frac{R_{Si} (C_{Si} + C_{ox})^2}{C_{ox}^2}$$

例如, 设计一个电感量为 8nH , 最大面积不超过 $400\mu\text{m} \times 400\mu\text{m}$, 且工作在 1.6GHz 的平面螺旋电感^[5]。设计的工艺条件是: 金属线条厚度 $t = 2\mu\text{m}$, 氧化层的厚度 $t_{ox} = 5\mu\text{m}$, 两层金属间距 $t_{ox12} = 1\mu\text{m}$, 衬底掺杂浓度 $\rho_{sub} = 10\Omega \cdot \text{cm}$, 所用金属材料是 Al。为了能与图 2 中的等 Q 值线的结果进行比较, 我们先将金属线条的宽度、金属线条的间距都固定为与图 2 约束条件相同的情况, 即金属线条宽度 $w = 15\mu\text{m}$ 、金属线条间距 $s = 5\mu\text{m}$, 而让优化算法仅仅针对矩形线圈最大边长度 L_1 (假设 $L_1 = L_2$), 即图 2 中的横坐标 “Outer Dimension”的变化来寻求 Q 值最佳的设计方案。计算结果为, 当 $L_1 = 300\mu\text{m}$ 时, Q 值达到最佳的 5.24。从图 2(b) 中可以查得的最佳设计方案是 $L_1 = L_2 = 320\mu\text{m}$ 时得到的 $Q = 5.3$ 。优化计算得到的结果与大量计算的等 Q 值线的结果很接近。另一方面, 与优化计算结果相对应的电感设计方案的 Q 值的实际测量值为 5.02, 即优化计算结果与测量值相差仅为 4% 左右。表 1 给出了工作频率发生变化时, 优化计算的结果与等 Q 值线以及测量结果的比较。

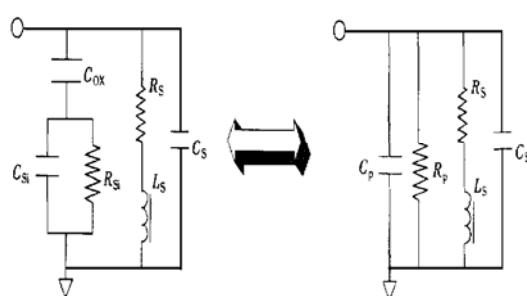


图 3 Q 值优化计算的简化电路图

FIG. 3 Simplified Schematic for Q 's Optimization

表 1 不同频率下的优化计算结果与等 Q 值线及测量结果的比较

Table 1 Comparison Between the Contour Plots of Q and Their Measured Values

| 工作频率 /GHz | 电学约束条件: $L = 8\text{nH}$ | | | | |
|--------------|--|----------|------|----------|------|
| | 版图约束条件: $w = 15\mu\text{m}, s = 5\mu\text{m}$ | | | | |
| | 工艺约束条件: $t = 2\mu\text{m}, t_{ox} = 5\mu\text{m}, t_{ox12} = 1\mu\text{m}, \rho_{sub} = 10\Omega \cdot \text{cm}$, 金属为 Al | | | | |
| | 最大边长度(Outer Dimension)/ μm | | | | |
| | 优化算法 | 等 Q 值线 | 优化算法 | 等 Q 值线 | 测量值 |
| 0.6 | 370 | 390 | 4.67 | 4.9 | 4.41 |
| 1.0 | 345 | 370 | 5.51 | 5.6 | 5.28 |
| 1.6 | 300 | 320 | 5.24 | 5.3 | 5.02 |
| 3.0 | 250 | 270 | 4.99 | 5.0 | 4.65 |

由表 1 可以看出, 优化算法不仅计算代价大大减小, 而且有很好的准确性, 是一种行之有效的优化技术.

另一方面, 等 Q 值线计算所得的“最优解”是在版图参数中的某一个参数变化, 而其余参数保持不变的情况下求得的结果, 这样的计算往往只能得到一个局部最优解. 本文提出的优化技术, 则可以把所有的版图参数都作为优化变量参与优化计算, 从而求得一个全局最优解. 例如, 同样是设计一个 8nH 的电感, 如果将 w, s, N, Z 都作为优化变量, 经过计算, 得出的 Q 值最佳的设计方案为:

线圈完整圈数 $N = 4$

线圈的总段数 $Z = 16$

线圈的第 1 条边 $L_1 = 344.7\mu\text{m}$

线圈的第 2 条边 $L_2 = 328.3\mu\text{m}$

金属线条宽度 $w = 12.2\mu\text{m}$

金属线条间距 $s = 3.2\mu\text{m}$

Q 的最优值: 5.8

可见, 最佳方案并不是等 Q 值线求得的 $w = 15\mu\text{m}, s = 5\mu\text{m}, Q = 5.3$ 的设计方案, 而最佳的 Q 值也比等 Q 值线所能求得的结果高出约 10%. 考虑到我们的计算结果只比实际测量结果高出不到 5%, 因此, 我们获得了一个有实际意义的更优的结果, 而这是等 Q 值线做不到的. 如果我们进一步地把金属线条厚度 t , 氧化层厚度 t_{ox} , 金属层间距 t_{ox12} , 甚至是衬底电阻率 ρ_{sub} 都作为优化变量, 则可以在工艺参数的变化不影响成品率的范围内, 寻求提高电感 Q 值的最佳工艺参数, 即该项优化技术还可以给出可供工艺设计考量的依据.

从以上论述, 可以看出基于遗传算法的优化技

术比等 Q 值线具有更高效、更优化、更灵活、适用范围更广的优点. 下面将简要论述算法设计的过程及其中的一些问题.

4 优化算法的设计过程

在设计优化算法时, 为了满足特定应用背景下的电感参数要求, 并且缩小搜索空间, 加快收敛速度, 可以附加一些约束条件. 例如, 我们对电感参数附加以下的一些约束条件.

$$\begin{aligned} \text{St: } R_s &\leqslant 15\Omega \\ C_s &\leqslant 30\text{fF} \\ C_{Si} &\leqslant 80\text{fF} \\ C_{ox} &\leqslant 180\text{fF} \\ R_{Si} &\leqslant 500\Omega \end{aligned}$$

这不但是为了满足特定应用背景的需要, 并且由于我们在每一次繁衍变异产生新个体后, 都会用这些附加的约束条件来检查, 只有满足条件的个体才成为新种群的一员, 而不满足条件的个体被摈弃, 这样就保证了只有相对较优的个体参与繁衍, 从而加快了收敛速度.

采用一般非线性规划的遗传算法, 最优的染色体的被选中的概率并不是最大, 因为选择概率是随机产生的, 因此, 最优的染色体有可能被漏选, 这有可能导致算法不收敛或收敛变慢. 解决的办法是可以每次先把最优的染色体保留下, 不参加选择、变异和交叉. 算法过程如下:

(1) 初始化

在包含最优解的区域随机产生一个点, 验证其可行性, 若可行, 则作为一个染色体; 否则, 重新产生随机点. 重复本步骤, 直到产生了 pop_size 个染色体.

(2) 目标函数排序

设当前代的染色体为 $V_1, V_2, \dots, V_{\text{pop_size}}$, 它们的目标函数值 $F_1, F_2, \dots, F_{\text{pop_size}}$. 若当前为第一代, 则 $V_0 = V_1, F_0 = F_1$. 将目标函数值按从大到小排序, 得 $F'_0, F'_1, F'_2, \dots, F'_{\text{pop_size}}$, 相应的染色体的排序为 $V'_0, V'_1, V'_2, \dots, V'_{\text{pop_size}}$.

(3) 计算评价函数

设 $a \in (0, 1)$, 一般取 $a = 0.05$. 定义 $\text{eval}(V_i) = a(1-a)^i, i = 0, 1, 2, \dots, \text{pop_size}$.

(4) 选择过程

- A. 对每个染色体 V_i , 计算累积概率 Q'_i ;
- $$Q'_i = 0, i = -1;$$
- $$Q'_i = \text{eval}(V_0) + \text{eval}(V_1) + \cdots + \text{eval}(V_i), i \neq -1$$

B. 从 $i = 1$ 到 pop_size 重复以下过程:

从区域 $(0, Q'_{\text{pop_size}})$ 中产生一个随机数 R ;

从 $j = 0$ 到 pop_size 重复以下过程:

若 $Q'_{j-1} < R \leq Q'_j$, 则选择第 j 个染色体.

得到 pop_size 个复制的染色体.

(5) 交叉操作

定义参数 P_c 为交叉概率, 平均有 $P_c \cdot \text{pop_size}$ 个染色体进行交叉操作;

从 1 到 pop_size 重复以下过程:

从 $[1, \text{pop_size}]$ 中产生随机数 R , 若 $R < P_c$, 则从 $[1, \text{pop_size}]$ 中随机产生两个数 R_1, R_2 , 在区间 $(0, 1)$ 中产生一个随机数 C ,

$$\text{令 } X = CV_{R_1} + (1 - C)V_{R_2},$$

$$Y = CV_{R_2} + (1 - C)V_{R_1};$$

将 V_{R_1}, V_{R_2} 分别赋给 X, Y .

(6) 变异操作

定义参数 P_m 为交叉概率, 平均有 $P_m \cdot \text{pop_size}$ 个染色体进行变异操作, 从 $i = 1$ 到 pop_size 重复以下过程:

从 $[0, 1]$ 中产生随机数 R , 若 $R < P_m$, 则选择染色体 V_i 进行变异.

变异方法:

随机产生一个向量 D , 定义一个大数 $M > 0$, 若 $V_i + MD$ 可行, 则以它替代 V_i ; 否则置 M 为 0 到 M 之间的随机数, 直到 $V_i + MD$ 可行, 以它替代 V_i .

(7) 若计算了足够的遗传代, 则停止; 否则, 转到(2).

(8) 输出染色体 V_0 和目标函数 F_0 .

5 结论

本文提出了一种基于 CMOS RF 平面螺旋电感的物理模型的优化技术, 利用这种技术, 可以在工艺参数、版图参数、工作频率都发生变化的很大范围内, 通过设计者为设计方案的具体应用背景添加适

当的约束条件, 高效而灵活地求得特定应用背景下的 Q 值最优的设计方案.

参考文献

- [1] Lawrence E. Larson, Integrated Circuit Technology Options for RFIC's—Present Status and Future Directions, IEEE J. Solid-State Circuits, 1998, **33**: 387—399.
- [2] J. N. Burghartz, Progress in RF inductors on Silicon—Understanding Substrate Losses, in Tech. Dig. Int. Electron Devices Meeting (IEDM), 1999.
- [3] Ali M. Niknejad and Robert G. Meyer, Analysis, Design, and Optimization of Spiral Inductors and Transformers for Si RF IC's, IEEE J. Solid-State Circuits, 1998, **33**: 1470—1481.
- [4] J. R. Long and M. A. Copeland, Modeling Characterization and Design of Monolithic Inductors for Silicon RF IC's, in Proc. Custom Integrated Circuits Conf. (CICC), 1996, 185—188.
- [5] C. Patrick Yue and S. Simon Wong, Physical Modeling of Spiral Inductors on Silicon, IEEE Trans. Electron Devices, 2000, **47**(3): 560—567.
- [6] K. B. Ashby, W. C. Finley, J. J. Bastek, S. Monian and I. A. Koullias, High Q Inductors for Wireless Applications in a Complementary Silicon Bipolar Process, in Proc. Bipolar and BiCMOS Circuits and Technology Meeting, Minneapolis, MN, 1994, 179—182.
- [7] R. B. Merrill, T. W. Lee, H. You, R. Rasmussen and L. A. Moberly, Optimization of High Q Integrated Inductors for Multi-Level Metal CMOS, IEDM, 1995, 1—3.
- [8] L. Zu, Y. Lu, R. C. Frye, M. Y. Law, S. Chen, D. Kossiva, J. Lin and K. L. Tai, High Q -factor Inductors Integrated on MCM Si Substrates, IEEE Trans. Comp., Packag., Manufact. Technol. B, 1996, **19**: 635—643.
- [9] N. M. Nguyen and R. G. Meyer, Si IC-Compatible Inductors and LC Passive Filters, IEEE J. Solid-State Circuits, 1990, **25**(4): 1028—1031.
- [10] J. Y.-C. Chang and A. A. Abidi, Large Suspended Inductors on Silicon and Their Use in a 2- μm CMOS RF Amplifier, IEEE Electron Device Lett., 1993, **14**: 246—248.
- [11] H. M. Greenhouse, Design of Planar Rectangular Microelectronic Inductors, IEEE Trans. Parts, Hybrids, Pack., 1974, PHP-10: 101—109.
- [12] H. A. Wheeler, Formulas for the Skin Effect, Proc. IRE, 1942, **30**: 412—424.
- [13] Baoding Liu, Uncertain Programming, John Wiley & Sons, New York, 1999.

An Optimization Technique for Planar Spiral Inductor Based on the Inductor's Physical Model and Genetic Algorithm^{*}

LIN Min, LI Yong-ming and CHEN Hong-yi

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

Abstract: An efficient optimization technique for CMOS RF planar spiral inductor is presented on the basis of the physical model of an inductor as well as the genetic algorithm. With it, it is unnecessary to design an optimal high Q inductor by means of the contour plots of Q , which is high-cost and time-consuming as we all know. Via the new technique, the computation efficiency is improved greatly, because we haven't to compute each design scheme. The calculated result is in agreement with the measured one, with the error within 5%. By using the technique, the same optimal design can be obtained under the same condition as that obtained by using contour plots. As a matter of fact, because of the flexibility of our technique, the actually best design can be only obtained by using this technique instead of by the contour plots of Q .

Key words: CMOS RF inductor; planar spiral inductor; microwave passive inductor

EEACC: 2140; 1350; 2570

Article ID: 0253-4177(2001)07-0897-07

* Project Supported by State Key and Special Fundamental Research Foundation (G2000036508).

LIN Min received the B.S. degree in microelectronics from Tsinghua University in 1999, where he is currently working towards the PhD degree. His current research interests include the characterization and modeling of passive components and interconnects at radio frequency. He is also interested in the design of CMOS RFICs and the integration of digital and analog circuits.

LI Yong-ming is the associate professor of Institute of Microelectronics of Tsinghua University. His current interests include the design of analog integrated circuits and the speech signal processing.

CHEN Hong-yi is dean and professor of Institute of Microelectronics of Tsinghua University. He is also a senior member of Chinese Institute of Electronics(CIE). His research is focused on the DSP algorithm and the design of multimedia integrated circuits.