

# 硅基 $\text{SiO}_2$ 光波导\*

徐永青 梁春广 杨拥军 赵 彤

(信息产业部电子第十三研究所, 石家庄 050051)

**摘要:** 在硅基上通过氢氧焰淀积的  $\text{SiO}_2$ , 厚度达到了  $20\mu\text{m}$ ; 通过掺 Ge 增加芯层的折射率, 折射率比小于 1%, 并可调; 用反应离子刻蚀工艺对波导的芯层进行刻蚀, 刻蚀深度为  $6\mu\text{m}$ , 刻蚀深宽比大于 10; 波导传输损耗小于  $0.6\text{dB/cm}$  ( $\lambda = 1.55\mu\text{m}$ ), 并对波导的损耗机理和测试进行了分析与研究。另外, 为实现光纤与波导的耦合, 结合微电子机械系统技术, 在波导基片上制作了光纤对准 V 形槽。

**关键词:** 二氧化硅; 光波导; 氢氧焰淀积; 微电子机械系统

**EEACC:** 4130; 4125

**中图分类号:** TN814<sup>+</sup>.7

**文献标识码:** A

**文章编号:** 0253-4177(2001)12-1546-05

## 1 引言

1969 年 12 月, ‘贝尔系统技术杂志’上的一篇论文中提出了一种设想: “未来的集成电路将使用光子而不是电子”, 这个设想预示着人们对集成光路 (PIC) 研究的开始。时至今日, 这种设想正在逐步成为现实, 而且随着光纤通信的发展, PIC 也越来越受到人们的重视。目前, 人们利用硅基  $\text{SiO}_2$  光波导技术制作了 Mach-Zeder 干涉仪、热光开关阵列、分光器、光放大器、窄带滤波器和方向耦合器等 DWDM 系统组件<sup>[1]</sup>; 在传感器领域制作了光波导陀螺仪的核心部件——环形谐振腔; 在生物电子领域, 可在硅片上集成生物分析系统。另外人们提出了利用光波导与微电子机械系统 (MEMS) 集成解决全光 DWDM 系统的方法: 集激光器、光波导、光开关阵列、多路复用/解复用器、调制/解调器等于同一衬底上。

目前光波导的制作主要在  $\text{LiNbO}_3$ 、玻璃、InP、Si 等衬底材料上完成。由于具有成熟的技术条件和低成本, 硅基光波导技术成为一个研究热点。为了解

决和光纤的匹配, 硅基  $\text{SiO}_2$  也成为发展光波导的首选材料。

损耗是光通信的重要指标, 为了减小损耗, 相应地要增加波导层的厚度。微电子传统工艺中  $\text{SiO}_2$  的生长速率慢、应力大, 不能满足制作厚  $\text{SiO}_2$  波导的要求。1990 年, Kawachi 等提出了在 Si 基片上通过氢氧焰淀积 (FHD) 生长厚  $\text{SiO}_2$  的工艺<sup>[2]</sup>, 解决了传统工艺的局限, 厚度可达  $50\mu\text{m}$ 。结合反应离子刻蚀 (RIE) 工艺就可制作满足多种需要的波导。

## 2 原理

由波导理论<sup>[3]</sup>可知, 光波本质上就是波长在特定范围内的电磁波, 类似在金属波导管传输微波一样, 用介质薄膜波导传输光波。本文在硅基上依次淀积缓冲层、掺杂芯层, 对掺杂芯层进行光刻和 RIE 刻蚀就形成了一定形状的波导, 然后在刻蚀后的芯层上再生长  $\text{SiO}_2$  包层, 如图 1 所示。通过 EPW 各向异性湿法腐蚀, 可在硅基上制作无源自对准 V 形槽<sup>[4]</sup>, 如图 2 所示, 用于光纤与  $\text{SiO}_2$  波导的连接, 这样光源就可以通过光纤耦合入  $\text{SiO}_2$  波导。

\* 国家集成光电子联合重点实验室资助项目。

徐永青 男, 工程师, 主要从事 MEMS 传感器、光学 MEMS 的研究和开发。

梁春广 男, 中国工程院院士, 主要从事光电子、微波毫米波器件及 MEMS 研究。

2000-12-12 收到, 2001-02-24 定稿

©2001 中国电子学会

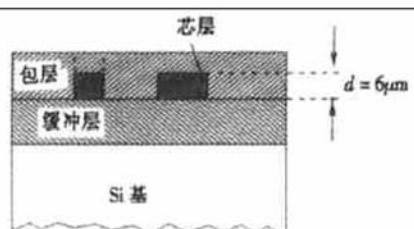


图 1 波导结构截面图

FIG. 1 Cross-Sectional View of Silica Waveguides

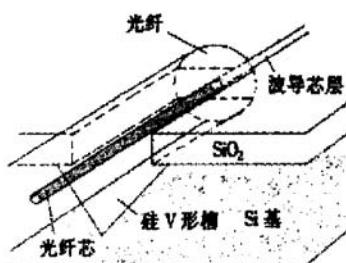
图 2 硅基 SiO<sub>2</sub> 光波导与光纤的耦合

FIG. 2 Fiber-to-Waveguide Coupling

在图 3 中, 若芯层、缓冲层和包层的折射率  $n_f$ 、 $n_s$  和  $n_e$  满足以下关系式,

$$n_f > n_s \geq n_e \quad (1)$$

则当光入射角度  $\theta$  超过芯层-缓冲层和芯层-包层界面上的临界角时, 光在两交界面上发生全反射, 光能量限制在芯层中, 并按一定形式在其内传播, 此时芯层为一光波导。

在(1)式中, 若  $n_s \neq n_e$  则为非对称波导, 反之若  $n_s = n_e$ , 则为对称波导<sup>[5]</sup>。

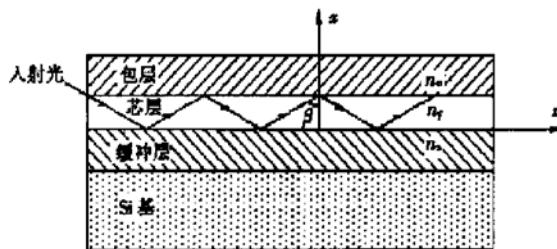
图 3 光在 SiO<sub>2</sub> 光波导中的传输示意图

FIG. 3 Sketch Map of Lightwave in Silica-on-Silicon Waveguides

### 3 分析与设计

#### 3.1 导模传输对波导层的要求

在图 3 中, 要满足全反射条件而把光能限制在

芯层中按“Z”字形路径传播, 各层的折射率就必须满足(1)式。在波导中, 可以传播许多波型, 能容许的波导的波型数  $m$  是<sup>[6]</sup>

$$m = \frac{2d}{\lambda} \sqrt{n_f^2 - n_s^2} \quad (2)$$

它不依赖于非对称性。其中  $m = 0, 1, 2, 3 \dots$  (整数),  $d$  为芯层厚度。如果取  $d = 6 \mu\text{m}$ ,  $n_s$  在  $\lambda = 1.55 \mu\text{m}$  时取 1.444, 假设此波导用于单模传输, 即  $m = 1$ , 则由(2)式可知  $n_f = 1.450$ ,  $\Delta = 1 - \frac{n_s}{n_f} = 0.0041 = 0.41\%$ ,  $\Delta$  称为折射率比, 这里给出了在一定的条件下形成单模波导要求  $\Delta \geq 0.41\%$ 。而且由(2)式可以看出  $n_f$  越大( $n_s$  一定), 传输的波型数越多。

对于单模矩形波导的最大条宽有<sup>[7]</sup>

$$b_{\text{最大}} \approx 2^{-\frac{3}{2}} (\Delta)^{-\frac{1}{2}} \frac{\lambda}{n_f} \quad (3)$$

由上式可以看出,  $\Delta$  值限制着波导的最大条宽  $b_{\text{最大}}$ 。随着  $\Delta$  值的增大, 最大条宽  $b_{\text{最大}}$  减小。如果减小到一定程度, 将使制造难度加大。取  $n_s = 1.444$  ( $\lambda = 1.55 \mu\text{m}$ ),  $\Delta = 0.7\%$ , 由  $\Delta = 1 - \frac{n_s}{n_f}$ , 可得  $n_f = 1.454$ , 代入式(3)可算出  $b_{\text{最大}} = 4.5 \mu\text{m}$ , 这在制造工艺上比较容易实现。

波导的损耗是一个和折射率参数有关的重要波导特性, 理论表明,  $\Delta$  值越大时, 如果界面比较粗糙, 则引起的散射损耗越大, 而且界面粗糙引起的散射损耗是波导损耗的主要来源。在光路中往往需要波导弯曲, 理论研究表明,  $\Delta$  值越小, 容许波导弯曲的曲率半径愈大。但弯曲会给波导带来能量辐射损耗, 弯曲半径越小, 这部分损耗越大, 因此为了减小这种损耗, 在制作中往往要增加曲率半径, 这就要求减小  $\Delta$  值, 不利后果是增加了器件尺寸。

由以上分析可以看出, 为了满足导模传输和减小传输损耗, 对波导的  $\Delta$  取值有一限制范围, 此外还要求波导的芯层、包层和缓冲层有足够的厚度, 因此在制作过程中, 精确控制  $\Delta$  值和制作厚的 SiO<sub>2</sub> 层是本研究的主要任务。

#### 3.2 厚 SiO<sub>2</sub> 的生长与刻蚀

在传统的微电子技术领域, 生长 SiO<sub>2</sub> 的工艺有多种, 如热氧化、LPCVD 等, 但由于这些工艺的生长速率慢, 在膜的生长过程中引入了较大的应力而使薄膜不能太厚, 因此这些传统的微电子工艺已不

能满足需要。为此自行研制了氢氧焰淀积技术设备, 它具有生长速率快、应力小的优点<sup>[8]</sup>, 而且可以通过掺杂, 形成  $\text{SiO}_2$  光波导芯层。掺杂可增加或减小  $\text{SiO}_2$  的折射率, 本研究是利用掺 Ge 来增加芯层的折射率, 使其大于包层和缓冲层的折射率, 并通过工艺控制 Ge 的含量, 来达到控制芯层折射率的目的。

由于波导的损耗与生长过程有密切关系, 所以在波导生长过程中还必须考虑怎样减小波导的损耗。由于 FHD 的生长速率比较快, 所以生长的  $\text{SiO}_2$  层比较疏松, 含有较大的  $\text{SiO}_2$  颗粒, 这会增加波导的散射损耗。要降低这种损耗, 必须在淀积之后进行退火致密。退火会减小膜层的厚度, 这在设计中应考虑到。为了降低波导损耗还必须考虑其它因素, 如选取表面缺陷少的 Si 衬底, 并对硅片进行有效的清洗。

在传统的微电子工艺中,  $\text{SiO}_2$  的刻蚀可采用 HF 缓冲液的湿法腐蚀。但此方法已不适合光波导技术的要求, 这主要是由于湿法腐蚀是各向同性, 因此腐蚀的深宽比很小, 结果矩形波导结构变成了梯形波导结构。由前面参数设计可以看出, 这种结构已不能完全满足导模的传输, 因此增大深宽比成为刻蚀工艺中要解决的关键问题, 为此选择了干法工艺, 即反应离子刻蚀( RIE ), 它具有很好的各向异性, 因此能得到较大的深宽比。由于要刻蚀  $6\mu\text{m}$  深的结构, 所以普通光刻胶已不能起到掩蔽作用, 必须选择其它掩膜。

## 4 实验

### 4.1 FHD $\text{SiO}_2$

淀积条件为源:  $\text{SiCl}_4$ 、 $\text{GeCl}_4$ 、 $\text{H}_2$  和  $\text{O}_2$ ; 反应压力: 1000Pa;  $\text{SiCl}_4$  和  $\text{GeCl}_4$  的温度: 保持恒温; 衬底: 75mm P 型( 100 ) 硅片。用 SEM 检查衬底材料表面是否有缺陷, 用 DZ-1 和 DZ-2 清洗剂对硅片进行清洗; 改变气体的流量和比例来观察对淀积速率的影响。通过试验测定淀积速率在 300—400nm/min, 片内折射率的不均匀性在  $\pm 0.001$ , 片内厚度不均匀性在  $\pm (1\% - 5\%)$ , 淀积厚度  $20\mu\text{m}$ , 表面没有出现裂纹。图 4 是淀积  $20\mu\text{m}$  厚的  $\text{SiO}_2$  膜的扫描电镜照片。

在掺杂试验中, 通过精确控制氢气的流量和源温, 可以使掺杂层和非掺杂层的折射率比小于 1%。

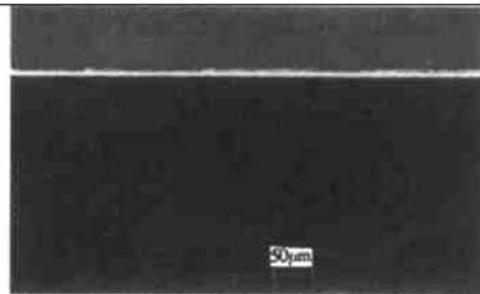


图 4 FHD  $\text{SiO}_2$  的 SEM 照片 顶部的亮条厚度为  $20\mu\text{m}$ 。

FIG. 4 SEM Photograph of FHD  $\text{SiO}_2$  The thickness of the top bright line is  $20\mu\text{m}$ .

图 5 是 FHD  $\text{SiO}_2$  掺杂层原子组成的能谱分析。在淀积完之后, 进行退火, 退火温度选择在 1140—1260°C。

kV: 5.0	Tilt: 0.0	Det Type: SUTW	Res: 139	Te: 40		
FS: 10090	Lsec: 100		9-Jul-99	17: 31: 22		
<hr/>						
<hr/>						
<hr/>						
Element	wt %	at %	K-Ratio	Z	A	F
OK	42.44	58.77	0.3666	1.0672	0.8092	1.0002
GeL	8.61	2.63	0.0631	0.7466	0.9777	1.0036
SiK	48.95	38.60	0.4675	0.9816	0.9730	1.0000
Total	100.00	100.00				
Element	Net Inte.	Bkgd Inte.	Inte. Error	P/B		
OK	681.36	12.96	0.39	52.57		
GeL	86.96	36.24	1.28	2.40		
SiK	624.23	26.31	0.41	23.73		

图 5 Ge 掺杂 FHD  $\text{SiO}_2$  原子组成的能谱分析

FIG. 5 Energy Spectrum Analysis of Ge-Doped FHD  $\text{SiO}_2$

### 4.2 RIE 刻蚀 $\text{SiO}_2$ 芯层

在试验之前, 将淀积完芯层之后的硅片溅射一层 CrNi 掩膜, 厚度约 90nm, 用作掩模版, 刻蚀气体为  $\text{CHF}_3$ 。

通过试验发现刻蚀速率约 30—50nm/min 为较佳选择, 虽然刻蚀速率不是太快, 但各向异性和刻蚀

质量很好, 刻蚀深宽比大于 10. 图 6 为刻蚀的 SEM 照片.

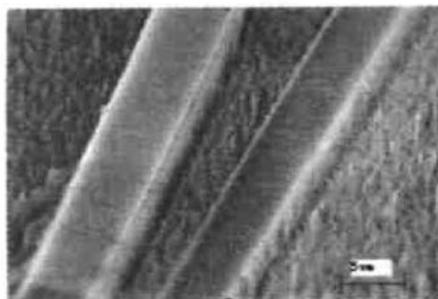


图 6 RIE 刻蚀的耦合波导芯层的 SEM 照片

FIG. 6 SEM Photograph of Coupling Silica Core Layer Etched by RIE

#### 4.3 SiO<sub>2</sub> 芯层与光纤的耦合

用 RIE 刻蚀出 SiO<sub>2</sub> 芯层窗口, 用 EPW 各向异性腐蚀液在硅基上制作出无源光纤自对准 V 形槽. 图 7 为自对准 V 形槽的 SEM 照片.

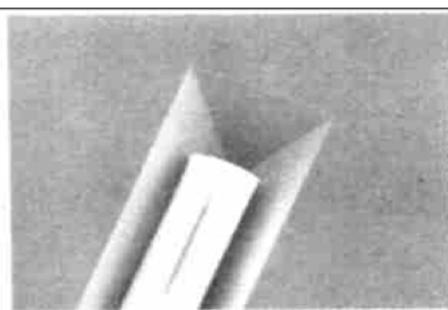


图 7 硅无源光纤自对准 V 形槽

FIG. 7 SEM Photograph of Passive Self-Aligned Fiber and Si-V Groove

#### 4.4 波导的参数测试

测试的参数有厚度、折射率和损耗. 在本研究中使用台阶仪和扫描电镜对膜层厚度进行测试, 用椭圆偏振仪对折射率进行测试. 在波导材料没有应用于器件的情况下, 对波导的传输损耗  $\alpha$  进行了简单的测量.

测试中要选取芯层为条形的长波导, 切去波导的两端并抛光, 芯层形成一长方形波导, 长度为  $L_1$ . 波导的两端通过调整架与光纤的芯区对准, 进行测试, 测得输出功率  $P_1$ , 然后保持输入功率不变, 截短波导的长度并抛光, 长度为  $L_2$ , 再进行测试, 测得输出功率  $P_2$ , 这样, 使得测量的传输功率成为波导长度的函数.

$$\alpha = \frac{\ln(P_2/P_1)}{L_1 - L_2} \quad (4)$$

测试条件为 DFB LD 激光器, 波长为  $1.551\mu\text{m}$ ; 芯径  $9\mu\text{m}$  的单模光纤, 截面为  $8\mu\text{m} \times 6\mu\text{m}$  的芯层长条形波导. 为了使光纤和波导的耦合损耗较低, 它们之间加上折射率匹配液, 初步结果如表 1 所示.

表 1 波导传输损耗的测试数据

Table 1 Test Data of Propagation Loss for Silica

Waveguides

$P_{\text{in}}/\mu\text{W}$	$P_{\text{out}}/\mu\text{W}$		$\alpha/(dB \cdot cm^{-1})$	$\bar{\alpha}/(dB \cdot cm^{-1})$
	$P_1(L_1=3\text{mm})$	$P_2(L_2=2\text{mm})$		
10. 65	2. 19	2. 06	- 0. 59	- 0. 587
95. 10	19. 10	18. 00	- 0. 59	
244. 00	49. 10	46. 30	- 0. 58	

考虑到测试中引入的系统误差和对准误差, 测试结果应小于  $0.59\text{dB/cm}$ .

## 5 结语

利用 FHD 和 RIE 技术在硅基上成功地制作了 SiO<sub>2</sub> 光波导, 厚度和折射率比满足了导模传输的要求, 并具有插损低的优点. 硅基 SiO<sub>2</sub> 波导对于形成 PIC 具有成本低、技术条件成熟、易集成、高可靠的优点, 在高速大容量光通信中具有巨大的应用市场.

致谢 感谢我所微电子机械专业部所有为此研究提供帮助和支持的同事, 感谢光电子专业部的秦志强同志为此研究进行的测试工作.

## 参考文献

- [1] S. Valette, J. P. Jadot, P. Gidon, S. Renard, A. Fournier, A. M. Grouillet, H. Denis, P. Philippe and E. Desgranges, Si Base Integrated Optics Technology, Solid State Technol., 1989, **32**(2): 69—75.
- [2] Y. P. Li and C. H. Henry, Silica-Based Optical Integrated Circuits, IEE Proc. J. Optoelectron., 1998, **143**(5): 263—280.
- [3] R. Klein and A. Neyer, Silicon Micromachining for Micro-Replication Technologies, Electron. Lett., 1994, **30**(20): 1672—1673.
- [4] S. E. Miller, Integrated Optics: an Introduction, Bell Syst. Tech. J., 1969, **48**(7): 2059—2069.
- [5] R. Kashyap, G. D. Maxwell and G. Barbarossa, Second Harmonic Generation in GeO<sub>2</sub> Doped Silica Ridge Waveguides,

- Proc. First Int. Ceramic Science and Technology Congress, Anaheim, CA, October 1989.
- [ 6 ] G. Barbarossa and P. J. R. Laybourn, Vertically Integrated High-Silica Channel Waveguides on Si, Electron. Lett., 1992, **28**( 5) : 437—438.
- [ 7 ] Theodor Tamir, Integrated Optics: Theory and Technology, Springer-Verlag, 1984.
- [ 8 ] M. Kawachi, Silica Waveguides on Silicon and Their Application to Integrated-Optic Components, Opt. Quantum Electron., 1990, **22**: 391—416.

## Silica-on-Silicon Optical Waveguides<sup>\*</sup>

XU Yong-qing, LIANG Chun-guang, YANG Yong-jun and ZHAO Tong

(Electronic 13th Institute, Ministry of Information Industry, Shijiazhuang 050051, China)

**Abstract:** The thickness of  $\text{SiO}_2$  film on silicon substrate obtained by Flame Hydrolysis Deposition (FHD) is over  $20\mu\text{m}$ . The refractive index of  $\text{SiO}_2$  core layer doped germanium is bigger than that of other layers, and the refractive index ratio less than 1% and controllable. The core layer is etched by reactive ion etching. The etching depth is  $6\mu\text{m}$ , and the aspect ratio is over 10. Waveguides loss is less than  $0.6\text{dB/cm}$  ( $\lambda=1.55\mu\text{m}$ ). The waveguides loss mechanism is analysed. In addition, the V grooves for fiber-to-waveguide coupling with MEMS technology are fabricated on silicon substrates.

**Key words:** silica; optical waveguides; FHD; MEMS

**EEACC:** 4130; 4125

**Article ID:** 0253-4177(2001)12-1546-05

\* Project Supported by State Key Laboratory on Integrated Optoelectronics.

XU Yong-qing male, engineer. He is engaged in the research and development on MEMS sensor and optic MEMS.

LIANG Chun-guang male, academician of the Chinese Academy of Engineering. He is engaged in the research on optoelectronics, microwave and millimeter-wave device, and MEMS.