

# 薄膜 SOI RESURF 结构击穿电压分析

李文宏 罗晋生

(西安交通大学微电子学研究所 西安 710049)

**摘要** 提出了基于二维 Poisson 方程的薄膜 SOI 降低表面电场(RESURF 结构)解析物理模型。并在该模型基础上,给出了一种分析薄膜 SOI RESURF 结构击穿电压的方法。利用这一方法计算了漂移区长度较长的薄膜 SOI RESURF 结构击穿电压与漂移区掺杂浓度的关系,并定量分析了场  $\text{SiO}_2$  界面电荷密度对击穿电压和漂移区临界掺杂浓度的影响。首次提出了临界场  $\text{SiO}_2$  界面电荷密度的概念,并研究了其与漂移区掺杂浓度的关系,而且计算结果与 MEDICI 模拟结果符合得很好。这些为漂移区长度较长的薄膜 SOI RESURF 结构击穿电压的优化设计提供了理论依据。

关键词: SOI, RESURF, 击穿电压

EEACC: 2560B, 2560H

文章编号: 0253-4177(2000)02-0161-08

## Breakdown Voltage Analysis for Thin Film SOI RESURF Structure

LI Wen-hong and LUO Jin-sheng

(Microelectronics Institute, Xi'an Jiaotong University, Xi'an 710049, China)

Received 2 September 1998

**Abstract** Based on 2D Poisson equation, an analytical model is given. Meanwhile on the basis of the model, a novel approach for the breakdown voltage analysis of thin film SOI RESURF structure is proposed. Using this method, the relation between the breakdown voltage of thin film SOI RESURF structure with the longer drift region and the doping density of the drift region is calculated, and the influence of the field  $\text{SiO}_2$  interface charge density on the breakdown voltage and the critical doping density of the drift region is analyzed. The concept of the critical field  $\text{SiO}_2$  interface charge density is firstly presented, and the influence of the doping density of the drift region on it is modeled. The analytical results agree with the simulation of MEDICI well. The method is the base of the optimum design for the breakdown voltage of thin film SOI RESURF structure with the longer drift region.

李文宏 男, 1967 年出生, 博士研究生, 目前主要从事 SOI 功率 IC 的研究。

1998-09-02 收到

**Key Words:** SOI, RESURF, Breakdown Voltage

**EEACC:** 2560B, 2560H

**Article ID:** 0253-4177(2000)02-0161-08

## 1 引言

近来,SOI 智能功率 IC 的研究非常活跃,SOI 技术以其理想的介质隔离(DI)性能,相对简单的介质隔离工艺等优点,使智能功率 IC 中的低压电路与高压器件之间可以实现几乎理想的电隔离,与结隔离(JI)智能功率 IC 相比,具有更好的隔离性能<sup>[1,2]</sup>. 在 SOI 智能功率 IC 研究中,SOI 高压器件的设计和优化是主要课题之一. 使用 SOI 技术实现高压器件,一是厚膜 SOI 技术,另一是采用相对很薄的 SOI 层,即薄膜 SOI 技术. 对于前者,由于 SOI 层相对较厚,使得应用 LOCOS(局域氧化)工艺或干法刻蚀沟槽工艺均不易实现介质隔离,所以应用薄膜 SOI 技术实现高耐压结构的研究得到了广泛关注,并提出了多种高耐压结构,其中薄膜 SOI RESURF(降低表面电场)结构具有工艺简单、耐压效果好等优点,最为成功<sup>[2~4]</sup>. 根据漂移区长度,可将薄膜 SOI RESURF 结构分为两类,一类是用于 SOI 低压器件的结构,其漂移区很短;另一类的漂移区长度较大,适用于 SOI 高压器件,而在 SOI 智能功率 IC 中实际应用的主要还是后者,即漂移区较长的薄膜 SOI RESURF 结构. 薄膜 SOI RESURF 结构研究中,主要使用 PISCES、MEDICI 等通用二维器件模拟软件进行数值计算,虽然具有很好的精度,但数值计算的物理意义不够明确,且计算时间较长;现有的解析模型,主要是针对击穿电压分析,未给出电势和电场分布的解析方程,而且均没有计及场 SiO<sub>2</sub> 界面电荷的影响<sup>[5,6]</sup>.

本文给出了一种基于二维 Poisson 方程的新的薄膜 SOI RESURF 结构解析物理模型,并以该模型为基础提出了一种定量分析薄膜 SOI RESURF 结构击穿电压的新方法. 主要分析计算了用于 SOI 高压器件的漂移区较长的薄膜 SOI RESURF 结构击穿电压与漂移区掺杂浓度的关系,以及场 SiO<sub>2</sub> 界面电荷密度的影响. 而且计算结果与 MEDICI 模拟结果符合得很好. 这些为漂移区较长的薄膜 SOI RESURF 结构击穿电压的优化设计提供了理论依据.

## 2 解析物理模型

图 1 是薄膜 SOI RESURF 结构剖面示意图,其中  $t_{\text{soi}}$  是 SOI 层厚度,  $t_{\text{box}}$  是埋层 SiO<sub>2</sub> 厚度,  $N_b$  是漂移区掺杂浓度,  $L$  是漂移区长度,  $N_{\text{fox}}$  是场 SiO<sub>2</sub> 界面电荷密度. p<sup>+</sup> 区和 n<sup>+</sup> 区结深均为  $t_{\text{soi}}$ , 坐标系 x 轴沿着场 SiO<sub>2</sub> 界面, y 轴沿着 p<sup>+</sup> n 结界面.

以下认为 SOI 层全耗尽,而且耗尽层近似和突变结近似均成立. 设  $\varphi(x, y)$  是 SOI 层电势,则 Poisson 方程,

$$\frac{\partial^2 \varphi(x, y)}{\partial x^2} + \frac{\partial^2 \varphi(x, y)}{\partial y^2} = -\frac{qN_b}{\epsilon_0 \epsilon_{\text{Si}}} \quad (1)$$

设  $V_r$  是外加电压,即 n<sup>+</sup> 区所加电压,则电势边界条件:

$$\varphi(0, y) = 0 \quad (2)$$

$$\varphi(L, y) = V_r + V_{\text{bi}} \quad (3)$$

又由静电场边值关系得出电场边界条件:

$$\left. \frac{\partial \varphi(x, y)}{\partial y} \right|_{y=0} = -\frac{qN_{\text{fox}}}{\epsilon_0 \epsilon_{\text{Si}}} \quad (4)$$

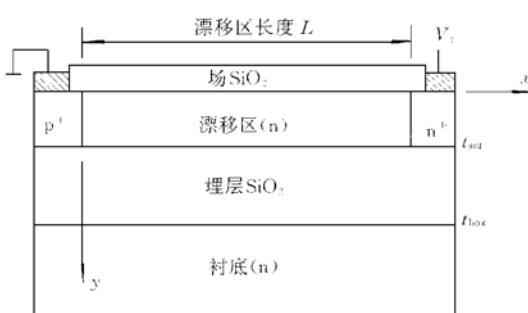


图 1 薄膜 SOI RESURF 结构剖面示意图

FIG. 1 Cross Section of Thin Film SOI  
RESURF Structure

$$\left. \frac{\partial Q(x, y)}{\partial y} \right|_{y=t_{\text{SOI}}} = - \frac{\epsilon_{\text{ox}}}{\epsilon_0 \epsilon_{\text{Si}}} Q(x, t_{\text{SOI}}) \quad (5)$$

其中  $\epsilon_0$  是真空介电常数;  $\epsilon_{\text{Si}}$  是 Si 相对介电常数;  $\epsilon_{\text{ox}}$  是  $\text{SiO}_2$  相对介电常数;  $V_{\text{bi}}$  是  $p^+ n^+$  结自建势;  $q$  是电子电荷量.

应用分离变数法对(1)~(5)式列出的 Poisson 方程及边界条件进行求解, 可得 SOI 层电势:

$$\begin{aligned} Q(x, y) = & \sum_{k=1}^{\infty} \left[ A_{2k-1} \exp \left( \frac{(2k-1)\pi y}{L} \right) + B_{2k-1} \exp \left( - \frac{(2k-1)\pi y}{L} \right) \right] \sin \left( \frac{(2k-1)\pi x}{L} \right) \\ & + \sum_{k=1}^{\infty} A_{2k} \left[ \exp \left( \frac{2k\pi y}{L} \right) + \exp \left( - \frac{2k\pi y}{L} \right) \right] \sin \left( \frac{2k\pi x}{L} \right) \\ & - \frac{qN_b}{2\epsilon_0 \epsilon_{\text{Si}}} x^2 + \left[ \frac{V_r + V_{\text{bi}}}{L} + \frac{qN_b L}{2\epsilon_0 \epsilon_{\text{Si}}} \right] x \end{aligned} \quad (6)$$

SOI 层电场:

$$E_x(x, y) = - \frac{\partial Q(x, y)}{\partial x} \quad (7)$$

$$E_y(x, y) = - \frac{\partial Q(x, y)}{\partial y} \quad (8)$$

其中  $E_x(x, y)$  是 SOI 层中  $x$  方向电场,  $E_y(x, y)$  是 SOI 层中  $y$  方向电场. 而且系数为:

$$A_{2k} = \frac{(V_r + V_{\text{bi}}) \epsilon_{\text{ox}}}{k \pi t_{\text{box}} \epsilon_{\text{Si}}} \quad (9)$$

$$B_{2k-1} = \frac{\left[ \frac{\epsilon_{\text{ox}}}{\epsilon_{\text{Si}} t_{\text{box}}} + \frac{2k\pi}{L} \right] \exp \left( \frac{2k\pi t_{\text{SOI}}}{L} \right) + \left[ \frac{\epsilon_{\text{ox}}}{\epsilon_{\text{Si}} t_{\text{box}}} - \frac{2k\pi}{L} \right] \exp \left( - \frac{2k\pi t_{\text{SOI}}}{L} \right)}{\left[ \frac{4qN_b L^2 \epsilon_{\text{ox}}}{(2k-1)^3 \pi^3 \epsilon_{\text{Si}}^2 \epsilon_0 t_{\text{box}}} - \frac{2(V_r + V_{\text{bi}}) \epsilon_{\text{ox}}}{(2k-1) \pi \epsilon_{\text{Si}} t_{\text{box}}} \right] + \frac{4qN_{\text{fox}} L}{(2k-1)^2 \pi^2 \epsilon_0 \epsilon_{\text{Si}}}} \quad (10)$$

$$A_{2k-1} = B_{2k-1} - \frac{4qN_{\text{fox}} L}{(2k-1)^2 \pi^2 \epsilon_0 \epsilon_{\text{Si}}} \quad (11)$$

对新的解析物理模型(6)~(11)式进行计算分析后可知:

SOI 层中沿  $x$  方向电场有两个峰值, 分别位于  $p^+ n$  结界面和  $n^+ n$  结界面, 峰值大小由薄膜 SOI RESURF 结构参数( $t_{\text{SOI}}, t_{\text{box}}, N_b, L$  和  $N_{\text{fox}}$ )及外加电压  $V_r$  决定, 而在两个峰值之间, 电场很小. 当漂移区掺杂浓度  $N_b$  较小时, 最大电场峰值在  $n^+ n$  结界面, 但随着漂移区掺杂浓度  $N_b$  增大, 最大电场峰值由  $n^+ n$  结界面移至  $p^+ n$  结界面. 实际上这说明击穿可能出现在  $p^+ n$  结界面和  $n^+ n$  结界面, 当漂移区掺杂浓度  $N_b$  较小时, 击穿出现在  $n^+ n$  结界面, 但随着漂移区掺杂浓度  $N_b$  增大, 击穿由  $n^+ n$  结界面移至  $p^+ n$  结界面.

在 SOI 层中沿  $x$  方向电势呈“阶梯”分布, 即在漂移区中的一定区域内电势只是  $y$  的函数, 与  $x$  无关, 而且漂移区掺杂浓度  $N_b$  越大, “阶梯”越高. 实际上 SOI 层表面(即  $y=0$ )的“阶梯”就是使 SOI 层全耗尽所需的最小外加电压. 显然, 漂移区掺杂浓度  $N_b$  越大, 使 SOI 层全耗尽所需的最小外加电压也越大. 但当漂移区长度  $L$  很小时, 电势分布就不再有明显的“阶梯”了. 不过实际中用于 SOI 高压器件的漂移区长度  $L$  一般都大于这一数值. 图 2(a)是不考虑场  $\text{SiO}_2$  界面电荷影响时的 SOI 层表面电势分布同漂移区掺杂浓度的关系, 以及 MEDICI 模拟的结果.

场  $\text{SiO}_2$  界面电荷对 SOI 层的电势和电场分布均有很大影响. 对于电势分布, 场  $\text{SiO}_2$  界面电荷使得电势“阶梯”增高, 这也就是增大了使 SOI 层全耗尽所需的最小外加电压, 实际上相当于增大了漂移区掺杂浓度  $N_b$ , 图 2(b)是考虑了场  $\text{SiO}_2$  界面电荷影响时的 SOI 层表面电势分布同漂移区掺杂浓度的关系, 以及 MEDICI 模拟的结果; 对于电场分布, 场  $\text{SiO}_2$  界面电荷使得  $n^+ n$  结界面电场峰值减小,  $p^+ n$  结界面电场峰

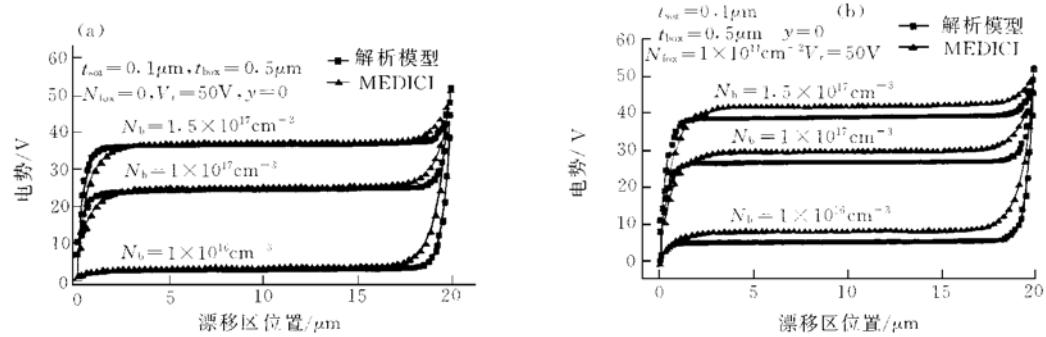


图 2(a) 场  $\text{SiO}_2$  界面电荷为 0 时 SOI 层表面电势分布以及同  $N_b$  的关系

FIG. 2(a) Surface Potential Versus  $N_b$  at Zero Interface Charge

图 2(b) 考虑了场  $\text{SiO}_2$  界面电荷影响时 SOI 层表面电势分布以及同  $N_b$  的关系

FIG. 2(b) Surface Potential Versus  $N_b$  with Interface Charge

值增大, 所以场  $\text{SiO}_2$  界面电荷很大时会使最大电场峰值由  $n^+ n$  结界面移至  $p^+ n$  结界面, 其效果也相当于增大了漂移区掺杂浓度  $N_b$ , 实际上这也说明场  $\text{SiO}_2$  界面电荷使  $n^+ n$  结界面击穿电压增大,  $p^+ n$  结界面击穿电压减小, 同时场  $\text{SiO}_2$  界面电荷也增大了两个电场峰值之间的电场.

由于漂移区长度  $L$  较大时, 在漂移区中的一定区域内电势只是  $y$  的函数, 与  $x$  无关, 所以此区域只需求解一维 Poisson 方程. 简单求解后可得:

$$V_d = q \left[ \frac{t_{\text{box}}}{\epsilon_0 \epsilon_{\text{ox}}} + \frac{t_{\text{soi}}}{\epsilon_0 \epsilon_{\text{si}}} \right] N_{\text{fox}} + q t_{\text{soi}} \left[ \frac{t_{\text{box}}}{\epsilon_0 \epsilon_{\text{ox}}} + \frac{t_{\text{soi}}}{2 \epsilon_0 \epsilon_{\text{si}}} \right] N_b \quad (12)$$

式中  $V_d$  是使 SOI 层全耗尽所需的最小外加电压. 由(12)式也可明显看出场  $\text{SiO}_2$  界面电荷密度  $N_{\text{fox}}$  的作用相当于增大了漂移区掺杂浓度  $N_b$ .

### 3 击穿电压分析

在此研究薄膜 SOI RESURF 结构击穿电压时, 认为击穿出现在 SOI 层, 而不是在埋层  $\text{SiO}_2$  中. 对于 SOI 高压器件, 如高压 SOI 功率 MOSFET, 采用的是漂移区长度较大的薄膜 SOI RESURF 结构; 而漂移区长度很小( $< 5\mu\text{m}$ )的薄膜 SOI RESURF 结构, 主要用于 SOI 低压器件. 由于实际应用的主要 SOI 高压器件, 所以主要讨论漂移区长度较大的薄膜 SOI RESURF 结构.

#### 3.1 MEDICI 的数值模拟精度

为了验证基于解析物理模型的击穿电压的计算精度, 使用二维器件模拟软件 MEDICI 对薄膜 SOI RESURF 结构进行了模拟<sup>[7]</sup>.

MEDICI 软件具有很好的模拟精度, 这已为大量实验结果所证明. 在此, 为了验证模拟方法的有效性, 应用 MEDICI 对文献中报道的薄膜 SOI 功率 MOSFET 的击穿电压进行了模拟, 并与文献给出的实验结果进行了比较. 文献[5]中薄膜 SOI 功率 MOSFET 击穿电压的实验值是 145V, MEDICI 的模拟结果是 138V, 文献[8]中薄膜 SOI 功率 MOSFET 击穿电压的实验值是 34V, MEDICI 的模拟结果是 31.8V, MEDICI 模拟时, 击穿的判据均是电离积分等于 1.

由此可见, MEDICI 的模拟具有很好的精度且模拟方法是有效的, 可以用来验证击穿电压的计算精度.

#### 3.2 漂移区较长时击穿电压的计算

由上面的计算分析可以看到, 漂移区较长的薄膜 SOI RESURF 结构沿  $x$  方向的电势和电场分布与单

个场环(FR)终端结构的表面电势和电场分布很类似。对于单个FR终端结构, 表面电场也有两个峰值, 分别在主结和环结, 环间距较小时, 最大电场峰值在环结, 随着环间距的增加, 最大电场峰值由环结移至主结; 表面电势也呈“阶梯”分布, 且环间距越大, “阶梯”越高。即单个FR终端结构的表面电势和电场分布是随环间距变化, 而漂移区较长的薄膜SOI RESURF结构则随漂移区掺杂浓度变化。另外, 场SiO<sub>2</sub>界面电荷对两者的影响也是类同的。由于单个FR终端结构的研究已很成熟, 所以这种类比对于理解薄膜SOI RESURF结构的物理实质是很有益的。

在对新的解析物理模型进行计算分析的基础上, 在此给出一种计算分析漂移区较长的薄膜SOI RESURF结构击穿电压的新方法。

(1) 漂移区掺杂浓度N<sub>b</sub>和场SiO<sub>2</sub>界面电荷密度N<sub>fox</sub>均不足够大时,n<sup>+</sup>n结界面电场峰值大于p<sup>+</sup>n结界面电场峰值, 即最大电场峰值在n<sup>+</sup>n结界面, 击穿也出现在n<sup>+</sup>n结界面。此时薄膜SOI RESURF结构击穿电压BV为:

$$BV = BV_{n^+ n} + V_{fox} + V_d \quad (13)$$

其中 BV<sub>n<sup>+</sup>n</sub> 是 N<sub>b</sub> 很小且 N<sub>fox</sub> 等于零时 n<sup>+</sup>n 结击穿电压, V<sub>fox</sub> 是 N<sub>fox</sub> 对 n<sup>+</sup>n 结击穿电压的影响, 而且 BV<sub>n<sup>+</sup>n</sub> 和 V<sub>fox</sub> 分别由(14)和(15)式决定:

$$\int 1.8 \times 10^{-35} E_x(x, t_{SOI}) dx = 1 \quad (14)$$

$$V_{fox} = q \left[ \frac{t_{box}}{\epsilon_0 \epsilon_{ox}} + \frac{t_{SOI}}{\epsilon_0 \epsilon_{Si}} \right] N_{fox} \quad (15)$$

其中 E<sub>x</sub>(x, t<sub>SOI</sub>) 是沿着SOI层与埋层SiO<sub>2</sub>界面的SOI层x方向电场, 由(7)式决定。

显然击穿电压BV随漂移区掺杂浓度N<sub>b</sub>或场SiO<sub>2</sub>界面电荷密度N<sub>fox</sub>线性增大。

(2) 漂移区掺杂浓度N<sub>b</sub>或场SiO<sub>2</sub>界面电荷密度N<sub>fox</sub>很大时,p<sup>+</sup>n结界面电场峰值大于n<sup>+</sup>n结界面电场峰值, 即最大电场峰值在p<sup>+</sup>n结界面, 击穿也出现在p<sup>+</sup>n结界面。这时薄膜SOI RESURF结构击穿电压BV为:

$$BV = BV_{n^+ n} - V_{fox} \quad (16)$$

(3) 漂移区掺杂浓度N<sub>b</sub>或场SiO<sub>2</sub>界面电荷密度N<sub>fox</sub>一定时,p<sup>+</sup>n结界面电场峰值等于n<sup>+</sup>n结界面电场峰值, 即最大电场峰值同时出现在p<sup>+</sup>n结界面和n<sup>+</sup>n结界面, 击穿也同时发生在p<sup>+</sup>n结界面和n<sup>+</sup>n结界面, 薄膜SOI RESURF结构击穿电压最大。这时,

$$V_d = BV_{n^+ n} - V_{fox} \quad (17)$$

且薄膜SOI RESURF结构击穿电压BV为:

$$BV = 2BV_{n^+ n} \quad (18)$$

满足(17)式的漂移区掺杂浓度N<sub>b</sub>或场SiO<sub>2</sub>界面电荷密度N<sub>fox</sub>称为漂移区临界掺杂浓度N<sub>bc</sub>和临界场SiO<sub>2</sub>界面电荷密度N<sub>foxc</sub>, 其值分别是:

$$N_{bc} = \frac{BV_{n^+ n}}{q t_{SOI} \left[ \frac{t_{box}}{\epsilon_0 \epsilon_{ox}} + \frac{t_{SOI}}{2 \epsilon_0 \epsilon_{Si}} \right]} - 2 \left[ \frac{1}{t_{SOI}} + \frac{\epsilon_{ox}}{2 \epsilon_{Si} t_{box} + \epsilon_{ox} t_{SOI}} \right] N_{fox} \quad (19)$$

$$N_{foxc} = \frac{BV_{n^+ n}}{q t_{SOI} \left[ \frac{t_{box}}{\epsilon_0 \epsilon_{ox}} + \frac{t_{SOI}}{2 \epsilon_0 \epsilon_{Si}} \right]} - \frac{t_{SOI}}{4} \left[ 1 + \frac{\epsilon_{Si} t_{box}}{\epsilon_{Si} t_{box} + \epsilon_{ox} t_{SOI}} \right] N_b \quad (20)$$

可见, 漂移区临界掺杂浓度N<sub>bc</sub>和场SiO<sub>2</sub>界面电荷密度N<sub>fox</sub>, 以及临界场SiO<sub>2</sub>界面电荷密度N<sub>foxc</sub>和漂移区掺杂浓度N<sub>b</sub>, 均呈线性关系。而且(17)式就是薄膜SOI RESURF结构击穿电压优化设计应遵循的原则。

(4) 漂移区掺杂浓度N<sub>b</sub>或场SiO<sub>2</sub>界面电荷密度N<sub>fox</sub>很大时,V<sub>d</sub>大于(BV<sub>n<sup>+</sup>n</sub>-V<sub>fox</sub>), 此时SOI层无法全耗尽, 击穿出现在p<sup>+</sup>n结界面, 击穿电压由电离积分等于1决定, 这已不属于本文讨论的范围。

综上所述, 当漂移区掺杂浓度N<sub>b</sub>小于N<sub>bc</sub>且场SiO<sub>2</sub>界面电荷密度N<sub>fox</sub>小于N<sub>foxc</sub>时, 最大峰值电场在

$n^+$ - $n$  结界面, 击穿电压由(13)式决定; 当漂移区掺杂浓度  $N_b$  等于  $N_{bc}$  或场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  等于  $N_{foxc}$ , 而且最大峰值电场同时出现在  $p^+$ - $n$  结界面和  $n^+$ - $n$  结界面时, 击穿电压最大, 并由(18)式决定; 当漂移区掺杂浓度  $N_b$  等于  $N_{bc}$  或场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  等于  $N_{foxc}$ , 但最大峰值电场在  $p^+$ - $n$  结界面时, 击穿电压由(16)式决定; 当漂移区掺杂浓度  $N_b$  大于  $N_{bc}$  或场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  大于  $N_{foxc}$  时, 最大峰值电场在  $p^+$ - $n$  结界面, 但这时 SOI 层未全耗尽, 击穿电压由电离积分等于 1 决定, 这已不属于本文讨论的范围.

### 3.3 漂移区很短时击穿电压的计算

漂移区长度很小( $< 5\mu\text{m}$ )的薄膜 SOI RESURF 结构, 主要用于低压薄膜 SOI 器件. 此时漂移区沿  $x$  方向电势分布不再有明显的“阶梯”, 击穿电压由电离积分等于 1 决定.

### 3.4 击穿电压的计算结果

(1) 漂移区很短时, 根据上面的分析, 计算了文献[8]中薄膜 SOI 功率 MOSFET 的击穿电压(文献[8]未考虑场  $\text{SiO}_2$  界面电荷密度的影响). 计算得到的击穿电压和实验结果以及 MEDICI 的模拟结果相符. 如图 3 所示.

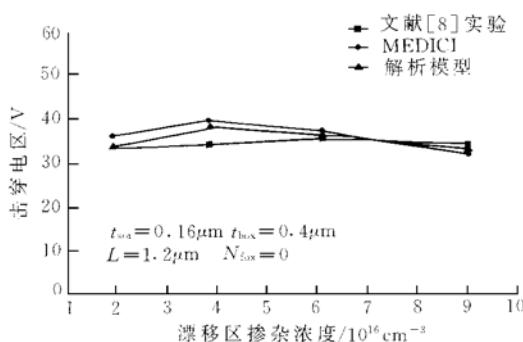


图 3 击穿电压与掺杂浓度的关系( $L = 1.2\mu\text{m}$ )

FIG. 3 Breakdown Voltage Versus Doping Density ( $L = 1.2\mu\text{m}$ )

临界值减小, 该临界值就是漂移区临界掺杂浓度  $N_{bc}$ . 同时可以看到计算结果与 MEDICI 模拟结果符合得很好.

图 5 是击穿电压同场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  的关系, 以及 MEDICI 的模拟结果. 从图中可见, 场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  也有临界值. 界面电荷密度小于该临界值时, 击穿出现在  $n^+$ - $n$  结界面, 而且击穿电压随电荷密度线性增大; 界面电荷密度等于该临界值且击穿同时出现在  $n^+$ - $n$  和  $p^+$ - $n$  结界面时, 击穿电压最大; 界面电荷密度大于该临界值时, 击穿电压突然急剧减小, 击穿由  $n^+$ - $n$  结界面移至  $p^+$ - $n$  结界面; 界面电荷密度大于该临界值时, 击穿电压突然急剧减小, 击穿由  $n^+$ - $n$  结界面移至  $p^+$ - $n$  结界面. 而且漂移区掺杂浓度  $N_b$  增大, 临界值减小, 该临界值就是临界场  $\text{SiO}_2$  界面电荷密度  $N_{foxc}$ . 同时可以看到计算结果与 MEDICI 模拟结果符合得很好.

同时计算了漂移区临界掺杂浓度  $N_{bc}$  和场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  的关系, 临界场  $\text{SiO}_2$  界面电荷密度  $N_{foxc}$  和漂移区掺杂浓度  $N_b$  的关系, 分别如图 6(a) 和(b) 所示. 两者均呈线性关系, 斜率只与 SOI 层厚度  $t_{soi}$  和埋层  $\text{SiO}_2$  厚度  $t_{box}$  有关. 而且计算结果与 MEDICI 模拟结果符合得很好.

对于一定的薄膜 SOI 材料, 漂移区较长的薄膜 SOI RESURF 结构击穿电压的优化就是在考虑了场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  影响的基础上, 对漂移区掺杂浓度  $N_b$  的优化设计; 这与单个 FR 终端结构对环间距的优化是一致的. 对于不同的薄膜 SOI 材料, 漂移区临界掺杂浓度  $N_{bc}$  和场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  的关系曲线, 临界场  $\text{SiO}_2$  界面电荷密度  $N_{foxc}$  和漂移区掺杂浓度  $N_b$  的关系曲线, 就是漂移区较长的薄膜 SOI RESURF 结构击穿电压优化设计应遵循的原则.

(2) 漂移区较长时, 应用以上分析结论, 计算了薄膜 SOI RESURF 结构击穿电压同结构参数的关系, 限于篇幅, 在此仅列出击穿电压同漂移区掺杂浓度  $N_b$  和场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  的关系.

图 4 是击穿电压同漂移区掺杂浓度  $N_b$  的关系, 以及 MEDICI 的模拟结果. 从图可见, 漂移区掺杂浓度  $N_b$  有个临界值. 漂移区掺杂浓度小于该临界值时, 击穿出现在  $n^+$ - $n$  结界面, 而且击穿电压随掺杂浓度线性增大; 漂移区掺杂浓度等于该临界值且击穿同时出现在  $n^+$ - $n$  和  $p^+$ - $n$  结界面时, 击穿电压最大; 漂移区掺杂浓度大于该临界值时, 击穿电压突然急剧减小, 击穿由  $n^+$ - $n$  结界面移至  $p^+$ - $n$  结界面. 而且场  $\text{SiO}_2$  界面电荷密度  $N_{fox}$  使该

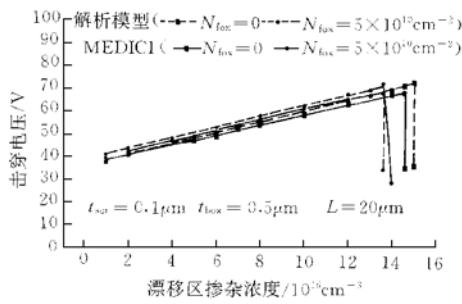
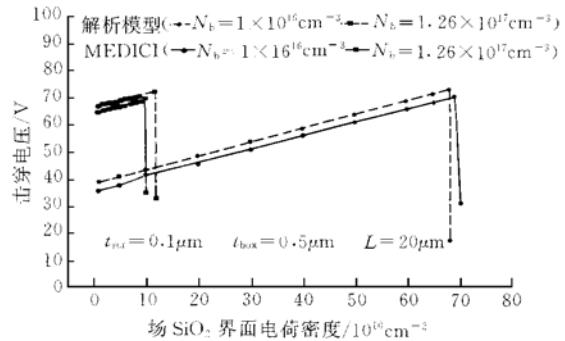
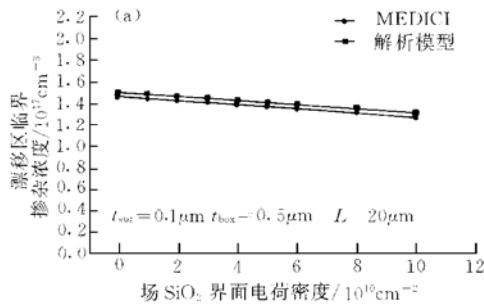
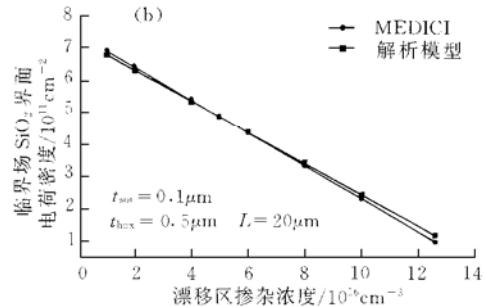


图 4 击穿电压与漂移区掺杂浓度的关系

FIG. 4 Breakdown Voltage Versus Doping Density ( $L = 20 \mu\text{m}$ )图 5 击穿电压与场  $\text{SiO}_2$  界面电荷密度的关系FIG. 5 Breakdown Voltage Versus Interface Charge Density of Field  $\text{SiO}_2$ 图 6(a) 漂移区临界掺杂浓度与场  $\text{SiO}_2$  界面电荷密度的关系FIG. 6(a) Critical Doping Density in Drift Region Versus Interface Charge Density of Field  $\text{SiO}_2$ 图 6(b) 临界场  $\text{SiO}_2$  界面电荷密度与漂移区掺杂浓度的关系FIG. 6(b) Critical Field- $\text{SiO}_2$  Interface Charge Density Versus Doping Density in Drift Region

## 4 结论

本文提出了一种薄膜 SOI RESURF 结构的解析物理模型, 分析了电势和电场分布。并在此基础上, 给出了一种定量分析薄膜 SOI RESURF 结构击穿电压的新方法。主要分析了漂移区较长的薄膜 SOI RESURF 结构, 计算了击穿电压与漂移区掺杂浓度和场  $\text{SiO}_2$  界面电荷密度的关系, 发现两者均有临界值; 首次提出了临界场  $\text{SiO}_2$  界面电荷密度的概念; 而且场  $\text{SiO}_2$  界面电荷密度与漂移区临界掺杂浓度、漂移区掺杂浓度与临界场  $\text{SiO}_2$  界面电荷密度之间均呈线性关系, 并给出了解析表达式, 这也是漂移区较长的薄膜 SOI RESURF 结构击穿电压优化设计应遵循的表达式。计算结果与 MEDICI 模拟结果符合得很好。另外, 还定性分析了漂移区较长的薄膜 SOI RESURF 结构, 并与 FR 终端结进行了比较, 这有助于深入理解漂移区较长的薄膜 SOI RESURF 结构的物理实质。

## 参 考 文 献

- [ 1 ] Jea-Pierre Colinge, *Silicon-on-Insulator Technology: Materials to VLSI*, Kluwer Academic Publishers, 1991.
- [ 2 ] B. Murari, F. Bertotti and G. A. Vignola, *Smart Power ICs: Technologies and Applications*, Springer, 1996, 105~171.
- [ 3 ] Y. S. Huang and B. J. Baliga, *Proc. 3rd Int. Symp. on Power Semiconductor Devices and ICs*, 1991, 27~30.
- [ 4 ] S. Merchant, E. Arnold, H. Baumgart *et al.*, *Proc. 3rd Int. Symp. on Power Semiconductor Devices and ICs*, 1991, 31~35.
- [ 5 ] I. J. Kim, S. Matsumoto, T. Sakai *et al.*, *Solid-State Electron.*, 1996, **39**: 95~100.
- [ 6 ] S. K. Chung, S. Y. Han, J. C. Choi *et al.*, *IEEE Electron Device Lett.*, 1996, **17**: 22~24.
- [ 7 ] TMA MEDICI user's manual, Technology Modeling Associations, Oct., 1997.
- [ 8 ] S. Matsumoto, I. J. Kim, T. Sakai *et al.*, *IEEE Trans. Electron Devices*, 1996, **43**: 746~751.