

CMOS SRAM 单粒子翻转效应的解析分析

贺朝会^{1,2} 李国政² 罗晋生¹ 刘恩科¹

(1 西安交通大学电信学院 西安 710049)

(2 西北核技术研究所 西安 710024)

摘要 分析了影响 CMOS SRAM 单粒子翻转效应的时间因素,指出不能仅根据临界电荷来判断发生单粒子翻转效应与否,必须考虑器件的恢复时间、反馈时间和电荷收集过程.给出了恢复时间和反馈时间的计算方法,提出了器件抗单粒子翻转的加固措施.对电荷收集过程中截止管漏极电位的变化进行了分析,提出了临界电荷新定义,并给出了判断带电粒子入射能否导致器件发生单粒子翻转效应的方法.

关键词: CMOS SRAM, 单粒子翻转, 临界电荷, 恢复时间, 反馈时间

PACC: 7340Q, 6180

文章编号: 0253-4177(2000)02-0174-05

Analysis of Single Event Upset in CMOS SRAMs

HE Chao-hui^{1,2}, LI Guo-zheng², LUO Jin-sheng¹ and LIU En-ke¹

(1 Faculty of Electronics and Information, Xi'an Jiaotong University, Xi'an 710049, China)

(2 Northwest Institute of Nuclear Technology, Xi'an 710024, China)

Received 28 January 1999, revised manuscript received 6 June 1999

Abstract The time factor in Single Event Upset (SEU) in CMOS SRAMs is analyzed. It is not appropriate only according to the critical charge to determine whether a SEU occurs in a SRAM. The recovery time, the feedback time and charge collection process must be considered. The formulas to calculate the recovery time and the feedback time are presented and some methods to harden CMOS SRAMs against SEU are proposed. The drain potential of the off-MOSFET is analyzed during the charge collection. A new definition of the critical charge for CMOS SRAM is suggested. A way to determine whether an ion can induce SEU in SRAM is presented.

Key Words: CMOS SRAMs, Single Event Upset, Criticalcharge, Recovery Time, Feedback Time

PACC: 7340Q, 6180

Article ID: 0253-4177(2000)02-0174-05

贺朝会 男,1966年出生,博士生,目前从事半导体器件的核辐射效应研究.

1999-01-28 收到,1999-06-06 定稿

1 引言

随着半导体技术的飞速发展,用于航天器上的半导体器件的集成度不断提高,器件的特征尺寸越来越小,单粒子效应越来越严重,成为影响航天器可靠性和寿命的主要因素.单粒子翻转效应是指单个高能带电粒子射入半导体器件灵敏区,使器件逻辑状态翻转为相反状态,从而存储的信息出错,导致系统功能紊乱,严重的可以导致灾难性事故.通常判断发生单粒子翻转效应的依据是临界电荷.临界电荷定义为灵敏电极收集到的,可以导致器件逻辑状态翻转的最小电荷^[1].当灵敏电极收集到的电荷大于临界电荷时,认为器件发生单粒子翻转效应.然而对于静态随机存取存储器(SRAM),模拟计算和实验测试表明,有时灵敏电极收集的电荷多,并未导致逻辑状态翻转,收集的电荷少却引起翻转^[2].这与 SRAM 单粒子翻转过程中的时间因素有关.下面从 CMOS SRAM 单粒子翻转机理和电荷收集过程两方面予以解析分析,并讨论临界电荷的定义问题.

2 CMOS SRAM 单粒子翻转机理

CMOS SRAM 存储单元如图 1 所示,它由两个反相器构成双稳态电路.存储状态决定于 T_1 、 T_2 、 T_3 、 T_4 管.当 T_1 、 T_4 管导通, T_2 、 T_3 管截止时, $Q = 0$, $Q^- = 1$, 表示该单元存“0”;当 T_1 、 T_4 管截止, T_2 、 T_3 管导通时, $Q = 1$, $Q^- = 0$, 表示该单元存“1”. T_5 、 T_6 是写入读出控制管,由字线 W 控制.

高能带电粒子射入半导体器件,通过与半导体材料相互作用,很快地损失掉能量.带电粒子所损失的能量,使电子从价带跳到导带上去.于是,在导带中有了电子,在价带中留下空穴,形成电子空穴对,引入非平衡载流子.无电场时,非平衡载流子将发生扩散、复合,最后消失.有电场时,非平衡载流子——电子空穴对将分离,并被电极收集,形成瞬态电流.瞬态电流会使节点电势变化,引起器件逻辑状态翻转.对于 CMOS SRAM,截止管漏区反偏 PN 结空间电荷区构成器件单粒子翻转灵敏区,其电场足以使电子空穴对分离,并被电极收集.

假设某一存储单元的状态为“1”,即 $Q = 1$, $Q^- = 0$, T_1 、 T_4 管截止, T_2 、 T_3 管导通.那么, T_1 、 T_4 管漏区反偏 PN 结空间电荷区就是器件单粒子翻转灵敏区.对于 T_1 管,带电粒子引起的瞬态电流,使漏极电位降低.当漏极电位由高电平降低到低电平,但 T_3 管仍然导通时,存储单元的状态是不稳定的.一方面,电源 V_{dd} 通过 T_3 管对 T_2 管栅电容充电,使 T_1 管漏极电位上升,恢复到初始状态;另一方面, T_1 管漏极电位降低,耦合到 T_2 、 T_4 管的栅极,使 T_2 管截止、 T_4 管导通, T_2 管漏极电位升高,反馈到 T_1 、 T_3 管的栅极,使 T_1 管导通、 T_3 管截止,这时,存储单元状态彻底由“1”变为“0”.因此,在带电粒子入射,使 T_1 管漏极电位降低到低电平后,存在两个过程的竞争.如果恢复过程所需的时间(恢复时间 t_r)小于反馈过程所需的时间(反馈时间 t_f),当带电粒子产生的瞬态电流持续时间小于 $(t_f - t_r)$ 时,带电粒子入射不能导致单粒子翻转效应;当带电粒子产生的瞬态电流持续时间大于 $(t_f - t_r)$ 时,带电粒子可以导致单粒子翻转效应.如果恢复时间 t_r 大于反馈时间 t_f ,带电粒子可以导致单粒子翻转效应.

恢复过程中, T_1 管截止, T_3 管导通.其等效电路如图 2 所示.图中 R_{ch3} 是 T_3 管的导通电阻, C_{g2} 是 T_2 管的栅电容. T_1 管漏电压,也即 T_2 管栅电压, V_1 随时间变化为:

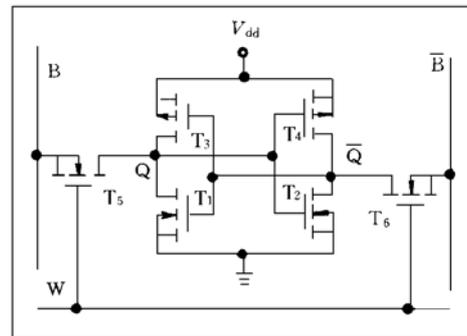
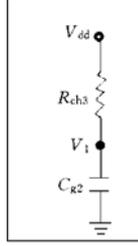


图 1 CMOS SRAM 存储单元

FIG. 1 CMOS SRAM Cell



式中

$$V_1(t) = V_{dd}(1 - e^{-t/\tau_r})$$

$$\tau_r = R_{ch3}C_{g3} \quad R_{ch3} = \frac{1}{2K_{p3}|V_{GS} - V_{TP3}|} \quad C_{g2} = A_{g2} \frac{\epsilon_0 \epsilon_{ox}}{t_{ox2}}$$

$$K_{p3} = \frac{W_{p3}\mu_p C_{ox3}}{2L_{p3}} \quad C_{ox3} = \frac{\epsilon_0 \epsilon_{ox}}{t_{ox3}}$$

$$V_{TP3} = -\frac{Q_{ss}}{C_{ox3}} - \frac{1}{C_{ox3}} [2\epsilon_0 \epsilon_{ox} q N_D (2V_B)]^{1/2} - \frac{2kT}{q} \ln \frac{N_D}{n_i} - V_{ms}$$

图 2 恢复过程等效电路 当 V_1 从低电平升至高电平时, 存储单元恢复初始状态. 恢复时间 $t_r = \tau_r \ln \left[\frac{V_{dd}}{V_{dd} - V_{OH}} \right]$.

Recovery Process

存储单元状态翻转, 要经历 T_1 管漏极低电位耦合到 T_2 、 T_4 管的栅极, 使 T_2 管截止、 T_4 管导通, T_2 管漏极电位升高, 反馈到 T_1 、 T_3 管的栅极, 使 T_1 管导通、 T_3 管截止的反馈过程. 反馈时间为 T_1 、 T_4 管从截止到导通与 T_2 、 T_3 管从导通到截止的状态转换时间之和. T_1 管从截止到导通的转换时间为:

$$t_{on} = \frac{C_{g2}(V_{OH} - V_{dd} + V_{Tn1})}{K_{n1}(V_{dd} - V_{Tn1})^2} + \frac{C_{g2}}{2K_{n1}(V_{dd} - V_{Tn1})} \ln \left[\frac{2(V_{dd} - V_{Tn1}) - V_{OL}}{V_{OL}} \right]$$

式中

$$K_{n1} = \frac{W_{n1}\mu_n C_{ox1}}{2L_{n1}}, \quad C_{ox1} = \frac{\epsilon_0 \epsilon_{ox}}{t_{ox1}}$$

$$V_{Tn1} = -\frac{Q_{ss}}{C_{ox1}} + \frac{1}{C_{ox1}} [2\epsilon_0 \epsilon_{ox} q N_A (2V_B)]^{1/2} + \frac{2kT}{q} \ln \frac{N_A}{n_i} - V_{ms}$$

类似的, T_2 管从导通到截止的转换时间为:

$$t_{off} = \frac{C_{g1}(V_{OH} - V_{dd} + V_{Tn2})}{K_{n2}(V_{dd} - V_{Tn2})^2} + \frac{C_{g1}}{2K_{n2}(V_{dd} - V_{Tn2})} \ln \left[\frac{2(V_{dd} - V_{Tn2}) - V_{OL}}{V_{OL}} \right]$$

反馈时间 $t_t = t_{on} + t_{off}$. 一般情况下, T_1 管和 T_2 管工艺参数相同, 也就是, $C_{g1} = C_{g2} = C_{gn}$, $K_{n1} = K_{n2} = K_n$, $V_{Tn1} = V_{Tn2} = V_{Tn}$, 那么, $t_{on} = t_{off}$. 则:

$$t_t - t_r = C_{gn} \left\{ \frac{2(V_{OH} - V_{dd} + V_{Tn})}{K_n(V_{dd} - V_{Tn})^2} + \frac{\ln \left[\frac{2(V_{dd} - V_{Tn}) - V_{OL}}{V_{OL}} \right]}{K_n(V_{dd} - V_{Tn})} - \frac{\ln \left[\frac{V_{dd}}{V_{dd} - V_{OH}} \right]}{2K_p|V_{GS} - V_{TP}|} \right\}$$

$$= A_{gn} \left\{ \frac{4L_n(V_{OH} - V_{dd} + V_{Tn})}{W_n\mu_n(V_{dd} - V_{Tn})^2} + \frac{2L_n \ln \left[\frac{2(V_{dd} - V_{Tn}) - V_{OL}}{V_{OL}} \right]}{W_n\mu_n(V_{dd} - V_{Tn})} - \frac{L_p t_{oxp} \ln \left[\frac{V_{dd}}{V_{dd} - V_{OH}} \right]}{W_p\mu_p t_{oxp}|V_{GS} - V_{TP}|} \right\}$$

根据前面分析, $(t_t - t_r)$ 越大, 器件逻辑状态越不容易翻转. 那么, 增大 N 管栅面积 A_{gn} 、阈值电压 V_{Tn} 、栅氧化层厚度 t_{oxn} 、沟道长宽比 L_n/W_n 和减小 P 管沟道长宽比 L_p/W_p 及栅氧化层厚度 t_{oxp} , 有利于提高器件抗单粒子翻转的水平.

以往采取在 T_1 管漏极与 T_2 管栅极、 T_2 管漏极与 T_1 管栅极之间加两个去耦电阻的加固措施, 正是由于增大了 $(t_t - t_r)$, 才提高了器件抗单粒子翻转的水平.

3 电荷收集过程

电荷收集过程一般包括电子空穴对在耗尽区的漂移、漏斗区的漂移以及扩散过程^[3]. 但是, 对于许多商用器件, 特别是高速器件, 数值模拟表明扩散过程对器件单粒子翻转作用不大^[4]. 对于 CMOS SRAM, 带电粒子射入灵敏区, 截止管漏极与衬底的电势差在很短的时间内 ($< 10ps$) 消失, 漏斗效应将随之消失, 从而漏斗区的漂移对器件单粒子翻转贡献很小^[2]. 为此, 仅分析电子空穴对在耗尽区(空间电荷区)的漂移过

程.

以 T_1 管为例,反偏 PN 结为 N^+P 型. N^+ 区与漏极连接, P 区与衬底相连.图 3 为空间电荷区和电场分布示意图.忽略 N^+ 区的空间电荷区和电场, P 区电场分布为:

$$E(x) = \frac{qN_A}{\epsilon_0\epsilon_{Si}}(x_p - x)$$

式中 $x_p = \left[\frac{2\epsilon_0\epsilon_{Si}}{qN_A}(V_d + V_{dd}) \right]^{1/2}$. 设带电粒子在 x 处产生的电子经过 t 时间被漏极接收,则:

$$\int \mu_n E(x) dt = - \int dx$$

$$t = \frac{\epsilon_0\epsilon_{Si}}{qN_A\mu_n} \ln \left[\frac{x_p}{x_p - x} \right]$$

产生的漏极电流为:

$$I(t) = \frac{\Delta Q(t)}{\Delta t} = \frac{q\Delta E}{3.6\Delta x} \times \frac{\Delta x}{\Delta t} = \frac{LET}{3.6} q\mu_n E(x) = \frac{LET}{3.6} \times \frac{q^2\mu_n N_A}{\epsilon_0\epsilon_{Si}} x_p \exp \left[- \frac{q\mu_n N_A}{\epsilon_0\epsilon_{Si}} t \right]$$

式中 ΔE 为带电粒子在 Δx 路程上沉积的能量;LET 为带电粒子的线性能量传输值,即 $LET = \Delta E/\Delta x$. 不同粒子有不同的 LET 值;同种粒子,能量不同,LET 值也不同.

考虑收集电流后的等效电路如图 4 所示,则:

$$C_{g2} = \frac{dV_1(t)}{dt} + I(t) = \frac{V_{dd} - V_1(t)}{R_{ch3}}$$

当 $t = 0$ 时, $V_1(t) = V_{dd}$, 求解可得:

$$V_1(t) = V_{dd} - K(e^{-t/\tau} - e^{-t/\tau_r})$$

式中 $K = \frac{I_0 R_{ch3} \tau}{\tau - \tau_r}$, $I_0 = \frac{LET}{3.6} \times \frac{q^2\mu_n N_A}{\epsilon_0\epsilon_{Si}} x_p$, $\tau = \frac{\epsilon_0\epsilon_{Si}}{q\mu_n N_A}$. 可见, $V_1(t)$ 先降低,后回升,如图 5 所示,与数值模拟结果一致^[5].

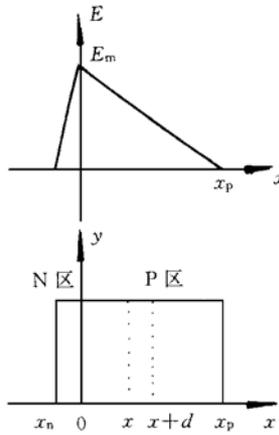


图 3 N^+P 结空间电荷区及电场分布

FIG. 3 N^+P Junction Space Charge Region and Field Distribution

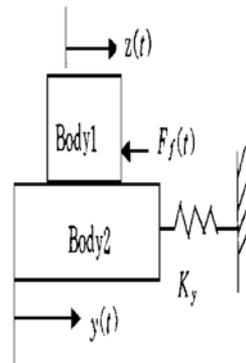


图 4 电流收集等效电路

FIG. 4 Equivalent Circuit in Current Collection Process

令 $\frac{dV_1(t)}{dt} = 0$, 可得:

$$t = t_0 = \frac{\tau\tau_r}{\tau - \tau_r} \ln \left[\frac{\tau}{\tau_r} \right] \text{ 时, } V_1(t) \text{ 取极小值, } V_1(t_0) = V_{dd} - K \left[\left(\frac{\tau}{\tau_r} \right)^{-\frac{\tau_r}{\tau - \tau_r}} - \left(\frac{\tau}{\tau_r} \right)^{-\frac{\tau}{\tau - \tau_r}} \right]$$

若 $V_1(t_0) > V_{ol}$, 则这种 LET 值的粒子入射不能导致器件逻辑状态翻转. 若 $V_1(t_0) < V_{ol}$, 令 $V_1(t) = V_{ol}$, 可

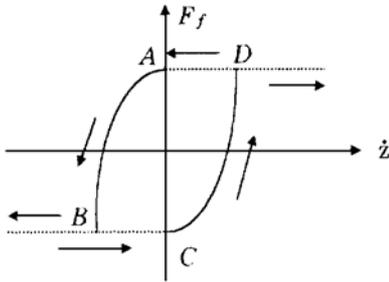


图 5 漏极电压随时间变化示意图
FIG. 5 The Drain Potential of the
Off-MOSFET vs. time

器件逻辑状态翻转的最小电荷不同. 因为不同 LET 值的粒子入射, 产生的电流脉冲形状不同, 则收集到的电荷多少不一. 由此得到的临界电荷必然与收集电流脉冲形状及电荷收集时间有关^[2,3,6]. 由一种 LET 值的入射粒子得到的临界电荷, 用来判断其他 LET 值的粒子, 必然出现收集的电荷多, 并未导致逻辑状态翻转, 而收集的电荷少却引起翻转.

临界电荷与入射粒子的 LET 值有关, 这就失去了其当初定义时的意义. 前面的分析也表明, 临界电荷不能作为判断发生单粒子翻转效应与否的唯一依据. 必须考虑 SRAM 单粒子翻转过程中的时间因素. 可以定义临界电荷为导致器件逻辑状态翻转所必需的最小电荷, 而非逻辑状态翻转时灵敏电极收集到的最小电荷. 这样, 临界电荷与入射粒子无关, 决定于漏极电压和反偏 PN 结电容、栅电容及寄生电容, 是个器件参数. 当灵敏节点收集到的电荷小于临界电荷, 不能导致器件逻辑状态翻转. 大于、等于临界电荷, 才有可能导致器件逻辑状态翻转. 临界电荷是发生单粒子翻转效应的必要条件, 而非充分条件.

5 结论

对于 CMOS SRAM, 临界电荷不能作为判断发生单粒子翻转效应与否的唯一依据, 必须考虑单粒子翻转过程中的时间因素. 器件的恢复时间和反馈时间是决定单粒子翻转的关键参数. 临界电荷可以定义为导致器件逻辑状态翻转所必需的最小电荷, 而非灵敏电极收集到的最小电荷. 它是发生单粒子翻转效应的必要条件, 而非充分条件. 判断发生单粒子翻转效应与否, 首先比较收集电荷与临界电荷的大小; 其次比较器件恢复时间和反馈时间的大小, 并根据电荷收集过程, 分析截止管漏极电位的变化. 如果 $t_f < t_{OH2} - t_{OL1}$, 入射粒子导致器件发生单粒子翻转效应.

得 t_{OL1}, t_{OL2} , 当 $t_{OL1} < t < t_{OL2}$ 时, T_1 管漏极电位为低电平; 令 $V_1(t) = V_{OH}$, 可得 t_{OH1}, t_{OH2} , 当 $t < t_{OH1}$ 和 $t > t_{OH2}$ 时, T_1 管漏极电位为高电平. 若 $V_1(t_0) = V_{OL}$, 则 $t_{OL1} = t_0$. 如果反馈时间 $t_f > t_{OH2} - t_{OL1}$, 不能导致单粒子翻转. 如果 $t_f < t_{OH2} - t_{OL1}$, 导致单粒子翻转.

4 临界电荷

临界电荷定义为灵敏电极收集到的, 可以导致器件逻辑状态翻转的最小电荷. 那么, 根据上面的分析, 临界电荷为

$$Q_{crit} = \int_0^{t_{OL1} + t_f} I(t) dt = q x_p \frac{LET}{3.6} (1 - e^{-(t_{OL1} + t_f)/\tau})$$

它与入射粒子的 LET 值有关. 不同 LET 值的入射粒子, 导致

参 考 文 献

- [1] E. L. Petersen, IEEE Trans. Nucl. Sci., 1996, **43**(6): 2805~ 2813.
- [2] P. E. Dodd and F. W. Sexton, IEEE Trans. Nucl. Sci., 1995, **42**(6): 1764~ 1771.
- [3] E. L. Petersen, J. C. Pickel, J. H. Adams *et al.*, IEEE Trans. Nucl. Sci., 1992, **39**(6): 1577~ 1599.
- [4] P. E. Dodd, M. R. Shaneyfelt and F. W. Sexton, IEEE Trans. Nucl. Sci., 1997, **44**(6): 2256~ 2265.
- [5] Y. Moreau, S. Duzellier and J. Gasiot, IEEE Trans. Nucl. Sci., 1995, **42**(6): 1789~ 1796.
- [6] C. Detcheverry, C. Dachs, E. Lorfèvre *et al.*, IEEE Trans. Nucl. Sci., 1997, **44**(6): 2266~ 2273.