

用于自对准提升硅化物结构的 Co/Si/Ti /Si 及 Co/Si/…Ti/Si 多层薄膜固相反应研究*

屈新萍¹ 茹国平¹ 刘建海² 房 华¹ 徐鸿涛¹ 李炳宗¹

(1 复旦大学电子工程系 上海 200433)

(2 上海先进半导体材料公司 上海 200233)

摘要 为了减小硅化物形成过程中消耗的衬底硅, 提出添加非晶 Si 的新方法, 并探索了 Co/Si/Ti/Si 及 Co/Si($\times 7$)/Ti/Si 多层薄膜固相反应的两种途径。实验采用四探针、XRD、RBS 等多种方法对固相反应过程进行了研究, 对反应形成的 CoSi₂ 薄膜进行了测试分析, 并探索了在 SiO₂/Si 及图形片上的选择腐蚀工艺。结果表明, 当选择合适的 Co : Si 原子比, 恰当的两步退火方式及选择腐蚀溶液, 两种方法都可以形成自对准硅化物结构。研究了这两种固相反应过程, 发现在一定的 Co : Si 原子比范围内, 这两种方法制备的 CoSi₂ 薄膜都有一定的外延特性, 其中第一种途径得到的 CoSi₂ 薄膜具有十分良好的外延特性。

关键词: 固相反应, 硅化物, 自对准, 多层薄膜

PACC: 6855, 8115N; **EEACC:** 0520, 2550F

文章编号: 0253-4177(2000)02-0197-07

Investigation of Co/Si/Ti/Si and Co/Si…/Ti/Si Multilayer Solid Phase Reaction Applied in Self-Aligned Elevated Silicide Structure*

QU Xin-ping¹, RU Guo-ping¹, LIU Jian-hai²,
FANG Hua¹, XU Hong-tao¹ and LI Bing-zong¹

(1 Department of Electronic Engineering, Fudan University, Shanghai 200433, China)

(2 Advanced Semiconductor Manufacturing Corp. of Shanghai, Shanghai 200233, China)

Received 17 August 1998, revised manuscript received 4 December 1998

* 国家自然科学基金 69776005 和上海市应用材料研究和发展基金资助项目 [Project Supported by National Natural Science Foundation of China Under Grant No. 69776005 and by Research and Development Foundation in Applied Materials of Shanghai].

屈新萍 女, 1972 年出生, 博士研究生, 从事微电子薄膜研究。

茹国平 男, 1968 年出生, 理学博士, 讲师, 从事微电子薄膜研究。

李炳宗 男, 1936 年出生, 教授, 博士生导师, 从事微电子专业教学和科研。

1998-08-17 收到, 1998-12-04 定稿

Abstract To reduce the substrate Si consumption during the silicide formation, a method of adding amorphous Si into as-deposited structure was proposed. Two approaches, Co/Si/Ti/Si and Co/Si ($\times 7$) /Ti/Si multilayer solid phase reaction were investigated. The reaction process, the structure of the film and the electrical property were investigated by four point probe, X-ray diffraction (X-Ray), Rutherford backscattering (RBS). The selective etching process both on SiO_2/Si wafer and patterned CMOS wafer were investigated. The results show that when choosing proper Co : Si atomic ratio, annealing procedure and proper selective etching solution, both reactions can form self-aligned structures. The results also show that when Co : Si is less than certain atomic ratio (Co : Si < 1 : 1), the CoSi_2 film obtained by both methods can have epitaxial characteristic and the film obtained by Co/Si/Ti/Si multilayer reaction has better epitaxial quality.

Key Words: Solid Phase Reaction, Silicide, Self-Aligned, Multilayer

PACC: 6855, 8115N; **EEACC:** 0520, 2550F

Article ID: 0253-4177(2000)02-0197-007

1 引言

随着超大规模集成电路(VLSI)器件工艺的不断发展,在源漏区及多晶硅栅上形成自对准硅化物技术(Salicide)已成为关键技术之一^[1].当器件尺寸降到深亚微米阶段后,要求制备界面平整、热稳定性好、电阻低的超浅结硅化物接触。 CoSi_2 是电阻率最低的硅化物之一,有着优良的电学特性和高温热稳定性,并且和Si晶格有匹配较好的立方结构,宜于在Si上异质外延,近年来甚为引人注目。

硅化钴的形成需要消耗衬底一定量的Si,1nm Co将消耗3.6nm的Si而形成3.5nm的 CoSi_2 .因此在形成硅化物时应考虑到源漏结深,避免消耗过多浅结中的Si而导致浅结电学特性破坏.虽然减小淀积金属膜的厚度可以缓解硅化物形成需要消耗Si的矛盾,但当硅化物太薄时,不但其薄层电阻会升高,而且在高温下硅化物会发生团聚现象而影响其热稳定性^[2].为了解决这一问题,人们提出了选择性淀积硅化物、化学气相淀积硅化物、共溅射硅化物等方法^[3~5].Maa等人还提出当Co/Si反应形成 CoSi 后,再淀积Si通过反应进一步形成 CoSi_2 ^[6].这种方法虽然能够降低衬底Si的消耗,但是却不利于形成Salicide结构.本文则提出添加非晶硅而减少衬底Si消耗的新方法.探讨了两种途径,其一为Co/Si…多层膜固相反应,其二是Co/Si/Ti/Si固相反应.实验对这两种途径得到的 CoSi_2 薄膜进行了测试分析,探索了自对准工艺过程,并对两种固相反应过程进行了比较.

2 实验

实验采用电阻率为5~8 $\Omega \cdot \text{cm}$ 的(100)Si单晶片作为衬底.为了进行选择腐蚀实验,一些硅片热氧化生长了500nm的 SiO_2 .硅片经严格化学清洗并在稀释的HF溶液中漂去表面残余氧化物后(SiO_2/Si 不经过此工序),置入Oxford多功能溅射系统.采用离子束溅射方法连续淀积Ti,Si,Co膜.系统本底真空为 $1 \times 10^{-4}\text{Pa}$,采用 Ar^+ 离子束溅射,溅射时典型工作气压为 $5.5 \times 10^{-3}\text{Pa}$.用石英晶体振荡器在线监控薄膜厚度.

对Co/Si多层薄膜反应,在溅射Co/Si多层膜之前先溅射一层10nm Ti层.Ti层可以还原Si表面的自然氧化层,并且近年的许多研究表明Ti层的加入可以控制Co/Si反应过程,从而改善 CoSi_2 的结晶质量^[7~10].Co/Si共7个周期,单层Co的厚度固定为2nm,考虑到转动靶时造成的误差,Co膜的总厚度为15nm.通过改变Si层的厚度来改变Co : Si比.由于淀积时衬底未加温,淀积的Si为非晶.实验设计了三种结构,即Si单层厚度分别为2、4、7nm,其总厚度分别为15、28、49nm,分别代表Co : Si厚度比为1 : 1、1 : 2和1 : 3.5,相应原子比为1 : 0.6、1 : 1.1和1 : 2,本文中以下所指比如不特别说明,均为Co/Si厚度比.

对 Co/Si/Ti/Si 多层薄膜, Co 膜的厚度为 15nm, Ti 的厚度为 3nm, Si 的厚度从 4nm 变化到 15nm. 样品示意图见图 1.

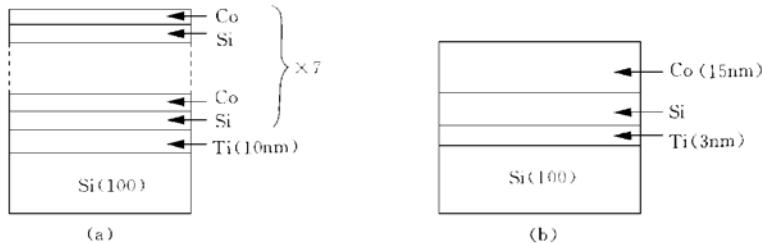


图 1 (a) Co/Si.../Ti/Si 多层结构的示意图, (b) Co/Si/Ti/Si 结构的示意图

FIG. 1 (a) Diagram for Co/Si.../Ti/Si Multilayer Structure

(b) Diagram for Co/Si/Ti/Si Structure

溅射好的样品置于快速热退火系统中, 在高纯氮气保护下经 500~1100℃进行快速热退火(RTA). 退火采用一步或两步方式, 可参考文献[11]. 采用四探针电阻仪测试实验样品的薄层电阻, 用 X 射线衍射方法(XRD), 采用 CuK α 辐射, 研究薄膜的结构及结晶情况, 用卢瑟福背散射(RBS)沟道测量技术测定薄膜的外延质量. 用扫描电子显微镜(SEM)观察在图形片上形成的自对准结构.

3 结果与讨论

3.1 Co/Si($\times 7$)/Ti/Si 固相反应

一般认为 Co/Si 薄膜反应相序为 Co₂Si-CoSi-CoSi₂. Co₂Si 和 CoSi 都是高电阻相, CoSi₂ 是低电阻相, 因此通过薄层电阻变化可以推测薄膜中的主要生成物. 图 2 为 Co : Si= 1 : 1, 1 : 2, 1 : 3.5 多层膜在不同温度下经 1 分钟退火后薄层电阻随退火温度的变化关系. 图中可以看到, Co : Si 厚度比为 1 : 3.5(即原子比为 1 : 2) 的多层薄膜的反应速率最快, 经 650℃退火后薄层电阻已降到最低, 表明 CoSi₂ 已经完全形成; 而 Co : Si 为 1 : 1 的薄膜在较高温度退火后电阻才降低到最低值. 这说明, 随着 Si 厚度的增加, Co/Si 多层薄膜反应速率增加. 溅射多层膜的 Co : Si 原子比越接近与 1 : 2, 越有利于 CoSi₂ 的形成. 从图中同样可以看到, 随着 Si 厚度的增加, 形成的 CoSi₂ 薄膜电阻增高. Co : Si= 1 : 3.5 的样品最低薄层电阻值(4.7Ω/□)比 Co : Si= 1 : 1 样品(3.4Ω/□)高约 40%.

X 射线衍射谱清楚地反映了薄膜中的物相结构.

图 3(a)、(b) 分别为 Co : Si= 1 : 2 及 1 : 3.5 的多层薄膜经 650℃/2min 退火后的 X 射线衍射谱. 图 3 显示, 经 650℃退火后, Co : Si= 1 : 3.5 的薄膜已完全反应生成 CoSi₂, 而 Co : Si= 1 : 2 膜中则是 CoSi₂ 和 CoSi 的混合相. 我们注意到, 图 3(a) 中 Co : Si= 1 : 2 样品经退火后 CoSi₂ 的峰中出现了和衬底方向一致的 CoSi₂(200) 峰, 而图 3(b) 中 CoSi₂ 的峰却没有出现该峰.

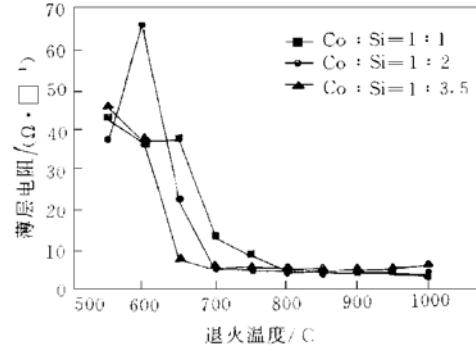
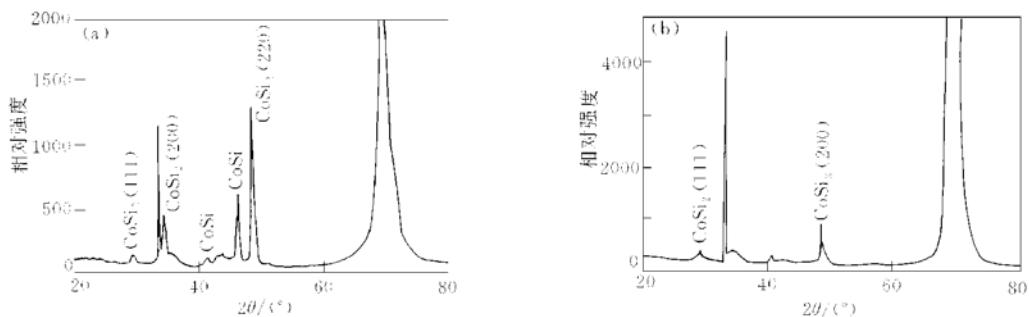


图 2 Co : Si= 1 : 1, 1 : 2, 1 : 3.5 多层膜经 1min 退火后的薄层电阻随退火温度的变化

FIG. 2 Sheet Resistance Versus Annealing Temperature

图 3 $\text{Co} : \text{Si} = 1 : 2$ (a) 及 $\text{Co} : \text{Si} = 1 : 3.5$ (b) 的多层薄膜经 $650^\circ\text{C}/2\text{min}$ 退火后的 X 射线衍射谱FIG. 3 XRD for CoSi Multilayer after $650^\circ\text{C}/2\text{min}$ Annealing

与单纯的 Co/Si 多层薄膜固相反应相比, $\text{Co}/\text{Si}(\times 7)/\text{Ti}/\text{Si}$ 固相反应由于 Ti 层的加入有所变化。一般认为, Ti 层在 $\text{Co}/\text{Ti}/\text{Si}$ 反应中, 会和 $\text{Co}, \text{Si}(0)$ 等形成一薄层扩散阻挡层, 从而控制了 Co, Si 的互扩散。当多层薄膜中 Si : Co 原子比例较小时, 添加的非晶硅不足以使淀积的 Co 全部发生反应, 因此衬底 Si 必然参与反应, 而 Ti 层在退火过程中形成的扩散阻挡层降低了 Co, Si 的互扩散速率, 使得其反应速率相对较低, 此时在界面处形成的 CoSi_2 是沿着衬底 Si 的晶向外延生长的, 因此图 3(a) 中出现了 $\text{CoSi}_2(200)$ 峰。但当 Si : Co 原子比例增大, 越来越多的非晶硅和 Co 直接在 Ti 层以上反应生成 CoSi_2 , 同时也有一部分 Co 通过扩散在衬底界面处和 Si 形成 CoSi_2 。如图 2 显示, Si 的厚度增加, 导致薄膜的反应速率加快。但是由于在衬底界面处和表面都形成了 CoSi_2 , 从而使 Ti 层向外扩散变得困难, RBS 谱也证明了这一点^[12]。 $\text{Co} : \text{Si} = 1 : 1$ 样品中的 Ti 已完全扩散到 CoSi_2 表面, 而 $\text{Co} : \text{Si} = 1 : 3.5$ 样品中的 Ti 经退火后仍然留在 CoSi_2 膜中间, 薄膜中的杂质增多, 使得薄膜的载流子迁移率发生变化, 从而使得薄膜薄层电阻增大。这和图 2 所观察到的现象一致。

为了使多层薄膜能在器件上形成自对准硅化物结构, 要求多层薄膜在 Si 和 SiO_2 上具有不同的反应特性, 从而可以进行选择腐蚀, 在 Si 衬底上保留所需的薄膜, 而在 SiO_2 上能完全去除淀积的薄膜。图 4(a)、(b) 分别为 $\text{Co} : \text{Si} = 1 : 2$ 和 $1 : 3.5$ 多层膜样品在硅衬底上和氧化硅衬底上经 650°C 不同时间退火后薄层电阻的变化。从中可以清楚地看到衬底对多层膜反应的影响。对于 $\text{Co} : \text{Si} = 1 : 2$ 的样品, 在 Si 衬底上的多层结构经 $650^\circ\text{C}/4\text{min}$ 退火薄层电阻就逐渐降到其经高温退火所能达到的最低值, 而在 SiO_2 上的多层膜其

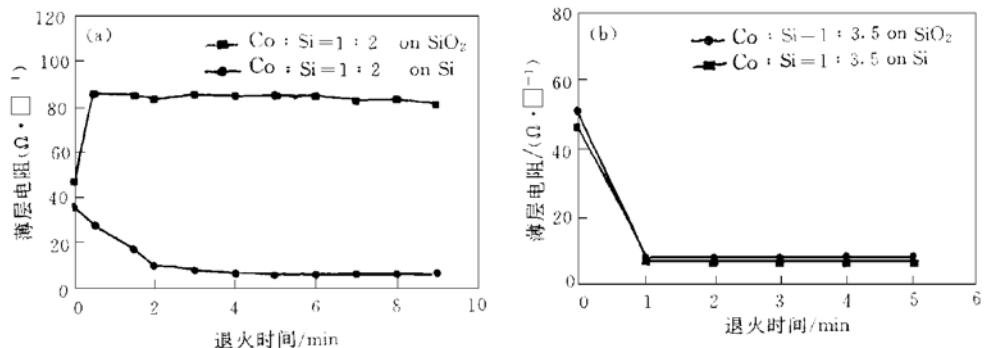
图 4 Co/Si 多层膜样品 (a) $\text{Co} : \text{Si} = 1 : 2$; (b) $\text{Co} : \text{Si} = 1 : 3.5$ 在不同衬底上经 650°C 等温退火后薄层电阻随退火时间的变化

FIG. 4 Sheet Resistance Versus Annealing Time for Co/Si Multilayer

薄层电阻始终处于一高值;对于 $\text{Co} : \text{Si} = 1 : 3.5$ 的样品则显示出不同的特性,即薄层电阻在 Si 和 SiO_2 衬底上表现出了相同的变化规律,在退火 1min 后都降到了最低值。实验对在不同衬底上的多层膜结构经退火后的样品进行了 XRD 测试(文中未给出)。XRD 谱显示,对于 $\text{Co} : \text{Si} = 1 : 2$ 的多层薄膜结构,在 Si 衬底上的薄膜经 $650^\circ\text{C}/2\text{min}$ 退火后已基本形成 CoSi_2 ,而在 SiO_2 上基本上为 Co_2Si 相。而对于 $\text{Co} : \text{Si} = 1 : 3.5$ 结构,XRD 测试表明在两种衬底上都基本上形成为 CoSi_2 相。这就解释了图 3(a)、(b) 中不同衬底上薄膜的薄层电阻的变化规律。

从 XRD 谱和薄层电阻测试,我们已经了解了多层薄膜在不同衬底上的反应特性,因此可以有针对性的对薄膜进行选择腐蚀实验。显然,由于 $\text{Co} : \text{Si} = 1 : 3.5$ 结构在不同衬底上都形成了低阻的且化学稳定性好的 CoSi_2 相,因此不能进行有效的选择腐蚀。本文对 $\text{Co} : \text{Si} = 1 : 1$ 及 $1 : 2$ 多层膜退火后的样品进行了腐蚀试验。表 1 为在不同衬底上 $\text{Co} : \text{Si} = 1 : 2$ 结构经退火后腐蚀试验数据。实验中选取了不同第一步退火温度,时间和不同腐蚀液,包括 $\text{HCl} : \text{H}_2\text{O}_2$, $\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2$ 和 $\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$ 。由表中数据可以发现, $\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$ 能有效地腐蚀 SiO_2 衬底上的硅化物,而不腐蚀 Si 衬底上的硅化物。

以上结果表明,只要选择合适的 $\text{Co} : \text{Si}$ 原子比、退火工艺及选择腐蚀工艺,可以在 Si 和 SiO_2 衬底上形成 Co, Si 不同相的化合物,为最终获得到自对准提升硅化物结构提供了可能。

表 1 $\text{Co} : \text{Si} = 1 : 2$ 多层膜样品选择腐蚀试验数据(x/y : x 为在 Si 上, y 为在 SiO_2 上)

Table 1 Experimental Data for Co/Si Multilayer Films under Selective Etching Test

退火温度 $T/\text{℃}$	退火时间/s	$R_A/(\Omega \cdot \square^{-1})$	$R_B/(\Omega \cdot \square^{-1})$	$R_C/(\Omega \cdot \square^{-1})$	$R_D/(\Omega \cdot \square^{-1})$
600	120	86/87	83/93.7	85/97.3	$85.3/\infty^*$
	180	47.7/101	44.3/104	46/110	$52/\infty^*$
	240	47.8/111.3	47.8/113	48/110	$50.3/\infty^*$
650	30	27.6/104	25.4/103	25.5/103	$27.8/\infty^*$
	90	18.4/100.3	18.9/99.7	20/100.3	$23.7/\infty^*$
	120	16.9/113.6	17.5/122.5	16.7/113	$19.6/\infty^*$
700	30	10.9/88	11/89.4	10.4/90	$12.3/\infty^*$

注 R_A : 低温退火后; R_B : $\text{HCl} : \text{H}_2\text{O}_2$ 腐蚀后; R_C : $\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2$ 腐蚀后; R_D : $\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$ 腐蚀后; ∞^* : 表示超出四探针测试仪量程范围,即 $> 10^8 \Omega/\square$ 。

3.2 Co/Si/Ti/Si 固相反应

利用 Co/Ti/Si 三元固相反应在硅衬底上制备外延 CoSi_2 薄膜是 90 年代初出现的。这种方法制备的 CoSi_2 薄膜有较好的外延质量,并和大规模集成电路工艺相兼容,因此引起人们的很大兴趣^[7~10]。人们在不断研究其工艺过程,提高外延硅化钴质量同时,也发现 Ti 是造成薄膜产生不均匀的原因。Ti 和扩散出来的 Si 及 Co 形成三元化合物,如 $\text{Ti}_2\text{Co}_3\text{Si}$ ^[13] 等,此类化合物在 850°C 左右就会分解,并造成 CoSi_2 层的不均匀。因此如果要获得高质量的外延 CoSi_2 层,应该在能获得外延薄膜的范围内尽量减小 Ti 的厚度。同时为了使该工艺在深亚微米器件中获得应用,必须要降低衬底 Si 的消耗量。我们利用 Co/Si/Ti/Si 多层薄膜固相反应,不仅可以减小 Ti 的加入量,而且降低了 Si 的消耗量,并且获得了质量优良的外延薄膜。对于该项研究结果可参见文献[11]。本文进一步探索了其自对准工艺过程。

RBS 显示用这种方法制备的 CoSi_2 薄膜具有十分良好的外延特性。图 5 是 $\text{Co}(15\text{nm})/\text{Si}(4\text{nm})/\text{Ti}(3\text{nm})/\text{Si}(100)$ 经过两步退火后($750^\circ\text{C}/1\text{min} + \text{S.E.} + 1100^\circ\text{C}/10\text{s}$)腐蚀去表面三元合金层后的随机谱和沟道谱。该谱显示,薄膜具有很陡直的界面,其 Co 信号的最小沟道产额 X_{\min} 为 5.2%,该结果比我们在文献[11]中报道的沟道产额 18% 有较大改善。和文献[11]相比,我们对两步退火工艺进行了改善,第二步退火温度提高,有利于薄膜的外延^[13]。当添加 Si 层的厚度在一定范围内,薄膜都具有十分良好的外延特性,其沟道产额均小于 20%。当 Si 的厚度为 15nm(相当于 Co, Si 厚度比为 1:1)时, X_{\min} 仍可达 35%。

为了研究这种方法和大规模集成电路工艺的相容性,在 $1\mu\text{m}$ MOS 图形片淀积了 $\text{Co}(15\text{nm})/\text{Si}(4\text{nm})/\text{Ti}(3\text{nm})/\text{Si}$ 多层薄膜。图 6(a) 为样品经 $600^\circ\text{C}/10\text{s}$ 第一步退火,然后用 $\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2$ 及 $\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$ 两步腐蚀未完全反应的 Co, Ti, 然后经 $900^\circ\text{C}/10\text{s}$ 退火后的 SEM 照片。图 6(b) 为样品经

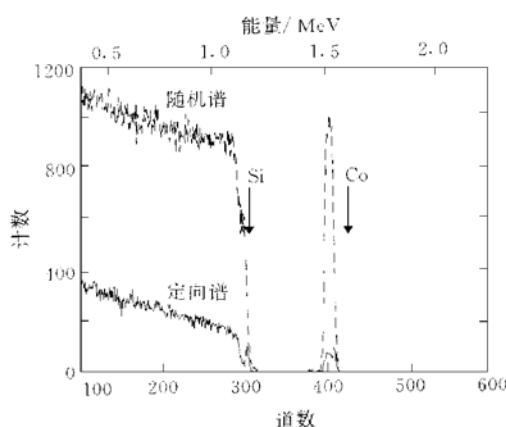


图 5 $\text{Co}(15\text{nm})/\text{Si}(4\text{nm})/\text{Ti}(3\text{nm})/\text{Si}(100)$
经两步退火后腐蚀去表面三元合金层后的
RBS 随机谱和沟道谱

FIG. 5 RBS Spectrum and Channel Spectrum
for Co/Si/Ti/Si Film

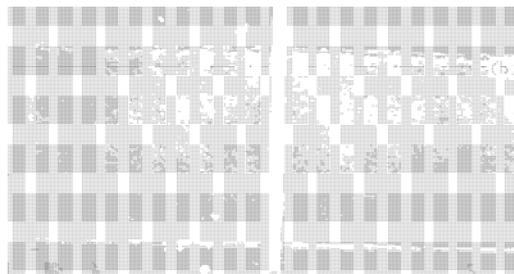


图 6 Co/Si/Ti/Si 多层膜样品经两步退火后的 SEM 照片

FIG. 6 SEM Photography of Co/Si/Ti/Si Multilayer Film after 2-step Annealing

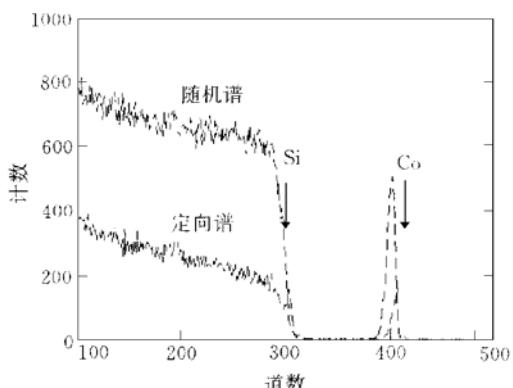


图 7 $\text{Co}(15\text{nm})/\text{Si}(15\text{nm})/\text{Ti}(3\text{nm})/\text{Si}(100)$ 结构
经两步退火后的 RBS 沟道谱和随机谱
两步退火为: $700^\circ\text{C}/1\text{min} + 1100^\circ\text{C}/10\text{s}$.

FIG. 7 RBS Spectrum and Random Spectrum of
Co/Si/Ti/Si after 2-step Annealing

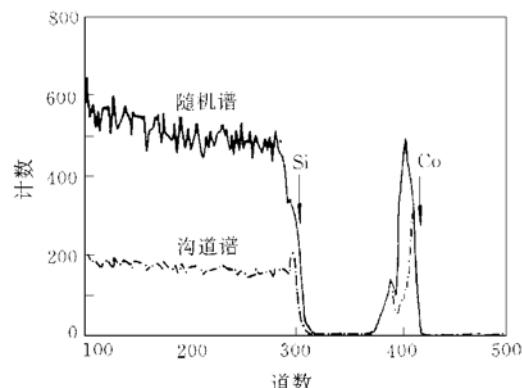


图 8 $\text{Co}(2\text{nm})/\text{Si}(2\text{nm}) \times 7/\text{Ti}(10\text{nm})/\text{Si}(100)$ 经过多步退火后的 RBS 沟道谱和随机谱
最高退火温度为 950°C .

FIG. 8 RBS Spectrum and Random Spectra of
Co/Si $\times 7$ /Ti/Si after Multi-step Annealing

$750^\circ\text{C}/1\text{min}$ 第一步退火, 然后经同样的选择腐蚀和第二步退火. 图 6(a) 显示, 通过合适的两步退火及选择腐蚀工艺, 我们得到了边墙清晰、无横向生长的源、漏区硅化物化接触. 图 6(b) 显示, 当采用过高的温度进行第一步退火时, 由于横向生长将会在边墙上形成无法选择腐蚀的硅化物. 因此, 选择恰当的两步退火和选择腐蚀工艺, $\text{Co}/\text{Si}/\text{Ti}/\text{Si}$ 固相反应极有可能在 VLSI 电路中, 形成自对准提升硅化物化源漏接触.

3.3 $\text{Co}/\text{Si}/\text{Ti}/\text{Si}$ 和 $\text{Co}/\text{Si}/\text{Co}/\text{Si}\cdots/\text{Ti}/\text{Si}$ 固相反应比较

$\text{Co} : \text{Si} = 1 : 1$ 的 $\text{Co}/\text{Si}\cdots/\text{Ti}/\text{Si}$ 多层膜样品经高温退火后作 RBS 沟道谱, 并和 $\text{Co}(15\text{nm})/\text{Si}(15\text{nm})/\text{Ti}(3\text{nm})/\text{Si}(100)$ 形成的 CoSi_2 作比较. 图 7 和图 8 分别为两种样品的 RBS 随机谱和沟道谱. 我们发现, 用 $\text{Co}/\text{Si}/\text{Ti}/\text{Si}$ 多层薄膜固相反应得到的 CoSi_2 具有更好的外延特性, 其沟道产额

为 35%, 而用 Co/Si…Ti/Si 固相反应得到的 CoSi₂ 的沟道产额为 65%.

多层 Co/Si 结构是两面有扩散源的夹心结构^[14], 这使得扩散和反应更容易进行. 因此对于 Co : Si = 1 : 1 的 Co/Si 多层结构, Co 容易在较低温度下和非晶 Si 形成 CoSi, 由于这反应不是在界面进行的, 显然不利于外延的形成. 从工艺角度而言, 两者各有优点, 多层 Co/Si 结构的反应温度比较低, 而 Co/Si/Ti/Si 工艺更为简单可控.

4 结论

本文提出了两种在硅化物形成过程中减少衬底硅消耗的途径, 用 XRD, RBS, 四探针薄层电阻等测试手段研究了薄膜的固相反应过程, 研究了不同比例的 Co/Si…/Ti/Si 的固相反应过程, 并和 Co/Si/Ti/Si 薄膜的固相反应进行了比较. 对于 Co/Si/Ti/Si 固相反应, 当加入的 Si 在一定厚度范围内, 不仅能减少衬底 Si 消耗, 而且能保持薄膜的良好的外延特性和电阻率. 通过选择腐蚀实验表明, 选择合适的退火工艺和选择腐蚀液, 这两种方法都可以在 CMOS 上形成自对准结构. 多层 Co/Si 结构的反应温度较低; 而 Co/Si/Ti/Si 方法形成的 CoSi₂ 薄膜的外延质量比同样 Co : Si 原子比的 Co/Si 多层膜形成的 CoSi₂ 要好, 并且工艺上更为简单可控.

致谢 作者感谢中国科学院上海冶金研究所周祖尧、王惠民老师在 RBS 测试, 复旦大学沈孝良老师在 XRD 测试中给予的帮助.

参 考 文 献

- [1] C. M. Osburn, J. Y. Tsai, J Sun, J. Electron. Mater., 1996, **25**: 1725.
- [2] W. P. Maszara, Appl. Phys. Lett., 1993, **62**: 961.
- [3] A. Bouteville, J. C. Remy, C. Attuyt, J. Electrochem. Soc., 1992, **139**: 2260.
- [4] G. A. West, K. W. Beeson, Appl. Phys. Lett., 1988, **53**: 740.
- [5] S. P. Murarka and S. Vaidya, J. Appl. Phys., 1984, **56**: 3404.
- [6] J. -S. Maa, S. T. Hsu, MRS Symp. Proc., 1996, **402**: 185.
- [7] M. L. A. Dass, D. M. Fraser, C. S. Wei, Appl. Phys. Lett., 1991, **50**: 95.
- [8] P. Liu, B. Z. Li et al., J. Appl. Phys., 1993, **74**: 1700.
- [9] S. L. Hsia, T. Y. Tan et al., J. Appl. Phys., 1992, **70**: 1864.
- [10] R. T. Tung and F. Schrey, MRS Symp. Proc., 1996, **402**: 173.
- [11] 屈新萍, 李炳宗, 茹国平, 等, 半导体学报, 1998, **19**: 641[Qu Xinping, Li Bingzong, Ru Guoping et al., Chinese Journal of Semiconductors, 1998, **19**: 641(in Chinese)].
- [12] 房华, 复旦大学硕士论文, 1996, p53[Fang Hua, Mastership Paper, Fudan University, 1996 (in Chinese)].
- [13] J. Cardenas, S. L. Zhang et al., J. Appl. Phys., 1996, **80**: 762.
- [14] 顾诠, 陈维德, 许振嘉, 半导体学报, 1993, **14**: 612[Gu Quan, Chen Weide and Hsu Chenchia, Chinese Journal of Semiconductors, 1993, **14**: 612(in Chinese)].
- [15] J. Y. Shim, J. S. Kwak, H. K. Baik, Thin Solid Film, 1996, **288**: 309.