

短栅 GaAs MESFET 中电子饱和速度

杨 悅 非 王 涯 源

(中国科学院上海冶金研究所)

1985年3月20日收到

本文根据 $0.3\text{--}1.1\mu\text{m}$ 栅长 GaAs MESFET 直流特性的测试结果, 计算了不同栅长器件中电子饱和速度。实验表明, 短栅 GaAs MESFET 中电子饱和速度随负栅压增加而上升至速度过冲。结合器件结构, 对实验结果作了讨论。

一、引言

Ruch^[1] 应用 Monte Carlo 方法模拟短沟道 FET 中电子输运性质时, 发现离开源端进入沟道的电子, 其平均漂移速度在较短距离内大于稳态时的漂移速度, 即所谓速度过冲效应。以后又有不少作者对此进行理论计算。Laval 等^[2] 用光电导实验观察到电子在亚微米距离内有速度过冲, Shank 等^[3] 用微微秒光脉冲技术对亚微米 GaAs PIN 两极管中非平衡电子速度作了测量, 表明瞬态速度高于稳态速度。但据我们所知, 至今还没有直接的实验结果证明, 在短栅 GaAs MESFET 中有电子速度过冲。

本文利用 FET 直流特性, 计算了亚微米栅 GaAs MESFET 中电子饱和速度, 并讨论了实验结果。

二、实验方法与计算方法

1. 短栅 GaAs MESFET 的制备 在掺 Cr 半绝缘 GaAs 衬底上采用双重能量注入 Si 离子, 注入能量和剂量分别为 50keV , $7 \times 10^{12} \text{ cm}^{-2}$ 和 80keV , $8 \times 10^{12} \text{ cm}^{-2}$ 。用无包封退火法在 H_2 气氛中 800°C 下退火 30 分钟。样品经清洗后, 用 $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ 溶液刻蚀出台面隔离岛。接着光刻出欧姆接触窗口, 带胶蒸发 AuGeNi/Au , 利用剥离工艺得到源漏区的接触, 在 H_2 气氛下 430°C 合金化 1 分钟以形成欧姆接触。光刻栅窗口后, 用上述溶液仔细对栅区腐蚀、挖凹槽, 其深度根据所需的饱和电流而定。利用角度蒸发技术和剥离工艺, 制得栅长 L_g $0.3\text{--}1.1\mu\text{m}$ 和栅宽 W $20\text{--}40\mu\text{m}$ 的 GaAs MESFET。栅金属为 Al, 蒸发前样品用氨水漂洗。

2. 电子饱和速度计算方法 对非均匀浓度分布的沟道, GaAs MESFET 漏饱和电流 I_s 与电子饱和速度 v_s 间有如下关系

$$I_s = qWv_s \int_{h+\alpha}^{\alpha+d} N(y) dy. \quad (1)$$

式(1)中, d 和 α 分别为凹槽深度和有源层厚度, h 为一定栅压下耗尽层厚度, $N(y)$ 为浓

度分布(参见以下图1)。根据 Fukui^[4] 定义的不同栅压下的转折电压 V_k , 得到有效栅压

$$V_{\text{eff}} = V_b - V_{gs} + V_k - I_s R_d. \quad (2)$$

式(2)中 V_b 和 V_{gs} 分别为势垒内建电势和栅源电压, R_d 为漏串联电阻。 V_{eff} 和总夹断电压 W_p 与 $N(y)$ 有如下关系

$$V_{\text{eff}} = \frac{q}{\epsilon \epsilon_0} \int_d^{h+d} y N(y) dy, \quad (3)$$

$$W_p = V_b - V_p = \frac{q}{\epsilon \epsilon_0} \int_d^{a+d} y N(y) dy. \quad (4)$$

其中 V_p 为 FET 的夹断电压, 联立式(1)至(4)可算出 v_s 。

实际计算 v_s 的步骤如下。先由 $C-V$ 法测得 $N(y)$, 由 FET 输出特性曲线测得 I_s 和 V_k 。然后求出 R_d 和 V_p 。有了以上数据, 应用数值积分法联立式(1)–(4)可算得 v_s , 计算中取 V_b 为 0.7V。

在本文实验中, 器件直流参数的电压都用数字电压表测量, 电流由取样电阻上的电压值换算得到。

3. R_s 、 R_d 和 V_p 的确定 由 FET 输出特性的线性区算得不同 V_{gs} 下的源漏电阻 R_{sd} , 由转移特性读得 V_p 的初始值。 R_{sd} 与 V_{gs} 应满足

$$R_{sd} = R_s + R_d + R_0 X. \quad (5)$$

式中, $X = [1 - \sqrt{(V_b - V_{gs})/(V_b - V_p)}]^{-1}$ 。应用 Fukui 试与改方法^[5], 调节 V_p 值使 R_{sd} 与 X 呈直线, 得到截距和斜率, 分别为 $R_s + R_d$ 和沟道电阻 R_0 , 同时 V_p 也相应最终确定。

对 V_{gs} 加正偏置并使漏悬空, 得到小讯号输入电阻 r_{gs} (Chaudhuri 和 Das^[6]) 和端电阻 R_{gse} (Lee 等^[7]), 可表示为

$$r_{gs} = \frac{\partial V_{gs}}{\partial I_{gs}} = R_{gs} + \frac{nKT}{qI_{gs}}, \quad (6)$$

$$R_{gse} = \frac{V_{gs}}{I_{gs}} = R_s + \alpha_D R_0. \quad (7)$$

这里 $R_{gs} = R_s + R_g + \alpha_i R_0$, R_g 为栅电阻, I_{gs} 为栅源正向电流, α_D 和 α_i 是与 R_0 和 I_{gs} 有关的函数, n 是两极管理想因子。同样地, 对 V_{gs} 加正偏置并使源悬空, 可得类似上述的表达式, 只是下标 $s \rightarrow d$ 。在相同 I_{gs} 和 I_{gds} 下, 可得两组 $R_d - R_s$, 即

$$(R_d - R_s)_1 = V_{gds} - V_{gs}, \quad (8)$$

$$(R_d - R_s)_2 = R_{gde} - R_{gse}. \quad (9)$$

取其平均值, 结合 $R_s + R_d$, 可分别得到 R_s 和 R_d 。上述方法不仅不需计算 α_i 和 α_D , 而且可不考虑随电流变化的 n 。

三、实验结果和讨论

图1为 Si^+ 注入的 GaAs 中载流子浓度分布图, 以及 FET 的剖面结构。对本文中的样品, 离子注入深度约 $0.17\mu\text{m}$, FET 凹槽深度 d 约 $0.07\mu\text{m}$, 故沟道有源层厚度 a 为

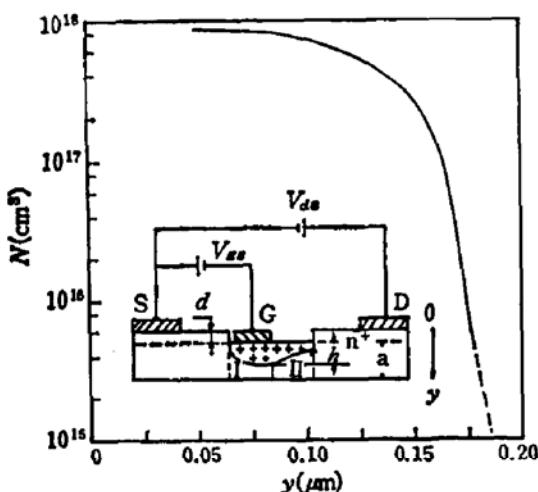


图 1 Si^+ 离子注入 GaAs 中载流子浓度分布和 GaAs MESFET 的剖面结构

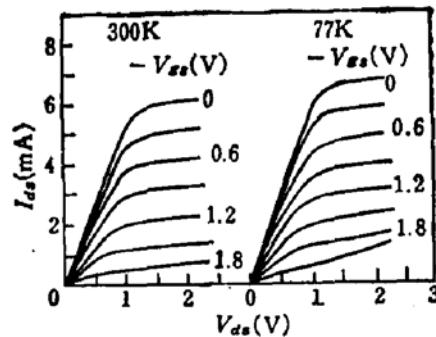


图 2 GaAs MESFET 典型输出特性。
($L_s = 0.3\mu\text{m}$, $w = 20\mu\text{m}$)

$0.1\mu\text{m}$, 有源层的表面和平均载流子浓度^[8] 分别约为 8×10^{17} 和 $4.3 \times 10^{17}\text{cm}^{-3}$ 。图 2 为典型的 GaAs MESFET 输出特性曲线, 器件栅长 $0.3\mu\text{m}$, $W = 20\mu\text{m}$ 。可见, 77K 下器件漏电导增加, 夹断特性退化, V_p 比 300K 时向负方向偏 50%。类似的现象在 0.6 和 $1.1\mu\text{m}$ 器件中也存在。

图 3 为 300K 下不同栅长 GaAs MESFET 的本征跨导 $g_{m0}(R_s = 0)$ 与 V_{gs} 的变化关系。三种器件中, $0.3\mu\text{m}$ 器件有最高的 g_{m0} ; g_{m0} 随 $-V_{gs}$ 增加开始升高、以后减低; 最后, 当 $V_{gs} \rightarrow 0$ 时, 有跨导压缩效应。图中也示出了不同栅长的 V_p 数据, 即使 L_s 降至 $0.3\mu\text{m}$, 也没有观察到 V_p 的增加。

图 4 为 300 和 77K 下不同栅长 GaAs MESFET 中 v_s 随归一化栅压 $\frac{V_b - V_{gs}}{W_p}$ 的变化关系。随负栅偏增加, $L_s = 0.6$ 和 $1.1\mu\text{m}$ 的 FET, v_s 稍有下降, 而 $0.3\mu\text{m}$ 的 FET, v_s 明显地增加直至超过平衡态的值, 然后下降 (界面处 v_s 应降低)。77K 的 v_s 高于 300K 的 v_s 约 10—20%。

经将图 4 结果(300K)改作成 FET 栅长对 v_s 的关系示于图 5, 图中三个归一化栅偏压 $\frac{V_b - V_{gs}}{W_p}$ 分别为 0.2、0.5 和 0.7。为了比较, 图中也画出了 Wang 和 Hsieh^[9] 的理论计算结果(虚线)。可见, 只有当 $\frac{V_b - V_{gs}}{W_p} = 0.7$ 时, 实验的 v_s 与 L_s 关系才有 Wang 和 Hsieh 的变化趋势, 但数值较低。

关于本文的短栅 GaAs MESFET 在 300K 下不显示短沟道效应(图 3 中 V_p 不随 L_s 缩短而升高), 77K 下显示短沟道效应(图 2), 以及因表面耗尽层存在而引起的跨导压缩效应(图 3), 我们将结合其他实验结果在另文中讨论。以下仅就器件中电子饱和速度作一讨论。

Awano 等^[10]在模拟短栅 FET 特性时, 已注意到栅偏压除调制耗尽层厚度外, 还调制其中电子速度。Buot 和 Frey^[11] 的结果指出, 未达电子速度过冲时, 栅压调制电子速度并

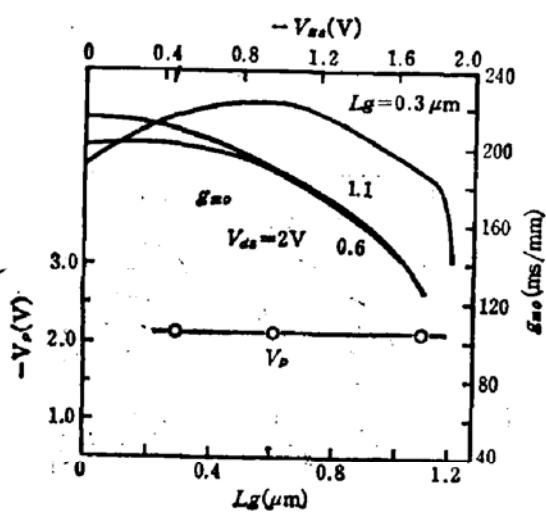


图 3 GaAs MESFET 中本征跨导 g_{mo} ($R_s = 0$) 与 V_{gs} 关系以及 V_{gs} 与 L_g 关系的实验结果
($W = 40 \mu\text{m}$)

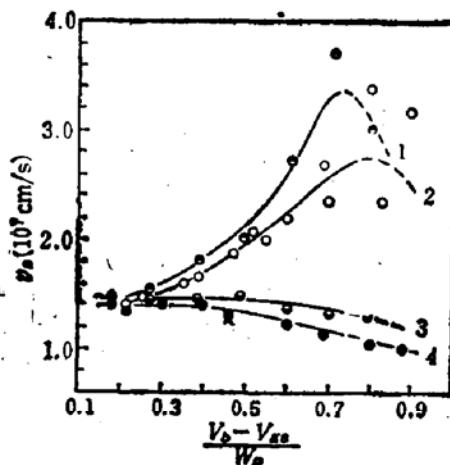


图 4 GaAs MESFET 中计算的 v_s 与归一化栅偏压的关系
 L_g (μm)
1 0.3 77K
2 0.3
3 0.6 } 300K
4 1.1

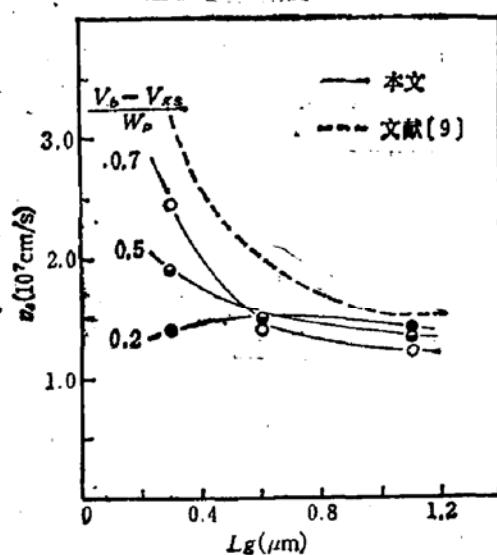


图 5 GaAs MESFET 中 v_s 与 L_g 的关系

不明显，只有出现速度过冲，栅压的调制作用才明显。以上都与图 4 结果相符。改变栅长出现速度过冲的一个显著特点是跨导随栅长缩短而增大。图 3 的结果表明，在较大的负栅压下， $0.3 \mu\text{m}$ 器件的 g_{mo} 远高于 0.6 和 $1.1 \mu\text{m}$ 器件，显示出现了速度过冲。根据计算结果(图 4)， v_s 可增至 $2.4 \times 10^7 \text{ cm/s}$ ，远大于稳态电子速度。以下定性地说明较大负栅压下短栅($0.3 \mu\text{m}$)器件才出现速度过冲的问题。

考虑图 1 的器件结构，凹槽下沟道可分成两区，I 区为栅下沟道，II 区为栅漏间沟道。Hariu^[12] 认为，II 区表面存在表面耗尽层，其行为类似 Schottky 栅但随栅压变化不如

I 区耗尽层那样敏感。对于短栅器件和小栅偏压下, 由于漏偏压和表面耗尽层, II 区的耗尽层厚度大于 I 区, 沟道高场区扩展至漏端, 有效栅长几乎为整个凹槽长度, 短栅作用实际上和长栅相当。增加负栅压, I 区耗尽层比 II 区增加得快, 沟道的高场区向 I 区收缩, 进一步增加负栅压, 高场区进一步缩至其长度接近金属短栅的几何尺寸。沟道中电子渡越这种短的高场区就有可能达到速度过冲。短栅器件的电子速度随负栅压增加而增大至明显超过平衡态的值(图 4), 可用上述定性分析加以解释, 而且只有当 $\frac{V_s - V_g}{W_p} = 0.7$

时, 实验和理论计算的 $v_s - L_s$ 关系才有相似的变化趋势, 但前者数值较小(图 5), 似乎说明高场区长度还未达到短栅的几何尺寸。因此, 讨论电子速度与栅长关系, 要考虑到有效栅长问题(栅长越短越要考虑), 否则并没有意义。

最后, 必须指出, 上述 v_s 的计算只是一个半定量的估计, 因为计算方法基于稳态的一维模型, 而且假设了电中性等条件, 更严格的实验和计算方法有待以后研究。

本文得到本所化合物半导体器件室高速电子器件组的同志在器件制备中不少支持, 特此致谢。

参 考 文 献

- [1] J. G. Ruch, *IEEE Trans.*, ED-19, 652(1972).
- [2] S. Laval, C. Bru, C. Arnodo and R. Castagne, Tech. Dig. Intern. Electron Dev. Meeting, IEEE, 626(1980).
- [3] C. V. Shank, R. L. Fork and B. I. Greene, *Appl. Phys. Lett.*, 38, 104(1981).
- [4] H. Fukui, *Solid-St. Electron.*, 22, 507(1979).
- [5] H. Fukui, *Bell Syst. Tech. J.*, 58, 771(1979).
- [6] S. Chaudhuri and M. B. Das, *IEEE Electron Device Lett.*, EDL-5, 244(1984).
- [7] K. Lee, M. Shur, K. W. Lee, T. Vu, P. Roberts and M. Helix, *IEEE Trans.*, EDL-5, 5(1984).
- [8] M. S. Shur, *IEEE Trans.*, ED-27, 455(1980).
- [9] Y. C. Wang and Y. T. Hsieh, *Int. J. Electron.*, 47, 49(1979).
- [10] Y. Awano, K. Tomizawa and N. Hashizume, *IEEE Trans.*, ED-31, 448(1984).
- [11] F. A. Buot and J. Frey, *Solid-St. Electron.*, 26, 617(1983).
- [12] T. Hariu, *Jpn. J. Appl. Phys.*, 21, L77 (1982)..

Electron Saturation Velocity in Short Gate GaAs MESFET

Yang Yuefei and Wang Weiyuan

(Shanghai Institute of Metallurgy, Academia Sinica)

Abstract

The electron saturation velocity in GaAs MESFET with a gate length of 0.3—1.1 μm is calculated by measured FET DC parameters. It is shown that the electron saturation velocity of short gate GaAs MESFET increases to velocity overshoot with the increase of negative gate bias. Considering the device structure, the experimental results are discussed.