

# P型硅 MOS 结构 $C(t)$ 不稳定性研究\*

马鑫荣 田立林 李志坚  
(清华大学微电子学研究所)

## 提 要

对 P 型硅的  $C(t)$  和  $C(V)$  特性的不稳定性进行了细致的实验研究。给出了一个能满意地定性解释所观察到的各种现象的物理模型。利用硼注入到栅周围的硅中, 可有效地消除上述不稳定性。但实验证明, 此时若要利用 MOS  $C(t)$  特性来决定半导体少子寿命, 必须对样品进行适当的处理。

## 一、引言

采用阶跃电压测量 MOS 电容的  $C(t)$  特性, 按 Zerbst 提出的模型和数据处理方法<sup>[1]</sup>, 可测定硅材料的少子寿命  $\tau_g$  和表面产生速度  $s^{[2-6]}$ 。这是一种测试  $\tau_g$  和  $s$ , 特别是监控硅平面工艺中  $\tau_g$  和  $s$  值变化的很有用的方法。已报道的  $C(t)$  测试工作多数是在 n 型样品上进行的, 文献[6]使用了 P 型材料, 但其掺杂浓度是较高的。一般 n 沟 MOS 有源器件、CCD 等多采用  $10^{15}/\text{cm}^3$  或更低的掺杂浓度的 P 型硅, 这时 MOS 结构的  $C(V)$ 、 $C(t)$  特性都会出现不稳定性, 需要采取相应的措施<sup>[3]</sup>, 才能消除。本文对较高阻的 P 型硅 MOS 结构的  $C(V)$ 、 $C(t)$  特性和栅外区的硅经浓硼注入并经不同热处理后的样品的  $C(t)$ 、 $C(V)$  特性进行了一系列实验研究, 提出一个解释这些实验结果的物理模型, 并指出利用注入方法消除  $C(t)$  不稳定性应采取的正确步骤。

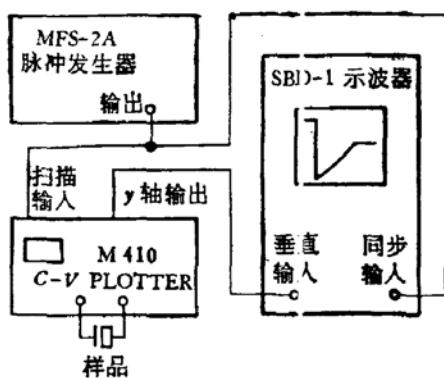
## 二、实验技术和结果

### 1. 样品制备和测试方法

采用  $8 \Omega\text{-cm}$ 、[100] 晶向的 P 型硅片, 厚度约 300 微米, 表面用  $\text{SiO}_2$  乳胶抛光, 氧化温度  $1004^\circ\text{C}$ , 干氧氧化, 氧化前用 TCE 清洗炉管,  $\text{SiO}_2$  层厚度一般约为  $900\text{\AA}$ , 上电极为掺磷多晶硅, 方块电阻小于每方  $10\Omega$ , 电极面积为  $0.2\text{mm}^2(0.55\text{mm} \times 0.36\text{mm})$ 。上电极以外的场区注入硼剂量为  $3 \times 10^{13}\text{cm}^{-2}$ , 能量  $53\text{keV}$ 。

高频  $C(V)(f = 1\text{MHz})$  测量用 Princeton Applied Research 公司 410 型  $C-V$  测试系统, 用此系统加上 MFS-2A 脉冲源, 用 SBD-1 低频示波器显示, 按图 1 的接法测试  $C(t)$  特性。系统的电容数值测试误差  $< \pm 2\%$ 。 $C(t)$  测试是在样品严格无光照下进行的。测

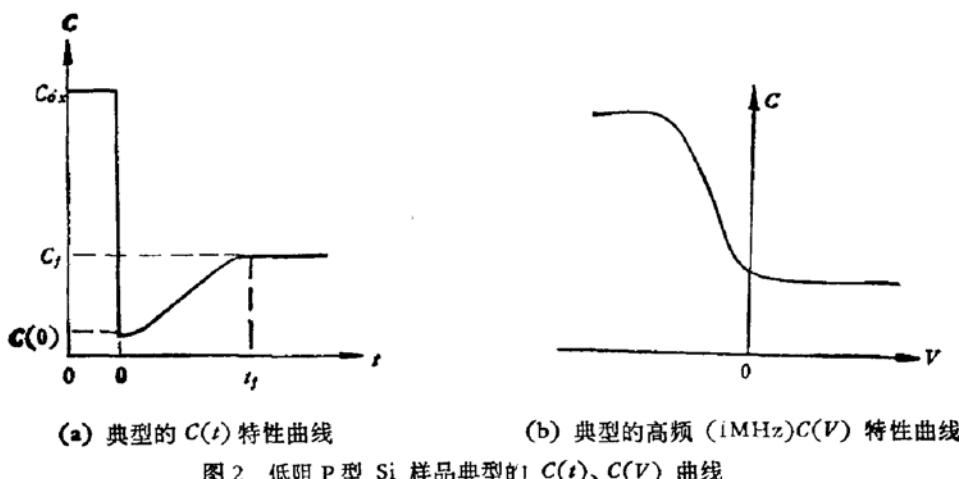
\* 1980 年 10 月 28 日收到。

图 1  $C(t)$  测试框图

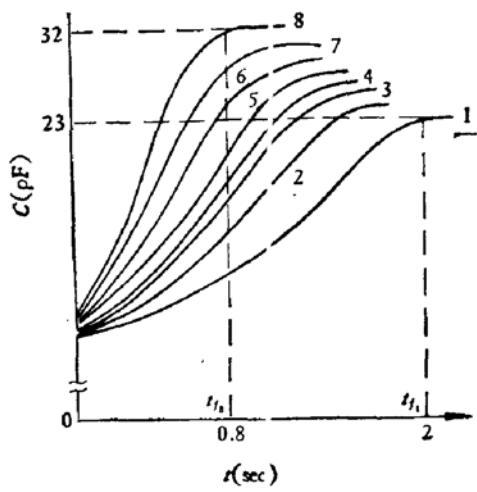
试所用的阶跃电压幅度均为  $-5V$  到  $+5V$ .

## 2. $C(t)$ 和 $C(V)$ 的不稳定性

图 2(a) 及 (b) 为典型的正常样品 (低阻) 的  $C(t)$ 、 $C(V)$  特性的形状。由这样的



(a) 典型的  $C(t)$  特性曲线                                  (b) 典型的高频 (1MHz)  $C(V)$  特性曲线  
图 2 低阻 P 型 Si 样品典型的  $C(t)$ 、 $C(V)$  曲线

图 3 具有不稳定性的  $C(t)$  特性

测试按 1—8 顺序连续进行。在 3 分钟内  $t_f$  由 2 秒下降到 0.8 秒,  $C_f$  由 23pF 上升到 32pF

$C(t)$  可得到直线 Zerbst 图。绝大多数高阻 Si 的  $C(t)$  特性没有这样的正常特性。一般情况是,  $C(t)$  初始阶段容易变得比较平坦些, 而当  $C$  接近  $C_f$  时,  $C(t)$  变化很缓慢, 因此处理后很难得到直线性的 Zerbst 图。连续测试  $C(t)$  特性不能重复, 见到弛豫时间不断缩短,  $C_f$  不断上升, 如图 3 所示。这是样品 1# 的结果, 测试是按 1—8 顺序连续进行的, 在 3 分钟内  $t_f$  由 2 秒降到 0.8 秒,  $C_f$  由 23 pF 升到 32 pF。这种不稳定情况随样品和环境(主要是湿度\*)而变化很大, 有时在测试的几分钟内,  $t_f$  可由秒量级下降到毫秒量级。

图 4 是相应 P 型 MOS 样品的典型高频(1MHz)  $C(V)$  特性。这一特性在反型区一段也是不稳定的。表现在固定在一个正偏压下电容值不断上升及连续测试(按次序 1—3),  $C(V)$  曲线不断上翘, 以及回扫时出现迴线(分别见图 4(a)、(b)、(c))。

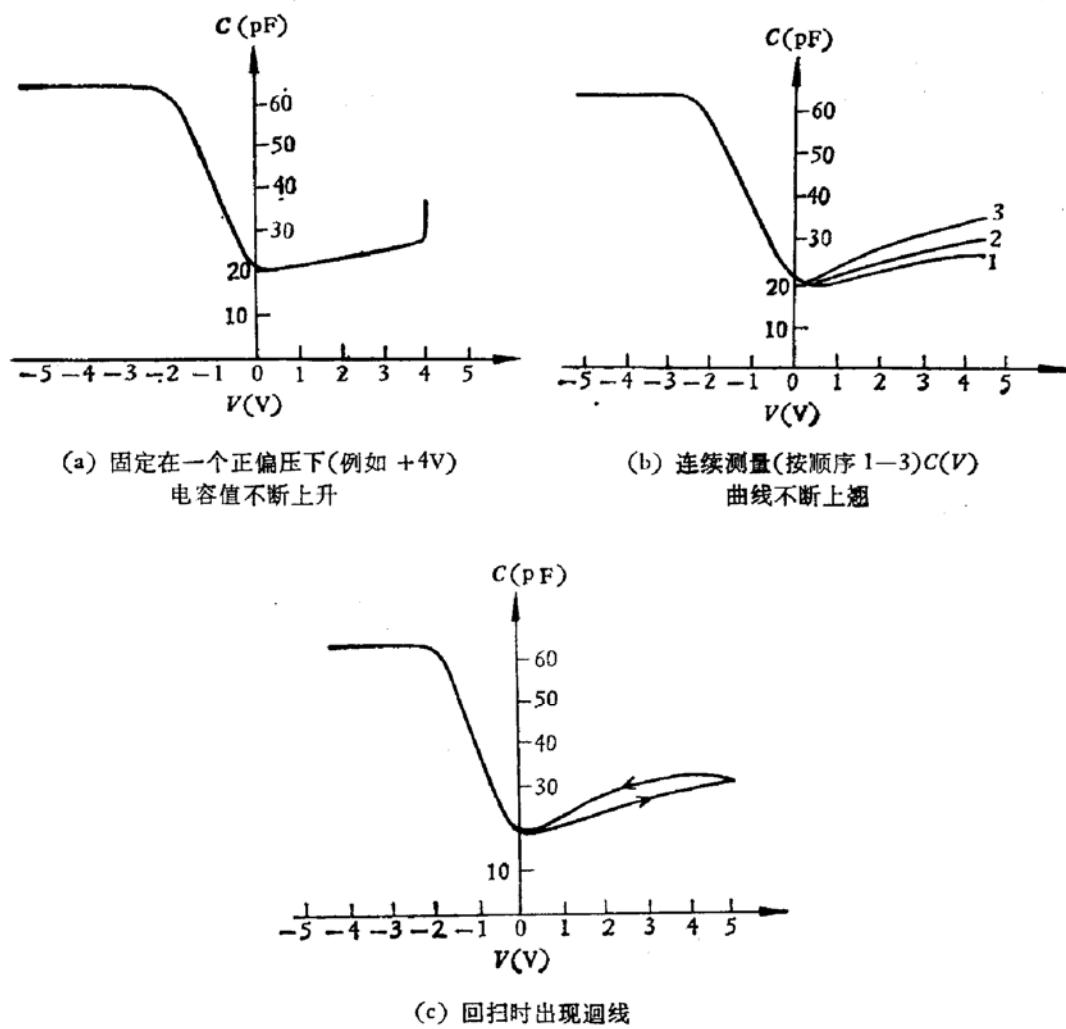


图 4 在反型区不稳定的 P 型样品的高频(1MHz)  $C(V)$  特性

### 3. 棚(电极)外浓硼注入后的 $C(t)$ 、 $C(V)$ 特性

离子注入棚外场区是解决  $C(t)$  不稳定性的一种常用方法<sup>[3]</sup>, 我们的厚硅栅可以作注

\* 我们曾把  $C_f$  上升很严重的样品放到低真空中进行测量, 发现已上翘的  $C_f$  逐渐变平, 最后变成正常的高频  $C(V)$  曲线。另外把样品烘干, 也会使  $C_f$  的上升变得不那么严重。

入掩蔽,因此注入是自对准的。

图 5 是三个典型样品栅外注硼以后的  $C(V)$  特性,由图可见曲线已完全恢复为高频型正常形式。表 1 列出由  $C(V)$  推算出来的 $\frac{1}{2}$  带电压  $V_{FB}$ ,由表可见,注入前后  $V_{FB}$  变化不大,这说明栅外注入对栅下的  $\text{SiO}_2$  和硅晶体的性质影响是不大的。

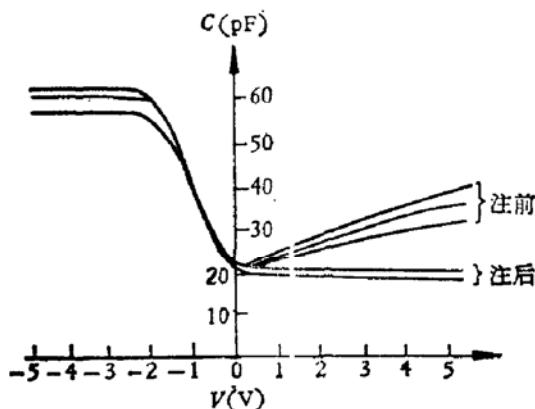


图 5 三个典型样品(4-2#, 5-2#, 6-2#)离子注入前后的高频  
 $C(V)$  特性。注前的曲线在反型区上翘,注后完全恢复为正常形式

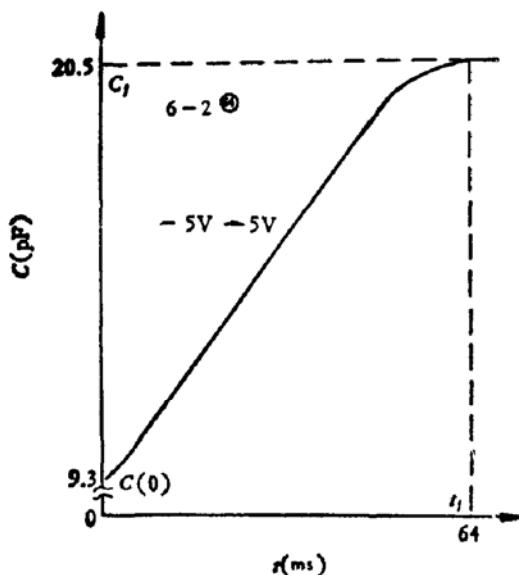


图 6 6-2# 样品离子注入后的  $C(t)$  特性

测试温度  $T = 13^\circ\text{C}$ ,  $C_{ox} = 58\text{pF}$ ,  
 $C_f = 20.5\text{pF}$   $C(0) = 9.3\text{pF}$ ,  
 $t_f = 64\text{ms}$  4-2#, 5-2#类同,从略

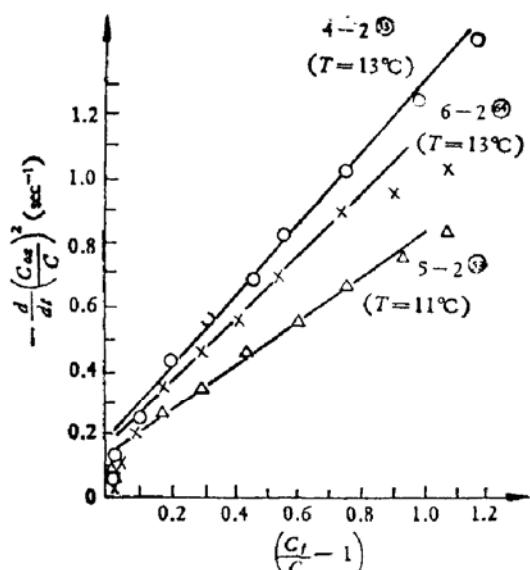


图 7 离子注入后的Zerbst 图

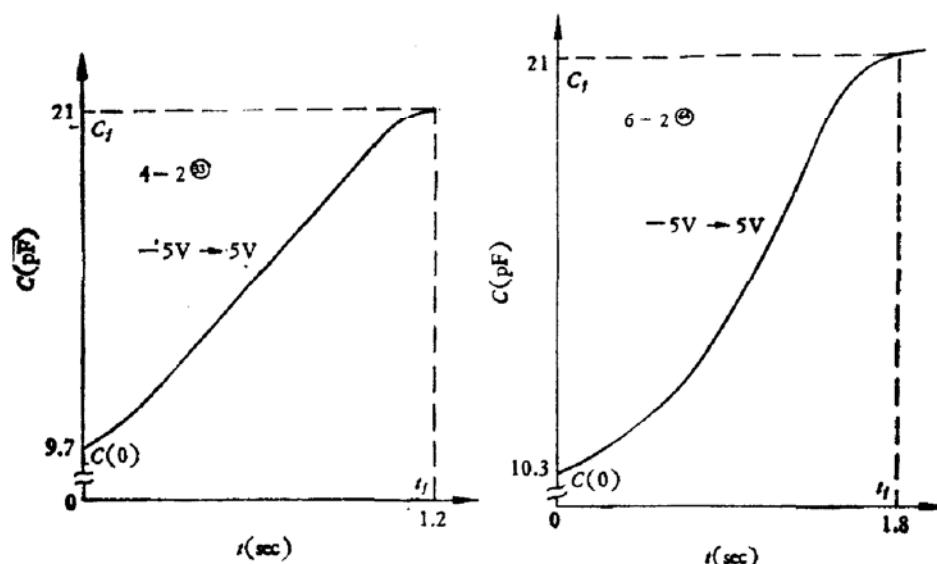
纵座标  $\times 10^3$

图 6 是对应图 5 中一个样品的  $C(t)$  特性,其它两个样品的曲线类同,此处未曾引入。这些曲线是稳定的,而由这些曲线可以得到很好的 Zerbst 直线(见图 7),由此算得的  $\tau_g$  和  $s$  值列于表 2 第 3 及第 4 列中,  $\tau_g$  值很小( $10^{-2}\mu\text{s}$  量级),  $s$  值则很大( $10^3\text{cm/sec}$  量级)。

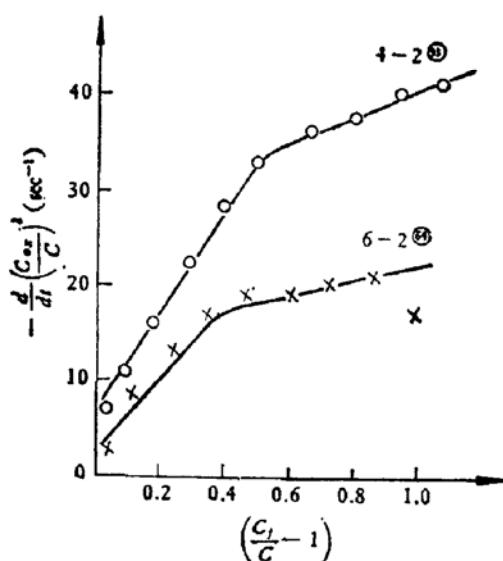
然后,我们将几个样品作不同的热处理,4-2 和 6-2 注入后经过  $\text{N}_2-\text{H}_2$  混合气体中  $450^\circ\text{C}$  热处理一小时,再测量得到如图 8 所示的能用两段直线很好近似的 Zerbst 图<sup>[11]</sup>。然

表1 经过各种工艺处理后,由  $C(V)$  曲线推算出来的平带电压  $V_{FB}$ 

样品号	图形号	平带电压 $V_{FB}(V)$			
		离子注入前	离子注入后	650°C N <sub>2</sub> 处理 1 小时	450°C N <sub>2</sub> -H <sub>2</sub> 处理 1 小时
4-2	④	-1.15	-1.16	-2.15	-1.07
5-2	⑤	-1.10	-1.20	-1.40	-1.07
6-2	⑥	-1.30	-1.25	-1.60	-1.05



(a) 4-2④ 和 6-2⑥ 的  $C(t)$  特性  
 4-2④  $T = 20^\circ\text{C}$       6-2⑥  $T = 20^\circ\text{C}$   
 $C_{0x} = 59.5 \text{ pF}$     $C_f = 21 \text{ pF}$        $C_{0x} = 58.5 \text{ pF}$     $C_f = 21 \text{ pF}$   
 $C(0) = 9.7 \text{ pF}$     $t_f = 1.2 \text{ 秒}$        $C(0) = 10.3 \text{ pF}$     $t_f = 1.8 \text{ 秒}$



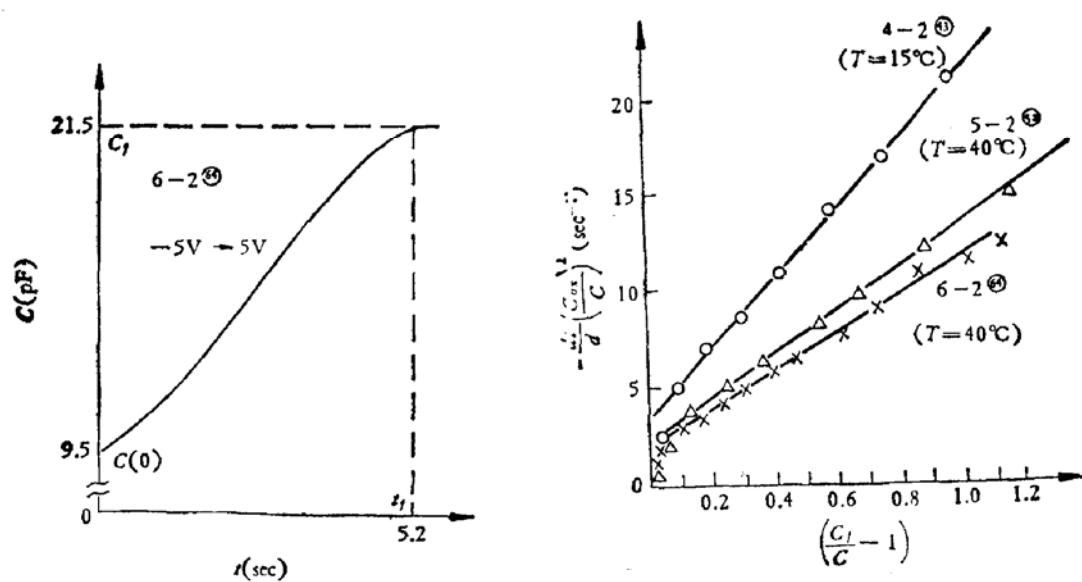
(b) Zerbst 图

图8 4-2<sup>\*</sup> 和 6-2<sup>\*</sup> 注入后,先经过 450°C N<sub>2</sub>-H<sub>2</sub> 混合气体中处理 1 小时,测量得到的  $C(t)$  特性和 Zerbst 图

表2 经过各种工艺处理后的  $\tau_g$  和  $s$  值。处理顺序按箭头所示的方向。  
5-2# 样品未作第一次  $450^{\circ}\text{C} \text{N}_2\text{-H}_2$  处理

样品号	图形号	离子注入后未经任何热处理		450°C N <sub>2</sub> -H <sub>2</sub> 混合气体处理1小时 Zerbst图	650°C N <sub>2</sub> 气处理1小时后逐渐冷却		450°C N <sub>2</sub> -H <sub>2</sub> 混合气体处理1小时 Zerbst图
		$\tau_g$ (μs)	$s$ (cm/s)		$\tau_g$ (μs)	$s$ (cm/s)	
4-2	④	0.011	1575	二段直线			2.1
	⑤				0.84	24	5.1
5-2	⑥	0.013	1350				7.1
	⑦				13.5	1.5	0.84
6-2	⑧	0.012	1350	二段直线	16.3	1.5	12.2
						11.3	0.54
							1.02

后 4-2、5-2、6-2 三片一起在  $650^{\circ}\text{C} \text{N}_2$  气氛下热处理一小时后逐渐冷却, 结果得到正常的、稳定的  $C(t)$  特性和 Zerbst 图, 其典型结果示于图 9(a) 及 (b)。由此处理所得的数据列于表 2 第 6、7 两列中。可见  $\tau_g$  已达  $\mu\text{s}$  量级以上,  $s$  也到  $1\sim 24 \text{ cm/sec}$  之间。此时测量了  $C(V)$ , 发现平带移动较大, 说明界面电荷增多 (见表 1), 为此又将 4-2、5-2、6-2 一起在  $450^{\circ}\text{C} \text{N}_2\text{-H}_2$  混合气体中进行了热处理, 最后平带电压 (因而界面电荷) 确实有所下降 (见表 1),  $s$  相应降低<sup>[1,2,5,6]</sup>但  $\tau_g$  除 4-2 ④ 外变化都不大, 其值见表 2 最后两列。应该指出的是, 经最后热处理的样品因  $t_f$  较长, 是  $40^{\circ}\text{C}$  下测定的, 因此  $\tau_g$  与  $s$  是  $40^{\circ}\text{C}$  下的相应数值。表 2 中 5 个样品的最后 Zerbst 图示于图 10。



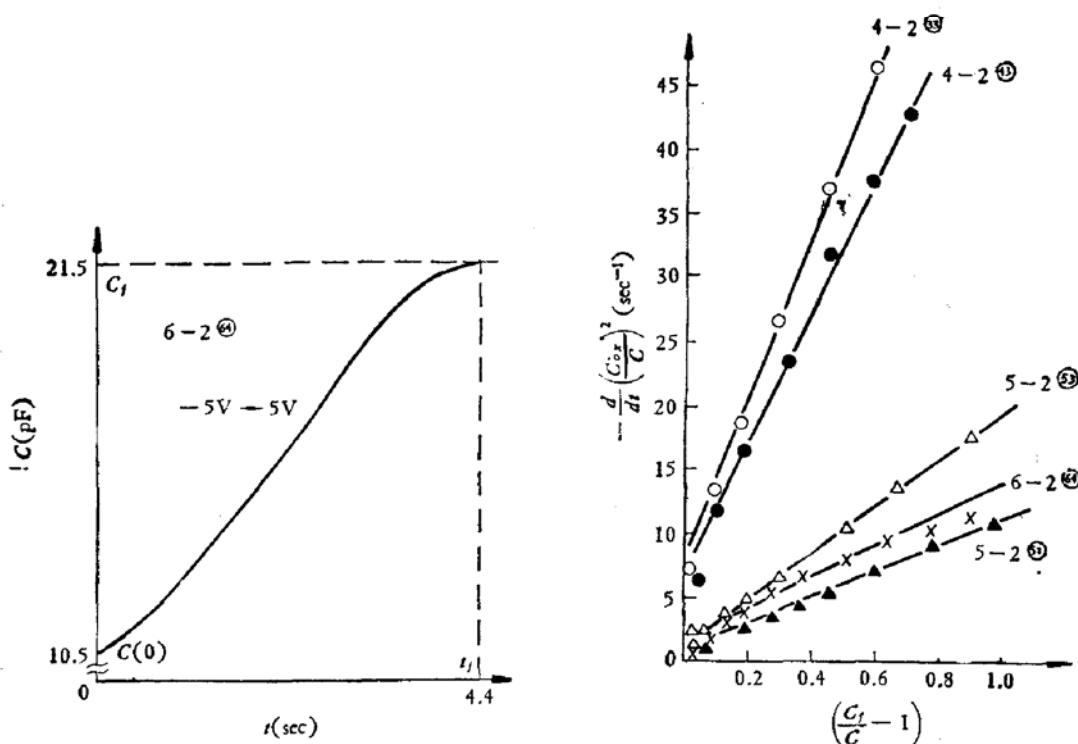
(a) 6-2# 样品  $650^{\circ}\text{C} \text{N}_2$  气处理 1 小时逐渐冷却后, 测量的  $C(t)$  特性曲线。(4-2# 和 5-2# 与 6-2# 类同, 从略。)  $T = 40^{\circ}\text{C}$ ,  $C_{ox} = 61.5 \text{ pF}$ ,  $C_f = 21.5 \text{ pF}$ ,  $C(0) = 9.5 \text{ pF}$ ,  $t_f = 5.2$  秒

(b)  $650^{\circ}\text{C} \text{N}_2$  气处理 1 小时后逐渐冷却, 由  $C(t)$  特性曲线得到的 Zerbst 图

图 9  $650^{\circ}\text{C} \text{N}_2$  气处理后得到的  $C(t)$  特性和 Zerbst 图

### 三、讨 论

为了解释所观察到的  $C(V)$ 、 $C(t)$  的不稳定性, 我们把栅外表面反型层的影响(其对  $C(V)$  的影响见文献[7])和栅加正电压时的电荷侧向铺伸效应<sup>[7,8,9]</sup>结合起来提出如图 11 所示的模型。图 11(b)中  $g_f$  指栅下沟道电导;  $C_D$  是耗尽层电容;  $g_{C1}, g_{C2} \dots$  为栅外表面反型区电导, 它们分别受栅外铺伸开来的“寄生”电容  $C_{01}, C_{02} \dots$  上的电荷的控制;  $C_{C1}, C_{C2} \dots$  分别为表面反型层与衬底所形成的 pn 结结电容;  $R_{s1}, R_{s2} \dots$  则是表征栅电荷侧向铺伸的电阻, 一般它们是很大的。



(a)  $6-2^*$   $450^\circ\text{C}$   $\text{N}_2-\text{H}_2$  混合气体处理 1 小时的  $C(t)$  特性曲线( $4-2^*$  和  $5-2^*$  与  $6-2^*$  类同, 从略.)  $T = 40^\circ\text{C}$ ,  $C_{0x} = 59.5 \mu\text{F}$ ,  $C_f = 21.5 \mu\text{F}$ ,  $C(0) = 10.5 \mu\text{F}$ ,  $t_f = 4.4$  秒.

(b)  $450^\circ\text{C}$   $\text{N}_2-\text{H}_2$  混合气体处理 1 小时后的 Zerbst 图. 测试温度  $T = 40^\circ\text{C}$

图 10 最后经  $450^\circ\text{C}$   $\text{N}_2-\text{H}_2$  混合气体处理 1 小时后的  $C(t)$  特性和 Zerbst 图

当栅上加正偏压, 正电荷就向外(通过  $R_{s1}, R_{s2}, \dots$ )逐渐铺伸, 使  $C_{01}, C_{02}, \dots$  带上不同的电荷, 促使  $g_{C1}, g_{C2}, \dots$  渐次降低, 这就促使并联于  $C_D$  的电容加大, 测试得到的(一定频率下的)电容数值上升。正偏所加时间越长  $C$  就越大。另外, 当  $C(V)$  曲线回扫时, 因  $R_{s1}, R_{s2}, \dots$  很大,  $C_{01}, C_{02}, \dots$  放电很慢, 所以回扫时出现迴线。加负偏压时, 栅下变成积累区(可视为  $g_f = 0$ ), 虽然栅外反型层依然存在, 但两者之间存在 pn 结, 把栅外反型层和栅下积累区隔离开,  $C_{C1}, C_{C2}, \dots$  不能与栅下  $C_{0x}$  串联, MOS 电容值不受栅外反型层的影响。但当再一次扫到反型区时,  $C_{01}, C_{02}, \dots$  的电荷是累积增加的, 这使  $C$  值比上一次增大, 因此  $C(V)$  曲线一次比一次上翘得高。

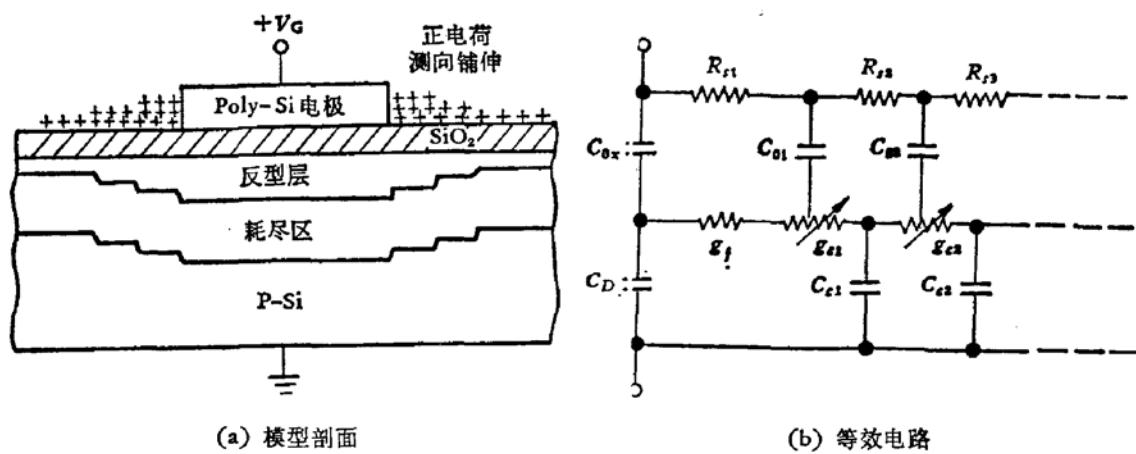


图 11 棚加正电压时的电荷侧向铺伸效应和棚外反型层的影响结合起来解释  $C(V)$ 、 $C(t)$  不稳定性的模型和等效电路

反型区电容随加正偏时间会不断提高,也就说明了  $C(t)$  曲线接近  $C_f$  时变化缓慢,和连续测定时  $C_f$  会不断升高的实验现象.我们知道,  $C_{o1}, C_{o2}, \dots$  充电越多,  $g_{c1}, g_{c2}, \dots$  越大,  $C_{ci1}, C_{ci2}, \dots$  在反型时充电也越充分,这样在下一次测试阶跃电压加上时,棚下一旦反型,由于并联 pn 结面积大,单位时间热产生的载流子数增多,总电容随时间的变化也就越快.这就是出现图 3 所示的  $C(t)$  因而不能进行稳定测试的原因.另外,关于  $C(t)$  特性开始一段比较平缓的原因,我们认为可能在于阶跃电压一加,棚外区的反型随时间而加强,这时如果表面态密度较大,热产生的相当一部份电子就要用来填充表面态,这便使对耗尽层的填充变慢,  $C(t)$  变化比较平缓.

离子注入打乱了棚外 Si 表面层,使表面迁移率大大下降,  $g_{c1}, g_{c2}, \dots$  趋于 0,这样即使仍存在棚外反型层,它们的分布电容效应也跟不上 1MHz 的测试信号(因为  $R_c C_c$  十分大,  $R_c = 1/g_c$ ),于是就得到稳定的、典型的高频  $C(V)$  特性.但离子注入后不经退火处理,就会在棚外 Si 表层形成一层高复合区<sup>[10]</sup>,如图 12 所示.对于棚上加阶跃电压

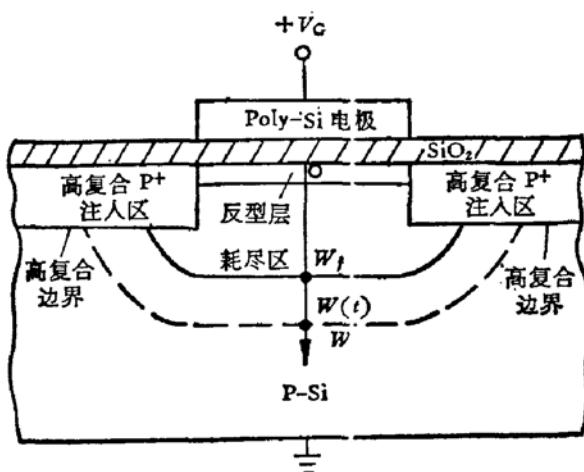


图 12 离子注入后不经退火,在棚外 Si 表层形成一层高复合区.对于棚下耗尽区来说它等效地是一个包围其四周的高复合边界

后的栅下耗尽区来说, 它等效地是一个包围其四周的高复合边界。这个边界产生两个结果: 对  $W < W_f$  区, 它等效于表面复合速度的增加; 对  $W > W_f$  区, 因这个边界随耗尽层深度  $W$  增加而加大。这正如文献[5]所述, 考虑耗尽加深, 耗尽区在表面同时扩展, 把表面复合速度的影响等效到所测到的寿命值中去一样, 可推导出一个有效寿命  $\tau_{\text{eff}} = (1/\tau_s + 4s_0/d)^{-1}$  (这里  $s_0$  是耗尽区周界上的表面复合速度,  $d$  是栅电极直径)。由此可以说明, 离子注入后的 MOS 的  $C(t)$  能得到正常的 Zerbst 直线, 但所测得的  $\tau_s$  和  $s$  将因受到损伤层影响, 分别是大大下降和提高了的, 这正是我们所得的实验结果。也由此可见, 只有通过正确的热处理, 既消除了高复合层, 又消除了高表面态的影响, 才能正确地测得  $\tau_s$  和  $s$ 。

最后, 对图 8 所出现的两段直线型 Zerbst 图作些说明。我们认为这是退火不完全, 保留了一较薄的高复合层的结果。我们的下一篇<sup>[11]</sup>文章将指出, 当 Si 表面存在高复合层时, 只有耗尽相当深的部份所得的直线斜率才是反映体寿命  $\tau_s$  的, 我们用 [11] 中的式③处理了图 8 的曲线, 对 6-2<sup>④</sup> 样品得到  $\tau_s$  为  $11.5 \mu s$ , 这与这一样品经完全的热处理后, 得到正常 Zerbst 直线所得的  $\tau_s$  值(见表 2)是十分接近的。

#### 四、结 论

①. 高阻 P 型硅做成的 MOS 结构, 因存在表面反型层, 和加偏压时的正电荷侧向铺伸效应, 所以  $C(t)$ 、 $C(V)$  往往是不稳定的, 无法以此正确测定  $\tau_s$  和  $s$ 。本文提出的模型能同时解释  $C(V)$ 、 $C(t)$  不稳定性及有关现象。

②. 对栅外场区的硅进行中等能量的浓硼注入是解决  $C(V)$ 、 $C(t)$  的不稳定性的有效措施。对  $C(V)$  不经退火即可进行有关测量。但对于  $C(t)$  必须进行有效的消除高复合层和高表面态的退火措施, 才能测得正确的  $\tau_s$  和  $s$  值。本文所用的退火程序是有效的。

本工作所用的样品是由清华大学微电子学研究所器件研究组及器件物理组的同志们协助制作的, 对李维中、熊大青、陈天鑫、张登峯及这两个组的全体同志的支持表示感谢。

#### 参 考 文 献

- [1] M. Zerbst, Z. Angew. Phys., 22, 30(1966).
- [2] D. K. Schroder and J. Guldberg, Solid-State Electronics, 14, 1285(1971)
- [3] K. Taniguchi, Solid-State Electronics, 21, 1057(1978).
- [4] Robert, F. Pierret, IEEE Trans. Electron Devices, ED-25, 1157(1978).
- [5] D. K. Schroder and H. C. Nathanson, Solid-State Electronics, 13, 577(1970).
- [6] F. P. Heiman, IEEE Trans. Electron Devices, ED-14, 781(1967).
- [7] E. H. Nicollian and A. Goetzberger, IEEE Trans. Electron Devices, ED-12, 108(1965).
- [8] M. M. Atalla, A. R. Bray and R. Linder, Suppl. Proc. IEE (London) Pt. B, 106, 1130(1959).
- [9] W. Shockley, H. J. Queisser and W. W. Hooper, Phys. Rev. Letters, 11, 489(1963).
- [10] D. E. Davies and S. Roosild, Irradiation Defects and the Electrical Quality of Ion Implanted Silicon Solid-State Electronics, 14, 975—983(1971).
- [11] 马鑫荣、田立林、李志坚, 半导体学报, 待发表。

## A Study on the Instability of the $C(t)$ Characteristics of P-Si MOS Structure

Ma Xinrong, Tian Lili, and Li Zhijian

(Institute of Microelectronics, Qinghua University)

### Abstract

The instabilities of  $C(t)$  and  $C(V)$  characteristics of P-Si MOS structures have been experimentally studied in detail. A physical model, which explains the observed phenomena satisfactorily, is proposed. The method of boron implantation into Si in the region around the polysilicon gate proved useful in avoiding these instabilities. The experiment also revealed that, in this case, a suitable treatment of the samples is required in order to determine the minority carrier lifetime accurately by use of the  $C(t)$  method.