

研究简报

一种由实验数据较准确计算 内建电势的方法*

陆 懋 权

(南京固体器件研究所)

一、前 言

内建电势是金属-半导体接触和P-N结半导体的基本物理参数之一。虽然理论上已对Ge、Si及GaAs等材料在单边突变结和线性缓变结两种特殊情况下给出内建电势的近似值^[1],但对实际情形,总还需要通过实验确定。无论是测量P-N结半导体或是金属-半导体的内建电势,通常都是采用电容-电压法^[1,2]。并且迄今仍在应用^[3]。这种方法,首先是将测得的C-V数据在图上画出 $1/C^2$ 与V的关系,然后按外推法求出内建电势。方法虽然较简单,但不精确。即使杂质浓度分布非常均匀,可是由于其它方面的因素影响^[4],往往并不能获得 $1/C^2$ 随V变化的直线关系。此外,对被测样品的反向特性的要求还必须相当严格;否则当负偏压增加时,由于反向电流增大而妨碍对电容的测量。针对上述缺点,本文提出一种在小电压下精细测量C-V并且用计算机简单处理数据从而得到较准确内建电势值的方法。本法与外推法不一样,所得结果不会因人而异。

二、理 论

1. 基本方程

理论分析^[1]指出,对于突变结,电容与电压的平方根成反比;而在线性缓变结的情况下,电容则是与电压的立方根成反比。因而在一般实际情况下,亦即任意杂质分布的情况下,于相当小的一段范围内,同样可以认为^[5]

$$C = \frac{K}{(V + F_e)^N}. \quad (1)$$

式中,C为电容,V为电压,N、K及F_e是一组常数。显而易见,当测量紧挨零偏压进行,F_e就不仅仅是拟合曲线中的常数,而实质上就是内建电势。

* 1979年8月13日收到。

2. 计算方法

对公式(1)两端取对数

$$\ln C = \ln K - N \ln(V + F_e), \quad (2)$$

从而我们可以根据一系列 $C-V$ 测量值，并在一定的 F_e 取值下，由最小二乘法确定 N 和 K 的数值。它们当然会因 F_e 的取值不同而不同。为了获得最佳拟合的 N 、 K 及 F_e ，我们可以通过最小偏差平方和来筛选。最小偏差平方和

$$R = \sum (C_{ci} - C_{mi})^2, \quad (3)$$

式中， C_{mi} 为第 i 个电容测量值， C_{ci} 为相应的计算值。

上述筛选过程很容易用数字计算机来完成。机器运算时间甚短。源程序框图列于附录。

3. F_e 的选取

就实际的硅 P-N 结而言， F_e 的初值取 0.5，终值取 1.5，足以够用。选择 F_e 的步长时，必须考虑到 C 及 V 的测试精度。现将公式(1)化为

$$F_e = \left(\frac{K}{C}\right)^{1/N} - V. \quad (4)$$

根据误差分析，不难看出，例如欲使 F_e 的绝对精度达到 0.01 伏，在电压绝对误差为 ± 0.001 伏时，电容的相对误差必须保持在 $\pm 0.3\%$ 的范围内即可。

4. R 随 F_e 变化的最小值问题

当 F_e 改变时， R 是否只存在唯一的极小值，这是一个必须探讨的关键问题。由于难以用解析式表明，因此，我们仍借助于数值方法。很简单，只需在源程序中加一句打印不同 F_e 下所有的 R 的语句就行。兹将由下述样品 A 得到的结果示于图 1。由样品 B 求得的关系曲线也具有类似的形状。证实 R 在随 F_e 的变化关系中只有一个极小值。极小值下的 F_e 便是欲求的内建电势值。

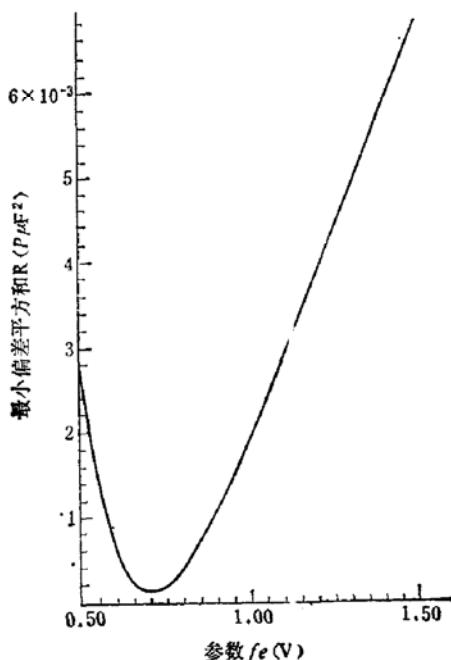


图 1 最小偏差平方和 R 随参数 F_e 的变化

三、测量装置

测量电容用的是常州电子仪器厂出产的CC-6型小电容测试仪。我们将该仪器 $\times 1$ 一档的讯号幅度降至10毫伏，经如此改变后，仍可读出四位有效数字。电压的测量当然是以用高精度数字电压表为宜。作者在进行这项工作时，用的是国产308型高阻电位差计。偏压电源是用干电池，以精密多圈电位器分压。

在整个测量装置中，测量盒也是极为重要的一部分，其线路图如图2所示。

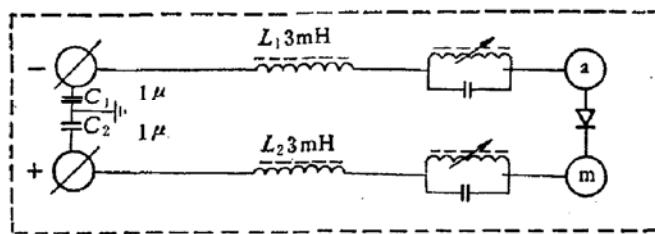


图2 测量盒线路示意图

图中 C_1 、 C_2 、 L_1 及 L_2 用来防止外界高频讯号窜入小电容测试仪内的电桥干扰仪器的正常工作。两只中频槽路的目的是隔阻测试讯号外流。中频槽路调整频率应在测试盒接至小电容测试仪后进行。这样才能取得比较好的效果。 a 和 m 为二极管夹具的两端，与小电容测试仪的 a 和 m 两个插口连接在一起。测试盒上共有四只插头，设计得正好可以直接插入小电容测试仪的 a 、 b 、 m 及 \bullet 四个插口。为使测量精确，应设法使夹具电容尽可能小。

四、实验结果与讨论

测试样品的制作：采用n型硅外延材料，经浅结（结深约1微米）高浓度硼扩散、正面金属化、电镀、衬底减薄、背面金属化、光刻、台面腐蚀、压焊及上引线等工序。一种（A）外延材料的掺杂浓度约为 1×10^{16} 厘米 $^{-3}$ ，另一种（B）为 $\sim 2 \times 10^{15}$ 厘米 $^{-3}$ 。压焊以前事先测好管壳电容。A样品的直径为300微米，B样品的直径600微米左右。

兹将由实验测得的 $C-V$ 数据及计算结果列于表1。

我们可以看出，结果是相当符合实际情况的。由正向伏安特性的测量也能得到佐证。而理论近似值与此则相差约30%左右。

文献[2]中所用外延层的浓度为 1×10^{17} 厘米 $^{-3}$ ，采用扩散工艺，且扩散结深大于击穿前空间电荷层宽度，理论上^[5]并不能作突变结近似。因而其内建电势的值应该较突变结的低，实际上不能达到1伏。这也足以说明外推法的误差比较大。

按第二节中的理论分析，如果电容的测量精度能够提高到 $\pm 0.03\%$ ，内建电势的精度完全可以再提高一位，亦即可以准确到 ± 1 毫伏。计算时只需把步长改为0.001，即能达到目的。但从经济观点着眼的话，在精度高的情况下，为节省机器运算时间，可对源程序作些非原则性的修改。

表1 测得的 C-V 数据及计算结果

<i>A</i> $F_e = 0.71$ 伏		<i>B</i> $F_e = 0.62$ 伏	
<i>C</i> (微微法)	<i>V</i> (伏)	<i>C</i> (微微法)	<i>V</i> (伏)
22.59	0.0000	39.75	0.0000
20.21	0.2065	39.25	0.0198
19.59	0.2749	37.63	0.0874
19.31	0.3090	36.79	0.1268
19.03	0.3433	35.96	0.1689
18.75	0.3786	35.20	0.2106
$R = 0.000114 \quad N = 0.44 \quad K = 19.5$		$R = 0.000167 \quad N = 0.42 \quad K = 32.6$	

实验虽然是就 n 型 Si P⁺-N 结进行的，但原则上完全可适用于其它材料的结型半导体以及金属-半导体内建势的较精确确定。并且由于外加电压相当低，一般说来，边缘及面积变化的影响^[4]皆可忽略不计。此外，对被测样品反向特性的要求可以放宽，因而能够扩大测量的对象。

五、结 论

本文设计了一种简单的计算程序，根据实验测得的精细电容-电容数据，可以比较精确地算出内建电势。电容测量准到万分之三，利用本文叙述的测量装置，所得内建电势的绝对精度能达 1 毫伏。此外，在测量中还具有外加电压甚低这一优点。

参 考 文 献

- [1] S. M. Sze, Physics of Semiconductor Devices, A Division of John and Sons, New York (1969), pp. 88, 94, 403.
- [2] 大森正道等, (日本)电子通信学会论文志, 56-C (1973), 5, 283.
- [3] 林鸿溢, 物理学报, 27 (1978), 3, 291.
- [4] A. M. Goodman, J. Appl. Phys., 34 (1963), 2, 319.
- [5] J. Hilibrand et al., RCA Review, 21 (1960), 2, 245.
- [6] H. Lawrence et al., BSTJ, 69 (1960), 2, 389.

AN APPROACH FOR CALCULATING THE BUILT IN POTENTIAL FROM EXPERIMENTAL DATA

Lu Mao-quan

(Nanjing Solid State Device Institute)

附录：源程序框图

