

Al/W/TiN/Al 及 Al/W/TiW/Al 结构 特性研究

武国英 郝一龙 徐江 张国炳 刘晓华

北京大学微电子学研究所,北京 100871

(1991年10月16日收到, 1992年2月20日收到修改稿)

本文研究了 H_2 还原 WF_6 在 $\alpha-Si/TiN/Al$ 和 TiW/Al 衬底上 LPCVD 生长钨膜的特性。测量和分析了 $Al/W/TiN/Al$ 和 $Al/W/TiW/Al$ 结构的接触电阻和界面特性, 研究了两种结构的热稳定性。结果表明, H_2 还原 WF_6 可以在 $\alpha-Si/TiN/Al$ 和 TiW/Al 衬底上实现选择性钨淀积, 钨膜质量较好。 $Al/W/TiN/Al$ 和 $Al/W/TiW/Al$ 结构接触电阻率为 $10^{-4}\Omega\text{cm}^2$ 量级, 远低于难熔金属硅化物同硅的欧姆接触电阻率。两种结构的热稳定性良好。采用 TiN 或 TiW 作为 Al 和 W 之间的隔离层, CVD-W 填充互连层连通孔可以满足多层金属平坦化互连技术的要求。

PACC: 6855, 8110B, 8115H

一、引言

在微米亚微米超大规模和甚大规模集成电路(VLSI/ULSI)中, 器件尺寸缩小到微米以下, 集成度超过 10^7 , 芯片面积大于 100mm^2 。种类繁多的微处理器和 ASIC 电路的功能越来越复杂, 对电路内部的金属化互连提出了更高的要求。首先, 由于元件密度高、尺寸小、台阶高宽比大, 用常规溅射或蒸发铝作为电路内部互连, 铝互连线的台阶覆盖差, 会严重地降低器件的可靠性。另外, 随着电路集成度的提高, 芯片面积的增大, 互连线面积占芯片面积的比例增加, 长的连线加多, 成为限制电路集成度和速度进一步提高的主要因素。针对上述问题, 近年来发展了多层金属平坦化互连技术。在多层互连中, 目前 Al (Si) 仍作为互连线的主体金属材料; 化学气相沉积钨(CVD-W)被用作接触孔和互连层连通孔的填充材料。

采用 H_2 还原 WF_6 反应沉积钨膜^[1], 工艺较成熟, 易于控制, 钨膜质量较好。但在铝表面沉积 CVD-W 膜填充互连层连通孔时, 由于铝极容易与 WF_6 发生反应, 生成的非挥发性副产物 AlF_3 将沉积在铝/钨界面, 使接触电阻增大^[2]。同时, 这一反应对铝有破坏作用, 使沉积的 CVD-W 膜上出现“小丘”。我们采用在铝表面溅射一层 TiN 或 TiW 作为隔离层的方法解决上述问题。因此, 有必要研究沉积在 TiN/Al 和 TiW/Al 上的 CVD-W 膜特性和 $Al/W/TiN/Al$ 、 $Al/W/TiW/Al$ 结构特性。

实验发现, 利用 H_2 还原 WF_6 反应很难在 TiN 表面生长 CVD-W 膜^[3]。考虑到

硅极易与 WF_6 反应并被消耗的特性，我们先在 TiN 表面溅射约 300\AA 的 $\alpha\text{-Si}$ ，在沉积 W 过程中，这层非晶硅首先与 WF_6 发生还原反应，在 TiN 上沉积一薄层钨膜，同时，非晶硅被消耗掉。随后， H_2 还原反应得以在这一反应的基础上进行。从而实现了在 TiN 表面生长 CVD-W 膜。

$\alpha\text{-Si}$ 电阻率很高，如果在 CVD-W 沉积中没有被消耗净，会在 W/TiN 界面形成 $\alpha\text{-Si}$ 夹层，使接触电阻增加很多。考虑到硅还原反应中，钨膜自限厚度约 200\AA 左右，而生长 2mol 钨要消耗 3mol 硅，计算得到，钨膜达到自限厚度时大约要消耗 300\AA 左右的硅。因此， $\alpha\text{-Si}$ 厚度不宜超过 300\AA 。

本文着重研究了在 LPCVD 设备中，采用 H_2 还原 WF_6 方法在 TiN/Al 和 TiW/Al 衬底上沉积的 CVD-W 膜特性。测量和分析了 Al/W/TiN/Al、Al/W/TiW/Al 结构的接触电阻和界面特性，并研究了该结构的热稳定性。

二、实 验

选用热壁三温区电阻丝加热卧式 LPCVD 装置，并对其气路系统加以改进，使之适用于 CVD-W 膜的沉积，设备原理如图 1 所示*。气体管路全部采用不锈钢管道，接口使用耐腐蚀的聚四氟乙烯密封圈密封，系统本底真空为 $1.33 \times 10^{-1}\text{Pa}$ 。四条气路分别通入 H_2 、 WF_6 、 Ar 和 SiH_4 ，关键气路 (WF_6 和 SiH_4) 使用质量流量计以精确控制流量。反应室温度自动控制，精度为 $\pm 1^\circ\text{C}$ 。采用 ZDZ-3K 型低真空计监测反应室压力。

实验要求反应气体纯度越高越好，我们使用的国产 WF_6 源纯度为 99.5%，高纯氢气和高纯氩气纯度为 99.999%。

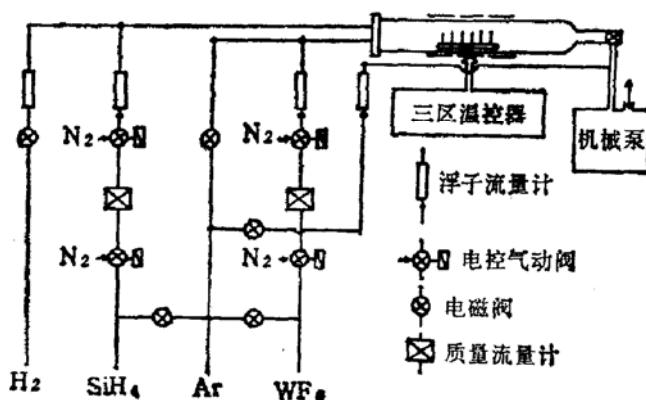


图 1 用于沉积 CVD-W 的 LPCVD 设备示意图

本工作采用 H_2 还原 WF_6 方法沉积 CVD-W 膜。CVD-W 工艺条件：LPCVD 反应室温度 420°C ，反应室压力 $(1.3\text{--}2.7) \times 10^2\text{Pa}$ ，通入适当流量和比例的 H_2 和 WF_6 。

实验选用 P 型(100)晶向的硅片，电阻率为 $4\text{--}8\Omega\text{cm}$ 。样品制备分为两组。第一组用于分析沉积在 TiN/Al 和 TiW/Al 衬底上的 CVD-W 薄膜特性。制备工艺如下：

* 此装置由复旦大学电子工程系 CVD 组设计。

规清洗后，连续溅射淀积形成 TiW/Al(Si) 双层或 α -Si/TiN/Al 三层；其中，Al(Si) 约 $0.8\mu\text{m}$ ，TiW 约 1000\AA ，TiN 约 800\AA ， α -Si 约 300\AA 。最后淀积 CVD-W 膜。

第二组样品用于测量和分析 Al/W/TiN/Al 和 Al/W/TiW/Al 结构的接触电阻和界面特性。接触电阻采用 CBKR 法测量, 接触孔尺寸为 $4 \times 4\mu\text{m}^2$ 。样品制备工艺如下: 热氧化生长 5000—5500 Å 的 SiO₂; 采用正性光刻胶, 光刻扩散条后保留光刻胶; 分别连续溅射形成 α -Si/TiN/Al 三层(其中, Al:3500 Å, TiN:800 Å, α -Si:300 Å)和 TiW/Al 双层(其中, Al:3500 Å, TiW:1000 Å); 采用剥离技术形成桥式结构的两导电条; PECVD 淀积 2500—3000 Å 的 SiO_xN_y; 光刻接触孔; 与第一组样品同炉淀积 CVD-W 膜; 溅射 Al(Si); 反刻铝并合金。至此, 完成了用于接触电阻测量的交叉开尔文电阻桥结构的制备。

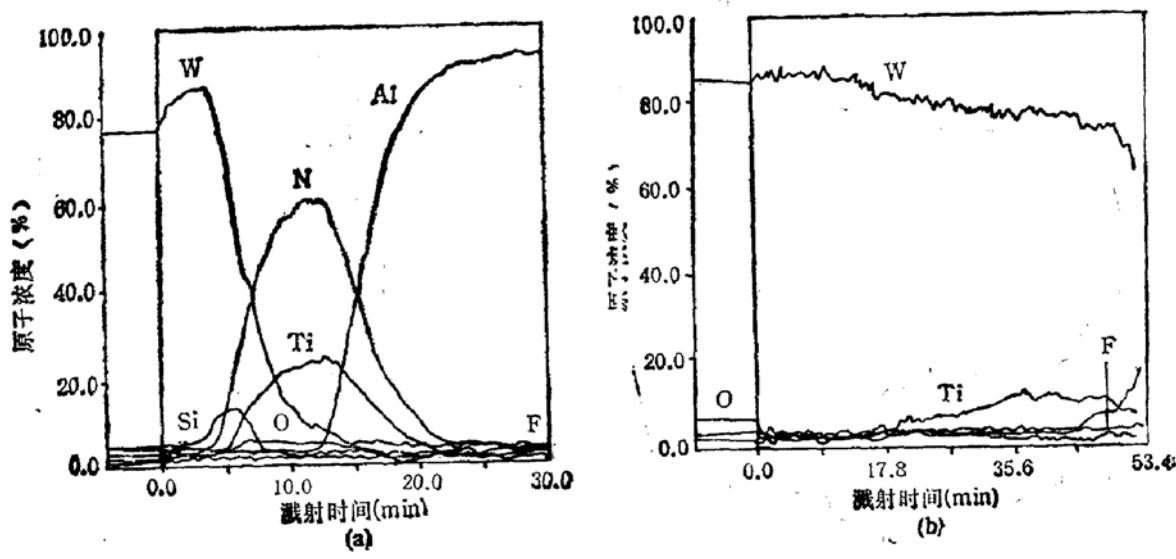
采用如下手段分析 CVD-W 膜特性：俄歇电子能谱 (AES) 分析薄膜成分；X 光衍射谱 (XRD) 分析薄膜相结构；扫描电子显微镜 (SEM) 观察 CVD-W 膜表面形貌；能量子色散谱仪 (EDS) 分析 CVD-W 的选择性。

三、实验结果与讨论

1. CVD-W 薄膜特性

俄歇电子能谱 (AES) 分析结果表明, H₂ 还原 WF₆ 反应能够在 α -Si/TiN/Al 和 TiW/Al 上淀积质量相当好的 CVD-W 膜。

图 2(a) 为淀积在 α -Si/TiN/Al 衬底上的 CVD-W 的 AES 深度谱。由图可见, 薄膜中钨的含量在 85% 以上, 最大值接近 90%, 膜中含有少量 O、C、F、Si 等杂质。在 W/TiN 界面存在一个峰值小于 15% 的硅峰。这说明, 溅射在 TiN 表面上的 α -Si 在 CVD-W 淀积过程中基本被消耗干净, 仅剩少量硅残留在 W/TiN 界面。以后的测量分析表明, 此残留的硅对接触特性无明显影响。图 2(b) 为淀积在 TiW/Al 衬底上的



CVD-W 的 AES 深度谱。膜中钨含量在 85% 以上,含少量 O、C、F 等杂质,在 W/TiW 界面没有任何杂质堆积。图 2 结果表明,在两种结构中,氟含量很低,界面也没有氟元素的堆积。可见, TiN 和 TiW 隔离层成功地阻止了 Al 与 WF₆ 的反应,避免了 AlF₃ 的生成。

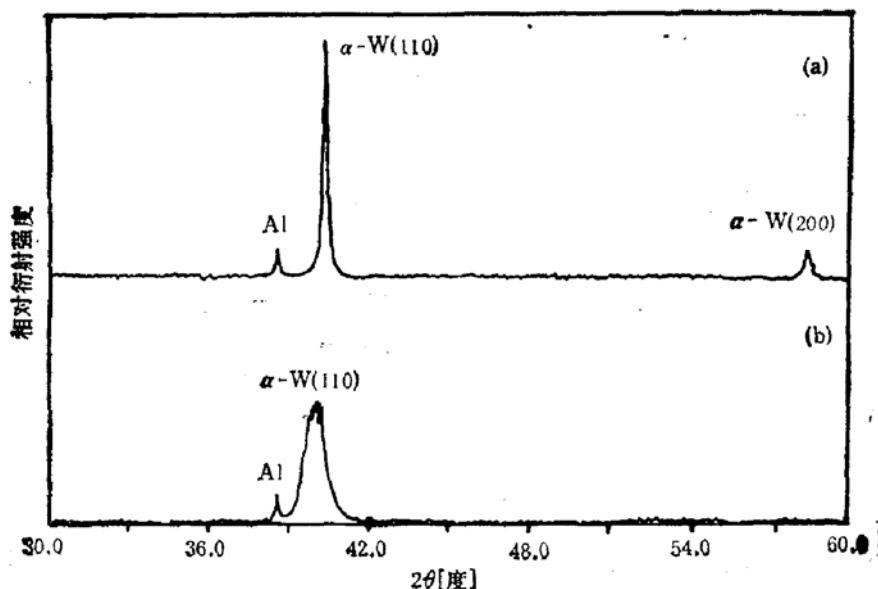


图 3 CVD-W 膜 XRD 谱
(a) α -Si/TiN/Al 衬底 (b) TiW/Al 衬底

图 3 所示的 CVD-W 膜 X 射线衍射谱表明,淀积在 TiN/Al 和 TiW/Al 衬底上的 CVD-W 膜均为单一 α 相 (α -W(110), α -W(200)), 不含 β 相成分。我们的工作表明,含 β 相的钨膜电阻率高,而且在较高温处理后会发生相转变。因此,本工艺对在 TiN/Al 和 TiW/Al 上淀积低电阻率的 CVD-W 膜十分有利。

样品表面的 SEM 形貌像示于图 4 (见图版 I),结果表明,淀积的 CVD-W 膜表面光滑,没有“小丘”等缺陷。可见 TiN 或 TiW 隔离层对铝表面有良好的保护作用, CVD-W 淀积过程中未对铝产生破坏作用。

为进一步考察淀积钨的选择性,在图 4 所示样品的窗口内取样,做 EDS 谱分析,结果见图 5。分析结果表明,在窗口内的 α -Si/TiN/Al 和 TiW/Al 上均有钨膜生长 (钨峰较强),而窗口外介质的 EDS 谱没有检测到钨峰 (图中未示出)。这说明,对 α -Si/TiN/Al 和 TiW/Al 衬底,均可实现选择性淀积。图中的 Al 峰和 Si 峰显然是由衬底引起的。

2. Al/W/TiN/Al 及 Al/W/TiW/Al 结构特性

我们利用 CBKR 图形测量了 Al/W/TiW/Al 和 Al/W/TiN/Al 结构的接触电阻。接触孔尺寸为 $4 \times 4 \mu\text{m}^2$, 得到接触电阻率分布如图 6 所示。

图 6(a) 为 Al/W/TiN/Al 结构接触电阻率分布图。接触电阻率分布范围为 $3 - 9 \times 10^{-9} \Omega\text{cm}^2$, 平均为 $4.6 \times 10^{-9} \Omega\text{cm}^2$ 。图 6(b) 相应为 Al/W/TiW/Al 结构接触电阻率分布图。接触电阻率主要分布在 $4 \times 10^{-9} - 2 \times 10^{-8} \Omega\text{cm}^2$, 平均 $7.7 \times 10^{-9} \Omega\text{cm}^2$ 。

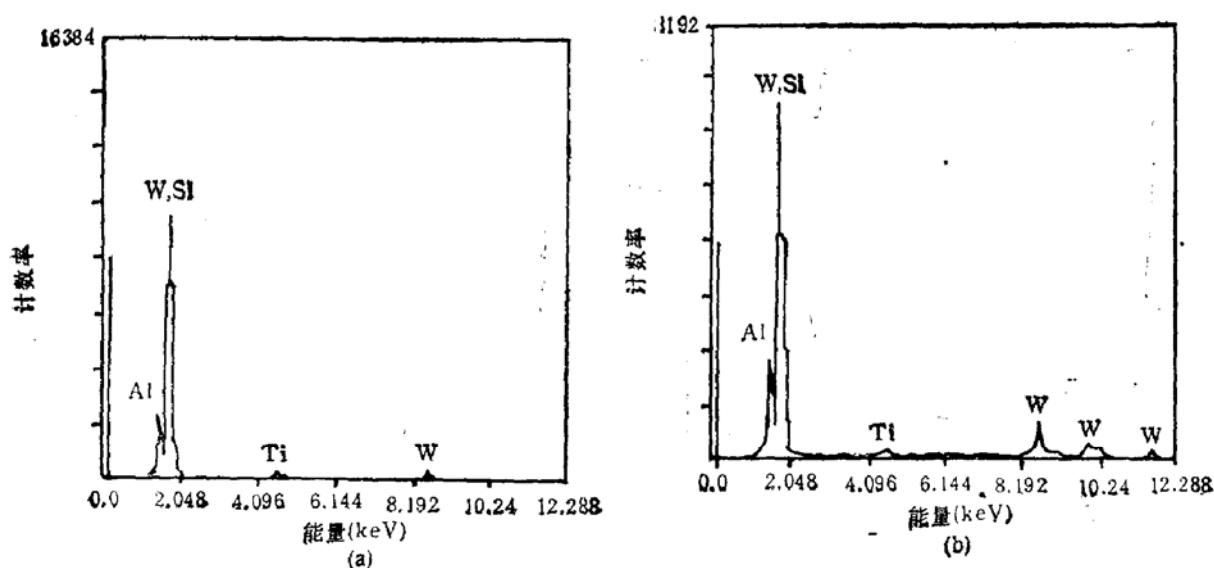


图 5 CVD-W 膜的 EDS 谱
(a) α -Si/TiN/Al 衬底 (b) TiW/Al 衬底

接触电阻率分布有一定的分散性,可能是在接触孔形成中,常规工艺的不均匀性造成的。考虑到亚微米 ULSI 中需采用 Salicide 技术,其中,难熔金属硅化物/硅(如 CoSi_2/Si)欧姆接触电阻率约为 $10^{-7}\Omega\text{cm}^2$ 数量级^[4]。比较可知,两种结构的接触电阻率都远小于硅化物/硅欧姆接触电阻率。因此,CVD-W 填充互层连通孔时,采用 TiN 或 TiW 作为隔离层,接触电阻对互连电阻影响很小。

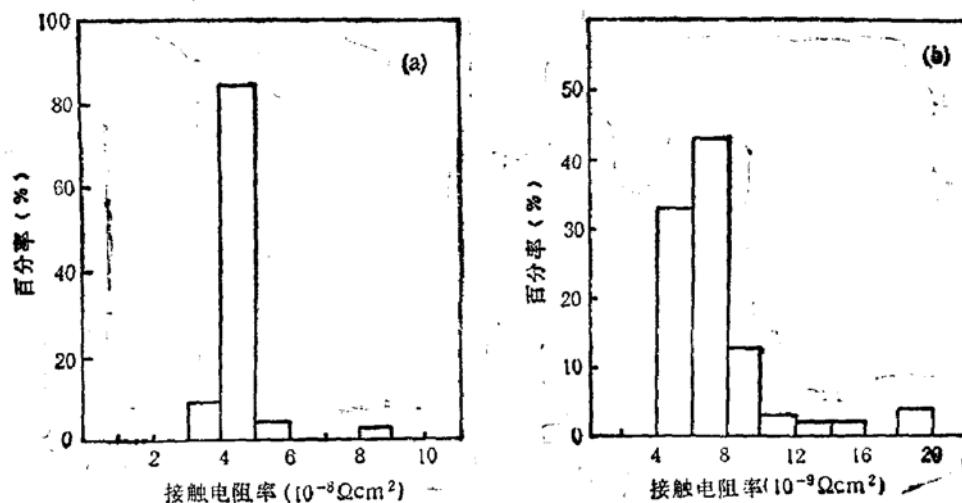


图 6 接触电阻率分布直方图
(a) Al/W/TiN/Al 结构 (b) Al/W/TiW/Al 结构

为考察上述结构的热稳定性,对 Al/W/TiN/Al 和 Al/W/TiW/Al 结构分别在 500°C 和 550°C N_2 气氛中进行 30 分钟退火处理。利用 AES 深度谱研究不同退火温度下 Al/W 界面的变化情况,分析结果如图 7 和图 8 所示。

图 7(a)、图 7(b) 和图 7(c) 分别为 Al/W/TiN/Al 结构样品未退火、500°C 和 550°C、30 分钟退火后的 AES 深度谱。对比图 7 的(a)、(b)、(c) 不难发现,退火时钨扩散

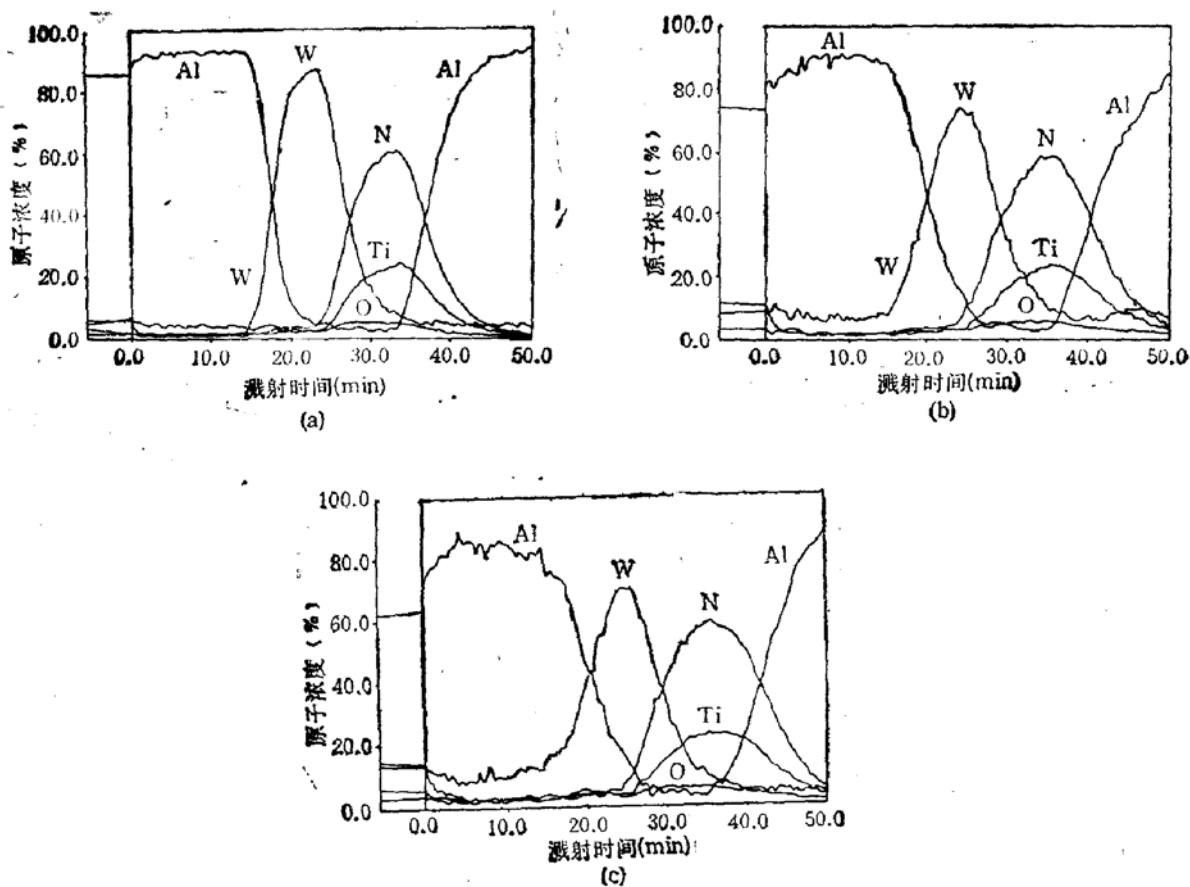


图 7 Al/W/TiN/Al 结构在不同退火条件下的 AES 谱

(a) 未退火 (b) 500℃、30 分钟 N₂ 退火 (c) 550℃、30 分钟 N₂ 退火

进入铝膜中，随退火温度的升高，扩散进入铝中的钨含量增加。在 550℃、30 分钟退火条件下，铝膜中钨的含量约 10% 左右。与此同时，铝也向钨膜扩散，但扩散深度较小，钨膜中铝含量很低。如果钨膜达到一定厚度，铝向钨膜的扩散不会穿透钨薄膜。图 8 所示为 Al/W/TiW/Al 结构经 550℃、30 分钟退火后的 AES 深度谱。从图中可以明显看出，扩散到钨膜中的铝远未穿透钨膜。上述结果表明，CVD-W 作连通孔填充材料还能起防止 Al 扩散的阻挡层作用，热稳定性温度达 550℃。

为研究 Al/W 在退火前后相结构的变化，我们利用 X 光衍射谱分别分析了 Al/W/TiW 结构样品在未退火和经 500℃、550℃、30 分钟退火后的相结构。图 9 所示结果表明，经过退火处理后，Al 衍射峰逐步减弱，在 Al 峰与 W 峰之间出现了新的 Al-W 合金的衍射峰。随退火温度升高到 550℃，Al 衍射峰很弱，Al-W 合金峰进一步增强。而在整个过程中，W 衍射峰的变化不大。此结果说明，在较高温处理过程中，Al 和 W 不仅互扩散，而且形成 Al-W 合金。此合金相的出现对前面所述结构的特性有可能产生影响。

Al/W/TiW/Al 结构经 500℃、550℃、30 分钟退火后，测量接触电阻。与退火前比较（经 440℃ 合金），结果见表 1。由表 1 可知，500℃ 退火后，接触电阻基本没有变化；550℃ 退火后，接触电阻有所增加。对比 X 光衍射分析结果，初步认为 550℃ 退火条件下接触电阻的变化，可能由于生成 Al-W 合金相引起的。

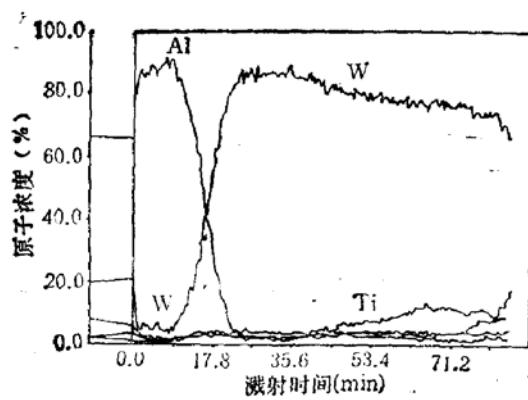


图 8 Al/W/TiW/Al
结构经 550℃, 30min
退火后的 AES 深度谱

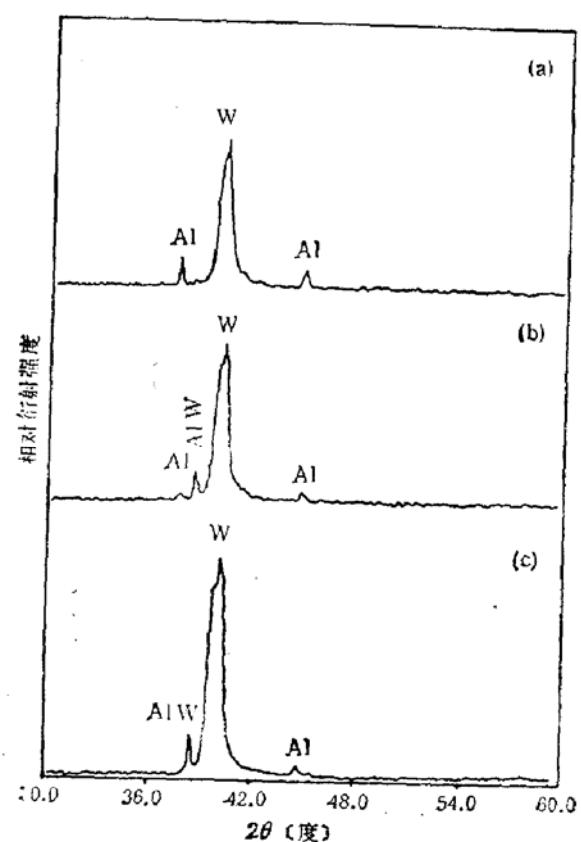


图 9 Al/W/TiW 结构在不同退火条件下的 XRD 谱
(a) 未退火 (b) 500℃, 30 分钟 N₂ 退火
(c) 550℃, 30 分钟 N₂ 退火

表 1 退火对 Al/W/TiW/Al 结构接触电阻影响

退火温度(℃)	退火前 R_c (Ω)	退火后 R_c (Ω)
500	0.025	0.025
550	0.022	0.032

*接触孔尺寸 $4 \times 4 \mu\text{m}^2$ 。

四、结 论

利用 H₂ 还原 WF₆ 反应在 α -Si/TiN/Al 和 TiW/Al 衬底上淀积了 CVD-W 膜，淀积钨膜质量较好，膜纯度在 85% 以上，薄膜由单一 α 相构成，并具有选择性。Al/W/TiN/Al 和 Al/W/TiW/Al 结构的平均接触电阻率分别为 $4.6 \times 10^{-9} \Omega\text{cm}^2$ 和 $7.7 \times 10^{-9} \Omega\text{cm}^2$ ，远低于难熔金属硅化物同硅的欧姆接触电阻率。两种结构的热稳定性良好，能满足多层金属平坦化互连技术中互连层连接孔填充的要求。

参 考 文 献

- [1] Robert S. Blewer, *Solid-State Technology*, November 1986, P117.
- [2] R. V. Joshi, S. B. Bradsky, T. Buce'ot, M. A. Jaso and R. Vittecht, Proc. VMIC Conference 1989, June,

P1113.

- [3] R. V. Joshi, D. Moy, S. Brodsky, A. Charai, L. Krusin-Elbaum, P. J. Restle, T. N. Nguyen and C. S. Ober, *Appl. Phys. Lett.*, 54(17), 1672(1989).
- [4] 张国炳, 徐立, 陈文茹, 武国英等, 第七届全国半导体与集成技术及硅材料学术年会论文集, P21, (1991).

Characteristics of Al/W/TiN/Al and Al/W/TiW/Al Structures

Wu Guoying, Hao Yilong, Xu Li, Zhang Guobing and Liu Xiaohua

Institute of Microelectronics, Peking University, Beijing 100871

(Received 16 October 1991; revised manuscript received 20 February 1992)

Abstract

The characteristics of tungsten LPCVD deposited on α -Si/TiN/Al and TiW/Al substrates using H_2 reaction with WF_6 are investigated. The contact resistance, interface properties and thermal stability of Al/W/TiN/Al and Al/W/TiW/Al structures were measured and analysed. High quality tungsten film can be selectively deposited on the substrates. The specific contact resistivity of Al/W/TiN/Al and Al/W/TiW/Al is about $10^{-8}\Omega\text{cm}^2$, which is much lower than that of silicide/silicon contact. The thermal stability of the two structures is quite good. The requirements of multilevel metal planarized interconnects can be satisfied with using TiN or TiW as baffle on Al, and using CVD W as via filling.

PACC: 6855, 8110B, 8115H