

亚微米 MOSFET 热载流子蜕变的 二维计算机模拟和分析

张锡盛 何新平 李志坚

清华大学微电子所,北京 100084

1991年11月14日收到; 1992年3月7日收到修改稿

本文建立了包括热载流子发射和界面电荷生成的热载流子蜕变模型,考虑了界面电荷对发射的反馈影响。以 PISCES 程序为基础,建立了模拟热载流子蜕变的二维程序。模拟并分析了 $0.75 \mu\text{m}$ MOSFET 在不同偏压下的蜕变,模拟结果和实验符合得相当好。

EEACC: 2560R, 2560B

一、引言

随着 MOSIC 集成度的提高,器件尺寸越来越小,而电源电压没有相应缩小,使器件内部电场常处于极限状态,热载流子蜕变效应成为影响器件可靠性的突出问题,引起了许多学者的关注,已发表了一系列实验和分析文章^[1,2,3]。由于热载流子蜕变效应主要包括热载流子的产生、发射、陷落几个物理过程,而且界面损伤沿沟道不均匀分布,尚有许多问题有待进一步研究,尤其是对亚微米器件的热载流子蜕变效应。

由于亚微米器件漏端附近复杂的电场、载流子浓度分布,对亚微米器件的热载流子蜕变效应的准确分析只有在器件数值模拟程序基础上才能进行。我们在前人工作和自己实验基础上,采用了幸运电子(Lucky Electron)模型^[4]和 Hofmann 的双载流子注入蜕变模型^[2],首次准确地考虑了注入 SiO_2/Si 界面的电荷对热载流子发射的反馈影响,计算出界面损伤分布随时间的变化。在我们已加入碰撞电离项的二维器件模拟程序 PISCES 基础上^[5],开发了模拟热载流子蜕变效应的程序,用该程序对一系列效应的分析结果与实验得到了很好的符合。本文讨论的是 N型 MOSFET,有效沟道长度 $0.75 \mu\text{m}$,栅氧厚度 250 \AA ,结深 $0.3 \mu\text{m}$,源、漏结掺杂及沟道掺杂由 SUPREM III 计算出,并输入到 PISCES 中去。

二、模型及算法

为模拟热载流子蜕变,必须模拟两个“串联”的物理过程,即热载流子的发射及界面电荷的产生。我们的模拟结果证明用幸运电子模型^[4]计算热载流子的发射几率是比较成功的。设 x 轴为沿沟道长度方向从源到漏, y 轴为沿深度方向从 SiO_2/Si 界面到衬底,则热载流子发射电流密度为:

$$J(x) = q \int_0^{\infty} p_1(x, y) p_2(x, y) n(x, y) dy, \quad (1)$$

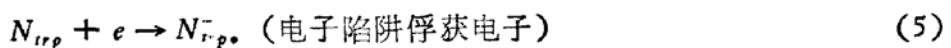
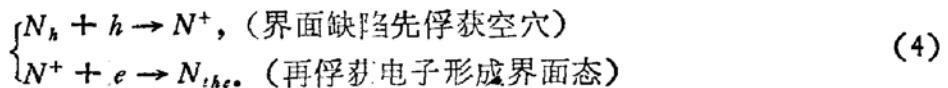
其中 p_1 为单个载流子发射到 SiO_2 中的几率, p_2 为向上发射频率^[6], n 为载流子浓度。

$$p_1 = \frac{1}{4} \frac{qE_x \lambda}{\phi_b} \cdot e^{-\frac{\phi_b}{qE_x \lambda}} \cdot e^{-y/\lambda}, \quad (2)$$

$$p_2 = \frac{8}{3} \pi \frac{qE}{mV_{dsat}}, \quad (3)$$

上式中 E_x 为横向电场强度, ϕ_b 为 SiO_2/Si 势垒高度, λ 为平均自由程, E 为电场强度, V_{dsat} 为饱和漂移速度, m 为有效质量。(1)、(2)、(3)式适用于电子和空穴, 计算时代入不同的参数即可。(2)式中 ϕ_b 考虑了镜像力势垒降低和隧穿势垒降低。

热载流子发射到 SiO_2 中, 将有一部分形成各种带电中心, 主要有界面态和陷阱电荷。因为 C. Hu 的界面态产生模型^[1]难以解释预先空穴注入后, 器件蜕变大大增强的实验结果^[7]。所以我们采用 Hofmann 的双载流子注入模型^[2], 同时认为电子单独也可产生负的电子陷阱电荷, 即:



分别写出微分方程:

$$\begin{cases} \frac{dN^+}{dt} = \frac{1}{q} j_h \sigma_h [N_h - N^+ - N_{th}] - \frac{1}{q} j_e \sigma_e N^+, \\ \frac{dN_{th}}{dt} = \frac{1}{q} j_e \sigma_e N^+. \end{cases} \quad (6)$$

$$\frac{dN_{trp}^-}{dt} = \frac{1}{q} j_e \sigma_{trp} [N_0 - N_{trp}^-]. \quad (7)$$

(6)、(7)式中, N_h , N^+ , N_{th} , N_0 , N_{trp}^- 分别为界面空穴陷阱密度, 空穴陷阱电荷密度、界面态密度、界面电子陷阱密度、界面电子陷阱电荷密度, j_h , j_e 为发射的热电子、空穴电流密度, σ_h , σ_e , σ_{trp} 为俘获截面。

解得:

$$\begin{cases} N^+ = c_1 e^{-At} + c_2 e^{-Bt}, \\ N_{th} = -\frac{B}{A} c_1 e^{-At} - c_2 e^{-Bt} + c_3. \end{cases} \quad (8)$$

$$N_{trp}^- = N_0 - c_4 e^{-j_e \sigma_{trp} t}. \quad (9)$$

其中 $A = \frac{1}{q} j_h \sigma_h$, $B = \frac{1}{q} j_e \sigma_e$, c_1 , c_2 , c_3 , c_4 为待定常数, 假设 $t = 0$ 时, N^+ , N_{th} , N_{trp}^- 分别为 N_0^+ , N_{th0} , N_{trp0}^- , 则 $t \rightarrow \infty$ 时, $N^+ \rightarrow 0$, $N_{th} \rightarrow N_h$, $N_{trp}^- \rightarrow N_0$, 由此得:

$$\begin{cases} c_1 = (N_{th0} + N_0^+ - N_b) / (1 - B/A), \\ c_2 = \left(N_b - \frac{B * N_0^+}{A} - N_{th0} \right) / (1 - B/A), \end{cases} \quad (10)$$

$$\begin{cases} c_3 = N_b, \\ c_4 = N_0 - N_{irp0}. \end{cases} \quad (11)$$

显然界面 x_0 点总电荷为:

$$Q|_{x=x_0} = N^+|_{x=x_0} - N_{th}|_{x=x_0} - N_{irp}^-|_{x=x_0} \quad (12)$$

为突出蜕变的主要因素, 我们假设所有电荷都处于 SiO_2/Si 界面; 没有考虑热载流子在 SiO_2 中的复杂的运动情况; 认为俘获截面与电场等因素无关, 为一常数; 并假设界面态在任何偏压条件下均为负电荷特性。

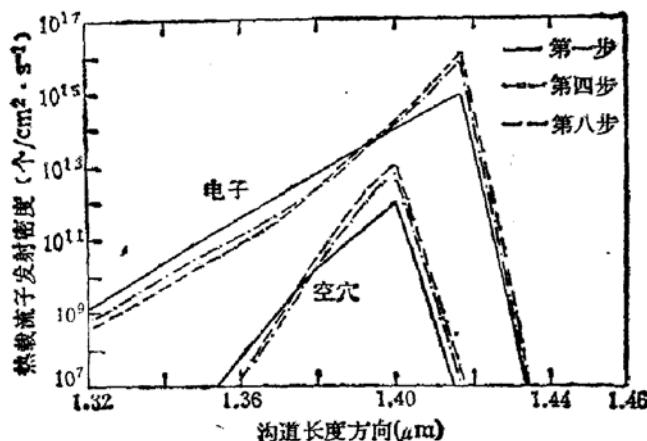


图 1 不同时间热载流子发射密度沿沟道分布

对亚微米器件蜕化的计算, 必须考虑界面电荷对器件内部电场、载流子分布的影响, 即对热载流子发射的影响。我们将蜕变时间分成若干时间段, 假设当界面任一点的界面电荷变化 $\Delta Q = 10^{11}/\text{cm}^2$ 为一个时间步长, 在一个时间步长内, 近似认为界面电荷对热载流子的发射的影响是一定的, 即发射几率不变。在下一个时间步长开始时, 重新计算器件内部电场分布和载流子分布, 进而得出这一时间步长内的热载流子发射几率。图 1 为计算出的不同时间的热载流子发射

密度(等于 j/q) 沿 x 方向的分布(其中 $x = 1.4 \mu\text{m}$ 为漏结位置, 下同), 可以看出这个反馈影响是相当大的。

器件阈值电压的变化也是由程序自动求出的, 对亚微米器件而言, 由 I-V 曲线斜率定开启电压有一定任意性。我们定义 $V_D = 0.1\text{V}$ 时, $I_{ds} = 0.1\mu\text{A} * \frac{W}{L}$ 时对应的栅电压为阈值电压。由 PISCES 叠代计算出一定界面电荷下的阈值电压, 叠代公式为:

$$V_T^{k+1} = V_T^k - \frac{I_d|_{V_g=V_T^k} - I_{ds}}{\left. \frac{\partial I_d}{\partial V_g} \right|_{V_g=V_T^k}}. \quad (13)$$

其中 $I_d|_{V_g=V_T^k}$ 为栅压 V_g 为 V_T^k 时的漏端电流, V_T^k 为第 k 步叠代时的栅电压值, $I_d|_{V_g=V_T^k}$ 由 PISCES 程序计算出。

我们以二维器件模拟程序 PISCES 为基础, 自洽地加入碰撞电离项^④, 来准确地模拟电应力实验条件下器件内部电场、载流子分布。并且以此为基础, 开发了一个给定电应力条件和蜕变时间, 能自动模拟直流热载流子蜕变效应的程序。首先计算出热载流子发射几率, 预测时间步长及界面形成电荷, 然后在下一个时间段开始时, 计算已产生的电荷对发射的反馈影响及阈值电压的改变, 再预测这一时间段步长及形成电荷。显然, 程序必须

模拟两种工作方式,一是电应力条件, V_D , V_G 很高, 泊松、载流子连续方程耦合紧密, 采用 Newton 算法。另一是开启条件, 采用 Gummel 算法以减少计算量。PISCES 重复交替模拟两种工作条件, 程序自动完成两种算法的切换。

三、实验结果的模拟与分析

用前述程序模拟了 $0.75 \mu\text{m}$ MOSFET 在 $V_D = 7\text{V}$, 蜕变时间 6 小时, 不同栅压下器件的蜕变。如图 2 所示, 模拟结果和实验结果⁷符合得相当好。参数选取如下。 $N_s = 2 \times 10^{12}/\text{cm}^2$, $N_b = 1 \times 10^{12}/\text{cm}^2$, 电子的 Si/SiO₂ 势垒高度 $\phi_{bs} = 3.2\text{eV}$, 空穴 $\phi_{bp} = 3.8\text{eV}$ ^[8], $\sigma_s = 10^{-13}\text{cm}^2$, $\sigma_e = 10^{-15}\text{cm}^2$, $\sigma_{trp} = 10^{-19}\text{cm}^2$, 电子平均自由程 $\lambda_s = 70\text{\AA}$, 空穴 $\lambda_p = 50\text{\AA}$, 由于我们缺乏 σ 、 λ 的实验数据, 文献发表的数据又相当分散。我们只能采用试拟合的方法。但这些数据接近大多数文献发表的结果, 表明我们这个模型的合理性。

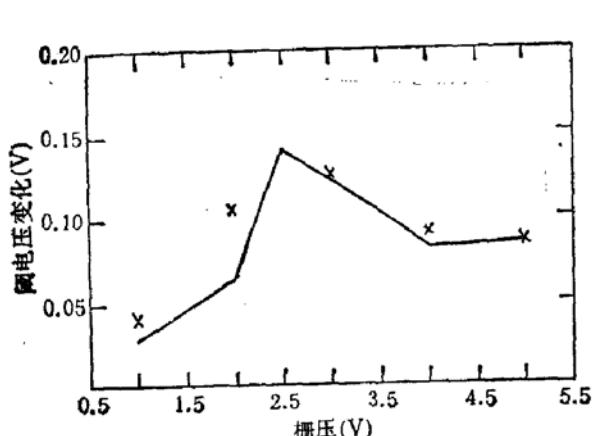


图 2 阈值电压蜕变的模拟与实验结果对比(漏压为 7V , 源、衬接地, 蜕变时间为 6 小时。×—实验结果——模拟结果)

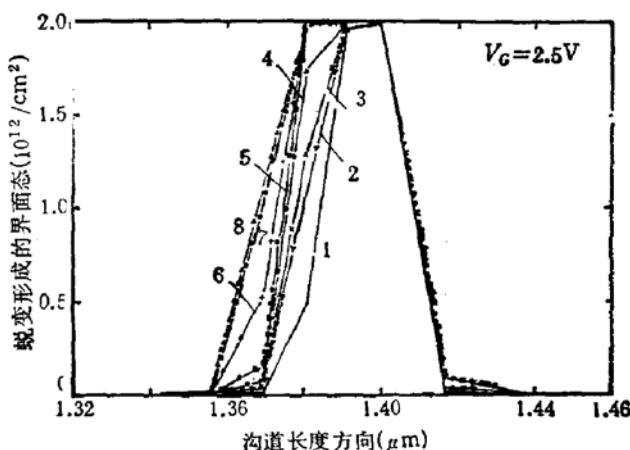


图 3 蜕变形成的界面态沿沟道分布随时间变化(漏压 $V_D = 7\text{V}$ 源、衬接地, 栅压 2.5V , 蜕变时间为 6 小时, 漏结位于 1.40\mu m 处, 下同)

$V_G = 2.5\text{V}$ 时, 即 $V_G \approx \frac{1}{2}V_D$ 时, 蜕变最强。为计算 6 小时器件蜕变, 一共计算了八步。图 3 为蜕变形成的界面态沿沟道分布随时间变化(所标数字为每一时间段结束时对应的数量, 下同)。热载流子的发射密度强烈依赖横向电场, 在漏结附近最大, 界面态首先在最大注入点处形成, 随着时间增加, 界面态在最大注入点处饱和, 界面损伤的位置向源端移动, 使蜕变加大。

图 4 为 $V_G = 1\text{V}$ 时, 界面电荷分布随时间的变化。在蜕变最初, 界面总电荷为正, 随着时间增加, 陷阱空穴电荷俘获电子形成界面态, 界面呈负电荷特性。实验观察到在低栅压条件下, 阈值电压随蜕变时间的变化是先减少再增加⁷, 与此相符。

根据我们的模拟结果, 固定漏电压情况下, 注入热空穴电流在 $V_G = 1\text{V}$ 时最大, 随 V_G 增加而减少。而注入的热电子电流在 $V_G = V_D = 7\text{V}$ 时最大, 在 $V_G = \frac{1}{2}V_D$ 时, 注

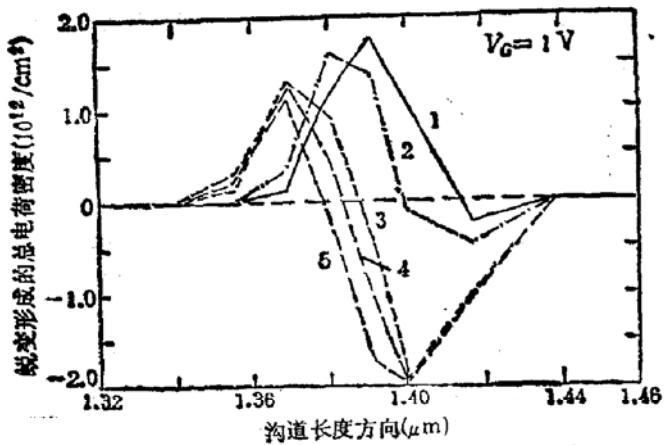


图 4 蜕变形成的界面总电荷沿沟道分布随时间变化 ($V_D = 7V$, 源衬接地, 栅压为 1 V, 蜕变时间为 6 小时)

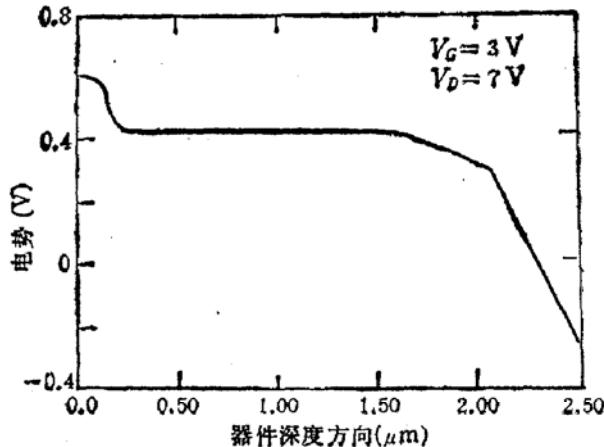


图 5 空穴堆积时源、衬结势垒电势分布

入 SiO_2 中的热空穴、热电子密度都较大, 形成的界面态密度较大, 蜕变最强。在 $V_G = 1 \text{ V}$ 左右, 空穴的影响较大。 $V_G = V_D$ 时, 形成的界面态较少, 大部分是电子陷阱电荷。我们这个模拟结果和有关实验结果^[3]是基本一致的。

我们的实验结果表明, 对亚微米器件而言, 衬底电流已不能很好地标志器件蜕变了^[7]。从前述分析知, 蜕变受栅电压调制这个效应, 亚微米器件与长沟器件基本相同, 只是空穴的影响更大一些。而亚微米器件的衬底电流不仅受栅电压调制, 即和沟道中横向电场有关, 而且受空穴在源端堆积效应的影响。亚微米器件漏端存在强烈的碰撞电离, 产生的空穴在很强的横向电场作用下, 先移动到源端, 再流向衬底, 并且在源端堆积^[8]。空穴在源端的堆积将降低源衬结势垒, 图 5 为这种情况下的源衬结势分布, 可以看出源衬结势垒大约降低约 0.4 V。这相当在寄生 NPN 管(源-衬-漏)的基极加 0.4 V 左右正偏压, 使衬底电流包括一个 NPN 管的基极电流分量, 衬底电流受栅压调制减弱。当固定漏极电压而变化栅电压时, 衬底电流的变化比长沟器件平缓, 已不能很好地标志器件蜕变了。

四、总结

本文建立了热载流子蜕变模型, 并模拟和分析了 $0.75 \mu\text{m}$ MOSFET 的蜕变。与已发表的模拟结果相比^[2,6], 我们的物理模型更完备准确, 所用参数都有明确的物理意义。用我们开发的程序, 不仅可以了解蜕变的物理机制, 而且可以模拟正常工作电压时器件的蜕变, 这是一般电应力实验难以做到的。如果进一步考虑热载流子(尤其是热空穴)在 SiO_2 中的运动, 则可以模拟动态蜕变效应。在本文中, 只考虑了热载流子在界面的俘获效应, 大大简化了界面缺陷产生的动力学机制。另外, 没有考虑界面态电荷随 MOSFET 表面费米势的变化, 这些都是今后进一步工作方向。

致谢: 感谢清华大学微电子所 CAD 室全体同志的支持和帮助。

参 考 文 献

- [1] C. Hu *et al.*, *IEEE Trans. Electron Devices*, **32**, 374(1985).
- [2] K. R. Hofmann *et al.*, *IEDM*, 104(1984).
- [3] P. Heremans *et al.*, *IEEE Trans. Electron Devices*, **35**, 2194(1988).
- [4] S. Tam *et al.*, *IEEE Trans. Electron Devices*, **31**, 1116(1984).
- [5] 张锡盛, 何新平, 李志坚, 半导体学报,(1993年待发表).
- [6] P. Roblin *et al.*, *IEEE Trans. Electron Devices*, **35**, 2229(1988).
- [7] 程玉华, 清华大学博士论文,(1989).

Two Dimensional Computer Simulation and Analysis on Hot-Carrier Degradation of Submicron MOSFET

Zhang Xisheng, He Xinping and Li Zhijian

Institute of Microelectronics, Tsinghua University, Beijing 100084

(Received 14 November 1991; Revised manuscript received 7 March 1992)

Abstract

A model of hot-carrier degradation including hot-carrier emission and the surface charge generation is proposed. We have considered the feedback of surface charge to the carrier emission process. A two dimensional simulation program of hot-carrier degradation has been developed based on PISCES. The degradation of $0.75 \mu\text{m}$ MOSFET under different biases have been simulated and analysed. The simulation results are in good agreement with the experiment results.

EEACC: 2560R, 2560B