

GSM BE 外延生长 GeSi/Si p-n 异质结二极管*

刘学锋 王玉田 刘金平 李建平 李灵霄 孙殿照 孔梅影 林兰英

(中国科学院半导体研究所 北京 100083)

摘要 用气态源分子束外延(GSMBE)法生长了掺杂 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ 合金并试制了 p-n 异质结二极管, X 射线双晶衍射和二极管 I - V 特性表明, $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ 合金的完整性与异质结界面的失配位错是影响异质结二极管反向漏电的主要原因 通过控制 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ 合金的组分及厚度, 我们获得了较高质量的 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ p-n 异质结二极管材料, 其反向电压为 -5V 时, 反向漏电流密度为 $6.1\mu\text{A}/\text{cm}^2$.

PACC: 6855, 7865

外延制备 GeSi/Si HBT 异质结器件材料的主要困难在于生长具有良好结晶完整性的 GeSi 合金与控制异质结的掺杂 由于 Ge, Si 之间存在着较大的晶格失配度(4.2%), 因此生长在 Si 衬底上的 GeSi 合金受到应变的作用而产生四方畸变, 当合金层厚超过一临界值 h_c 时^[1], 应力的作用将使外延层中产生失配位错或形成岛状生长, 外延层中的位错通常会导致器件退化和失效 另一方面, 优良的外延生长环境和妥善的衬底化学处理亦是获得优质 GeSi/Si 异质结材料与器件的关键因素, 因为外延中非有意引入的杂质或缺陷都有可能形成非辐射复合中心, 从而引起漏电或成为成核中心产生失配位错^[2~4]. Ross^[4]等曾报道过应变 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ p-n 异质结二极管的 I - V 特性及其退化原因, 在他们研制的 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ p-n 结二极管中($x = 0.2$, $t_{\text{GeSi}} = 200\text{nm}$)观察到较大的 p-n 结反向漏电流, 他们将此归结为界面处存在的失配位错, 这些失配位错通常为了 Burgers $a/2 \ 110$ 型, 并易于在 {111} 面上滑移而形成穿透位错, 同时, 二极管的反向击穿特性较软 降低 GeSi 合金的厚度至 100 nm 及合金上生长一 Si 盖层, 击穿特性有所改善, 在台面二极管结构的侧墙上用 SiO_2 钝化后, p-n 结反向 I - V 特性趋于稳定, 文中认为消除位错成核源进而降低界面失配位错是获得稳定二极管 I - V 特性的基础

我们曾报道过用乙硅烷 (Si_2H_6) 和固态锗 (Ge) 为源分子束外延法 (GSMBE) 生长 GeSi

* 国家九五科技攻关项目

刘学锋 男, 副研究员, 从事低维半导体材料的 MBE 生长及性质研究

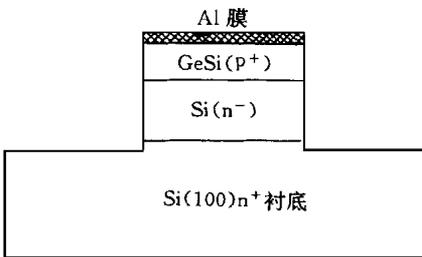
王玉田 男, 研究员, 从事低维半导体结构的 X 射线双晶衍射研究

刘金平 男, 博士生, 从事低维半导体材料的 MBE 生长及性质研究

1997-12-22 收到, 1998-02-06 定稿

合金, 良好的结晶完整性可以通过控制 Ge_xSi_{1-x} 合金组分及厚度^[5], 即控制 Ge 炉温度, 生长温度和合金生长速率获得 此外, 通过以磷烷(PH_3)和硼烷(B_2H_6)为 n 型和 p 型掺杂剂对外延层进行掺杂, 我们亦能较好地控制合金中的掺杂分布^[6, 7]. 本文在此基础上报道 GSMBE 生长 GeSi/Si p-n 异质结二极管材料及其二极管的直流传输特性, 我们的结果表明, 在没有作侧墙钝化的台面二极管结构中, 亦能获得较高质量的 GeSi/Si 二极管 $I-V$ 特性

有关 GSMBE 系统(国产 IV 型)及 Ge_xSi_{1-x} 合金的生长请参见文献[5~ 7] 我们制备了



不同合金组分及厚度的 $Ge_xSi_{1-x}/Si/Si(100) P^+/n^-/n^+$ 台面二极管结构材料, 图 1 为该二极管结构的示意图, 所用衬底为掺 Sb ($0.005 \sim 0.009 \Omega \cdot cm$) 的 Si (100) 2 英寸单面抛光晶片, 有关二极管结构参数见表 1. 二极管的制作过程为, 首先在外延好的 $Ge_xSi_{1-x}/Si/Si(100)$ 材料表面上淀积一层 Al 膜, 然后经光刻刻出直径为 $300 \mu m$ 的圆, 经 Al 反刻后, 用 SF_6 气体作反应离子刻蚀, 刻出深度为 $3 \sim 4 \mu m$ 的侧墙, 形成台面二极管结构作 $I-V$ 特性测量, 考察其反向漏电与击穿特性

图 1 $Ge_xSi_{1-x}/Si/Si(100) P^+/n^-/n^+$ 台面二极管结构示意图

表 1 二极管结构参数及有关测试结果

样品	x	(n ⁻) Si 层		(p ⁺) GeSi 层		理想因子 <i>m</i>	反向击穿 V_R/V
		厚度/nm	浓度/ cm^{-3}	厚度/nm	浓度/ cm^{-3}		
A	0	600	8.0×10^{15}	120	2.0×10^{19}	1.2~1.3	9.0
B	0.14	180	2.5×10^{16}	133	8.0×10^{18}		4.0
C	0.13	250	2.0×10^{16}	72	1.0×10^{19}	1.3~1.4	8.0
D	0.135	300	1.5×10^{15}	80	1.0×10^{19}	1.4~1.5	8.5

图 2 为样品 B 及 C 的 (004) X 射线双晶衍射摇摆曲线, 其中, 样品 B 及 C 的合金衍射峰与衬底峰的偏差分别为 $\Delta\theta = 0.43^\circ$ 及 $\Delta\theta = 0.40^\circ$; 若近似按共格生长条件估算, 可得出样

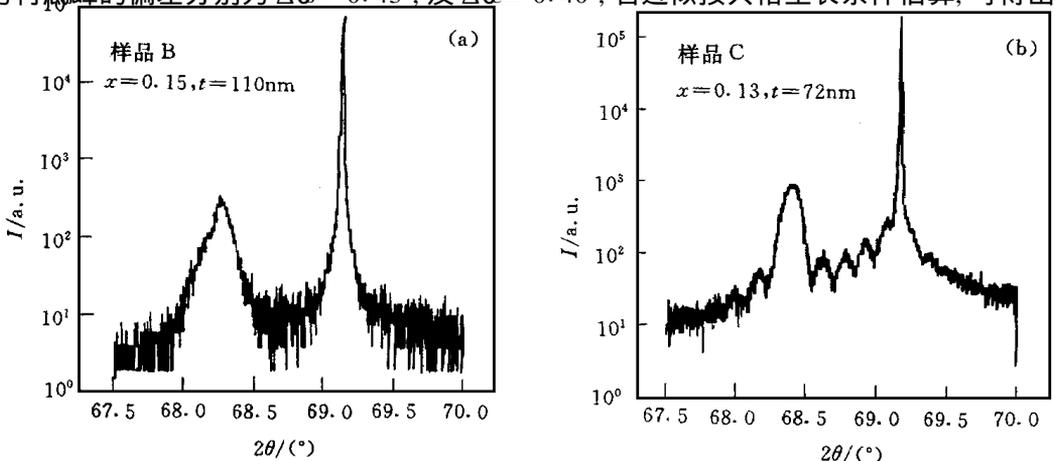


图 2 样品 B 及 C 的 (004) X 射线双晶衍射摇摆曲线

品B 及C 的 Ge 组分分别为 $x_B = 0.147$ 和 $x_C = 0.137$, 其 GeSi 合金厚度由椭圆偏振仪测定为 $t_B = 133\text{nm}$ 和 $t_C = 72\text{nm}$, 根据 Matthew s-Blakeslee^[11]和 People-Bean^[8]的临界厚度与组分的关系模型, 可以看出两样品的 GeSi 层厚度皆超过MB 模型的临界厚度而小于 PB 模型的临界厚度, 因而可认为其处于半共格区, 因此有必要考查其失配位错密度大小 T sa^[9]根据体系能量最小原理, 给出了平衡状态下的位错密度与晶格失配及厚度关系式为

$$\rho = f / b \cos \lambda - [(1/8\pi h \cos^2 \lambda) (1 - \nu \cos^2 \beta) / (1 + \nu)] \ln (4h/b) \tag{1}$$

式中 f 为晶格失配度; b 为 Burgers 矢量; ν 为泊松系数; h 为厚度; β 为 Burgers 矢量与位错线之夹角; λ 为 Burgers 矢量与异质结界面上位错线法向的夹角 通过 X 射线双晶衍射测量样品B 及C 的(004) 及(224) 衍射, 可以定出两样品的垂直应变和水平应变分别为 $\epsilon_B = 1.02 \times 10^{-2}$, $\epsilon_C = 6.3 \times 10^{-4}$ 及 $\epsilon_B = 1.0 \times 10^{-2}$, $\epsilon_C = 5.6 \times 10^{-4}$. 根据 Poisson 关系, f 与 ϵ 与 ϵ 应满足

$$f = [(1 - \nu) / (1 + \nu)] \epsilon + [2\nu / (1 + \nu)] \epsilon \tag{2}$$

从而得到晶格失配度为 $f_B = 6.04 \times 10^{-3}$ 及 $f_C = 5.87 \times 10^{-3}$. 由式(1) 计算其失配位错密度为 $\rho_B = 2.8 \times 10^5 \text{cm}^{-1}$ 及 $\rho_C = \rho_B = 2.7 \times 10^5 \text{cm}^{-1}$, 然而, 两样品的 TEM 分析表明, 其失配位错密度皆小于 10^3cm^{-1} , 结果表明即使 GeSi 层厚度皆超过理论计算的临界厚度, 但由于位错成核的动力学原因, 导致共格生长的实际临界厚度高于理论计算的临界厚度^[8], 对于实际临界厚度的估算, 还需考虑过剩应力的影响^[9,10].

图3 分别为样品B 及C 的二极管 I - V 特性曲线, I - V 特性经 HP 4155A 特性仪测量得到 由载流子扩散-漂移决定的 p-n 结二极管正向 I - V 特性可由式^[3] $I = I_0 \exp(qV / m kT)$ 描述, 理想二极管的 m 值为 1. 对样品C, 当 $V_F < 0.6\text{V}$ 时, m 值变化范围在 1.3~ 1.4 之间; 当 $V_F > 0.6\text{V}$ 时, I 随 V 以一定的斜率增加, 表明 p-n 结耗尽层中除扩散-漂移电流外, 还应考

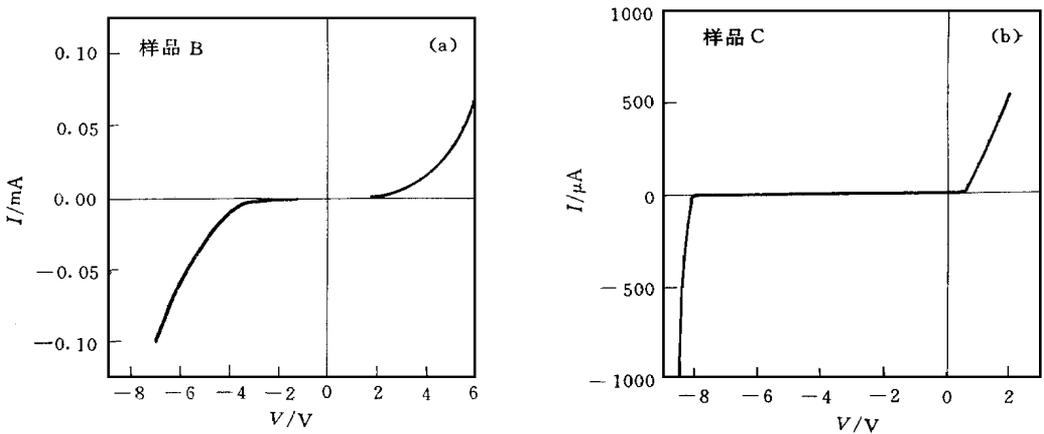


图3 样品B 及C 的二极管 I - V 特性曲线

虑复合电流的影响 对样品B, 随电压的增加正向电流增加缓慢, 可见 p-n 结耗尽层中复合电流较大, 异质界面处的缺陷是产生这种复合电流的主要原因 此外, 样品B 及C 的开启电压较为接近, 约 0.45V, 比 Si 二极管的开启电压 $V_{Si}^T = 0.7\text{V}$ 小, 我们认为 GeSi/Sip-n 二极管开启电压比 Si 小的原因是异质界面处价带偏移 (ΔE_V) 造成的

二极管反向 I - V 特性表明, 样品C 具有较为小的反向漏电流及较硬的反向击穿特性,

其中,反向电压为 -5V 时,漏电流约 $6.1\mu\text{A}/\text{cm}^2$,该结果与文献[11]报道的 -5V 反压时漏电流为几个 mA/cm^2 相当,表明我们的材料在该指标已达到实用器件级水平.样品B具有较大的反向漏电流及较软的反向击穿特性,产生较大反向漏电的主要原因被认为与 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ 合金的结晶完整性与异质界面的失配位错有关.文献[4]对反向漏电流大小与由失配位错产生的陷阱中心进行了分析,指出无论陷阱位于位错的什么部位(如Kinks或位错线上)都能有效地成为复合中心而产生漏电流.对样品B及C而言,若考虑实际临界厚度因素,可以认为样品C仍处于共格范围,而样品B已弛豫,因此 GeSi 合金的结晶完整性与异质界面处的失配位错是产生反向漏电流过大的主要原因.二极管较软的反向击穿特性亦可认为是由于外延层中的穿透位错所致.然而,异质结二极管中反向漏电与位错密度的关系,位错产生的漏电与不纯物引起的漏电对二极管 $I-V$ 特性的影响等仍值得进一步研究^[10].

作为小结,我们用GSMBE法成功地生长了掺杂 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ 合金并试制了 $p-n$ 异质结二极管.X射线双晶衍射结果表明,通过控制 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ 合金组分及厚度,可以获得具有较高结晶完整性与较低的异质界面失配位错密度的合金材料,结合X射线双晶衍射分析和二极管的 $I-V$ 特性表明,界面处失配位错是影响异质结二极管反向漏电的主要原因.在优化 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ 合金的生长条件下,我们获得了较高质量的 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}p-n$ 异质结二极管材料,其反向电压为 -5V 时,反向漏电流密度为 $6.1\mu\text{A}/\text{cm}^2$.

参 考 文 献

- [1] J. W. Matthews and A. E. Blakeslee, *J. Cryst. Growth*, 1974, **27**: 265
- [2] W. G. Oldham and A. G. Milnes, *Solid-State Electron.*, 1964, **7**: 153
- [3] S. M. Sze, *Semiconductor Devices: Physics and Technology*, (Wiley, New York, 1985).
- [4] F. M. Ross, R. Hull, D. Bahnck *et al.*, *J. Vac. Sci. Technol.*, 1992, **B10**: 2008
- [5] 刘学锋, 李建平, 刘金平, 等, *功能材料与器件学报*, 1997, **3**: 127.
- [6] 刘学锋, 刘金平, 李建平, 等, 全国第四届分子束外延会议, 无锡, 1997, 120
- [7] 刘学锋, 刘金平, 李建平, 等, *半导体学报*, 1997, **19**: 389
- [8] R. People and J. C. Bean, *Appl. Phys. Lett.*, 1985, **47**: 322
- [9] J. Y. Tsao, *Material Fundamentals of Molecular Beam Epitaxy*, (Academy Press, Inc., San Diego, 1993).
- [10] X. F. Liu, Y. T. Wang, J. P. Liu, *et al.*, to be published
- [11] C. A. King, J. L. Hoyt, J. F. Gibbons, *IEEE Trans. Electron Devices*, 1989, **16**(10): 2093

Growth of GeSi/Si p-n Heterojunction Diode Materials by Gas-Source MBE

Liu Xuefeng, Wang Yutian, Liu Jinping, Li Jianping, Li Lingxiao,
Sun Dianzhao, Kong Meiyang, Lin Liyang

(Institute of Semiconductors, The Chinese Academy of Sciences, Beijing 100083)

Received 12 December 1997, revised manuscript received 6 February 1998

Abstract Ge_xSi_{1-x}/Si p-n heterojunction diode materials have been successfully grown by gas-source MBE. It is found that the Ge_xSi_{1-x} alloys crystalline qualities and the misfit dislocations in the hetero-interfaces are of crucial influence on the reverse leakage current. High-quality *I-V* character of the diodes can be obtained by adjusting and optimizing the alloy thickness and Ge molar fractions. A reverse leakage current density of $6.1 \mu\text{A}/\text{cm}^2$ is observed at -5V .

PACC: 6855, 7865