

AlN 薄膜室温直接键合技术*

门传玲^{1,2} 徐 政¹ 安正华² 吴雁军² 林成鲁²

(1 同济大学材料学院微电子所, 上海 200092)

(2 中国科学院上海微系统与信息技术研究所 信息功能材料国家重点实验室, 上海 200050)

摘要: 采用离子束增强沉积技术在 100mm 硅片上制备大面积均匀 AlN 薄膜, 原子力显微镜(AFM)显示其表面平整光滑, 均方根粗糙度(RMS)为 0.13nm, 满足直接键合的需要。同时, 采用智能剥离技术成功实现了室温下 AlN 与注氢硅片的直接键合, 形成了以 AlN 薄膜为埋层的 SOI 结构, 即 AlN 上的硅结构(SOAN)。用扩展电阻、卢瑟福背散射-沟道、剖面透射电镜等技术分析了所形成的 SOAN 结构。

关键词: AlN 薄膜; 智能剥离; 绝缘层上硅

PACC: 8160C

中图分类号: TN 304. 9

文献识别码: A

文章编号: 0253-4177(2003)02-0216-05

1 引言

当今微电子技术领域, 绝缘层上硅(SOI)材料因其独特的性能优势而备受青睐。SOI 材料中, 绝缘埋层的存在实现了器件制作层(顶层 Si)与衬底的电学隔离, 而且使各单元器件的隔离在工艺上更易于实现, 并且隔离效果优异, 这大大降低了传统硅器件中影响器件速度性能的各种寄生效应, 因而 SOI 材料被广泛应用于高速、低耗、高密集成电路。然而, 传统 SOI 材料通常采用 SiO_2 作为绝缘埋层, 而 SiO_2 的热导较低, 仅为 $0.014\text{W} \cdot \text{cm}^{-1} \cdot \text{K}^{-1}$ 。当器件处于高速、大功率运行状态时, 器件的热效应将使器件温度不断上升。此时 SiO_2 埋层在实现了电学隔离的同时, 由于其热导瓶颈作用使得器件也处于热隔离的状态, 热量无法迅速散去, 从而导致严重的自加热效应。自加热效应的存在严重阻碍了传统 SOI 材料在高密高功率集成电路中的应用。AlN 材料其热导约是 SiO_2 的 200 倍($3.2\text{W} \cdot \text{cm}^{-1} \cdot \text{K}^{-1}$), 而且具有良好的绝缘性能。电阻率大、击穿场强高、化学和热稳定性能好、热膨胀系数与 Si 相近等优异性能使得以 AlN 为绝缘埋层的 SOI 结构

(即 SOAN 结构)更为诱人。迄今为止, 人们已经采用了多种方法进行 AlN 薄膜的制备研究, 比如分子束外延(MBE)^[2]、反应溅射^[3,4]、化学气相沉积(CVD)^[5,6]、脉冲激光沉积(PLD)^[7,8]等等。与上述几种方法相比, 离子束增强沉积(IBED)^[9~11]技术是一种很有竞争力的 AlN 薄膜制备技术, 可以更精确地控制沉积参数, 控制薄膜组分和厚度, 并且制得的 AlN 薄膜与 Si 衬底具有良好的粘附性。在我们以前的工作中, 已经详细研究过 IBED 方法制备的 AlN 性质与制备工艺的依赖关系, 结果在文献[11]中予以报道。本文在以前工作基础上, 首次采用 IBED 技术制备了高平整度的 AlN 薄膜, 并采用智能剥离(smart-cut process)技术成功地制备了 SOAN 结构材料。最后采用扩展电阻(SRP)、卢瑟福背散射-沟道(RBS/C)技术、剖面透射电镜(XTEM)等技术对形成的 SOAN 结构进行了表征。迄今为止, 只有 Bengtsson 等人^[12]报道了采用反应溅射方法制备 AlN 薄膜后通过键合和背刻蚀技术制备以 AlN 为埋层的 SOI 材料, 但只给出了一张键合后样品在红外灯下的图片, 不足以证实键合成功, 也未对键合后的样品进行任何表征, 并且再未见到后续的相关报道。我们利用智能剥离技术制备 SOAN, 无需后续

* 国家重点基础研究专项经费(No. G20000365)与国家自然科学基金(批准号: 69976034 和 90101012)资助项目

门传玲 女, 1970 年出生, 博士研究生, 主要从事微电子及固体电子学的研究。

2002-04-12 收到, 2002-07-22 定稿

©2003 中国电子学会

的背刻蚀过程,节省了成本,简化了工艺步骤,是更具有实用性和竞争力的技术。

2 实验

图 1 给出了本文工作的思路,即利用智能剥离技术^[13]制备所需 SOAN 结构的主要步骤:

(1) 向 100mm 硅片 A 中注入氢离子(剂量: $6 \times 10^{16}/\text{cm}^2$; 能量: 150keV)。

(2) 在 100mm 硅片 B 上,采用 IBED 方法生长 AlN 薄膜。在沉积过程中,用电子枪以 0.05nm/s 速率蒸发纯 Al,同时用束流 5mA、能量 20keV 的氮离子束($40\% \text{N}^+$ 、 $60\% \text{N}_2^+$)轰击单晶 Si 衬底。Al 蒸发和 N 注入共同导致最后 AlN 薄膜的形成。

(3) 硅片 A 和硅片 B 在室温下亲水键合,其中硅片 B 上覆盖有 AlN 薄膜。

(4) 两步热处理。键合上的两硅片在第一步热处理(450°C)过程中,硅片 A 从注氢形成的气泡层处裂开,将上层硅转移到硅片 B 上,形成所需 SOAN 结构。然后在氮气保护下 1100°C 热退火 1h 以便加强键合强度。

用透射电镜(XTEM)、扩展电阻(SRP)、卢瑟福背散射-沟道(RBS/C)技术研究得到的 SOI 结构。XTEM 照片是在 JEM-4000EX 测量仪上得到的。

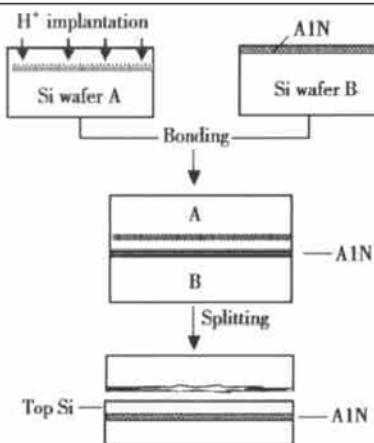


图 1 利用智能剥离技术制备 SOAN 材料工艺过程

Fig. 1 Process of fabricating SOAN structure with AlN buried layer by the smart-cut method

3 结果和讨论

为了采用智能剥离技术制备所需的 SOAN 结

构,用 IBED 方法得到的 AlN 薄膜必须具有光滑的表面以满足键合的需要。典型的键合需要硅片表面平均粗糙度在 $0.1\sim 0.2\text{nm}$ 之内。为此,考察样品的表观形貌,做了原子力显微镜测试。从图 2 显示的二维和三维 AFM 照片可以看到 AlN 样品表面均匀平坦,起伏很小。AFM 测试结果还表明,AlN 薄膜表面均方根粗糙度(RMS)为 0.13nm ,达到键合的要求。

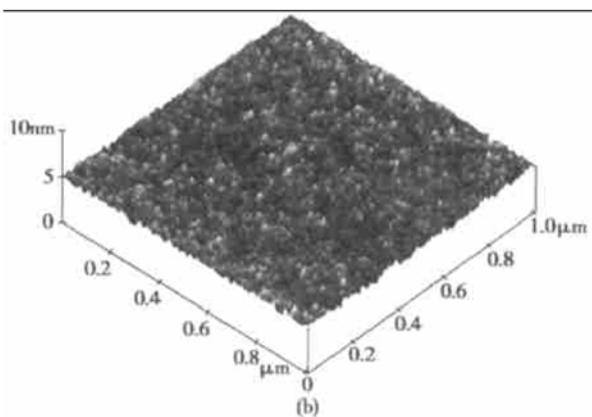
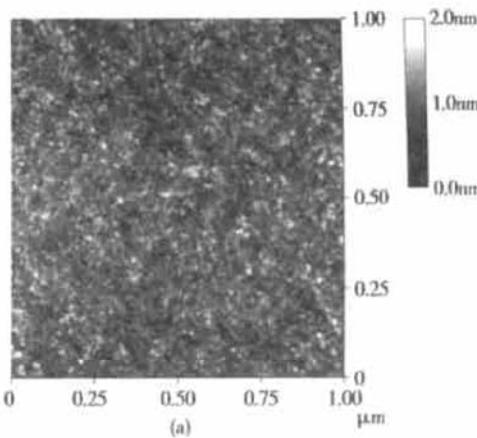


图 2 (a) AlN 样品的二维 AFM 照片;(b) AlN 样品的三维 AFM 照片

Fig. 2 (a) AFM two-dimensions micrograph of AlN sample; (b) AFM three-dimensions micrograph of AlN sample

用透射电镜技术来观测得到的 SOAN 结构。从图 3 左边的照片可以清晰地看到成功地形成了 SOAN 三层结构。上层硅厚度约 $1.2\mu\text{m}$ 与 TRIM-96 模拟程序计算的结果一致。另外,从照片上还可发现 AlN 埋层厚度均匀,连续地覆盖了整个硅衬底。为了进一步研究,对三层结构的上界面即键合界面进行了高分辨透射电镜(high-resolution TEM)观测。从图中可以明显看到,上层硅和 AlN 界面平

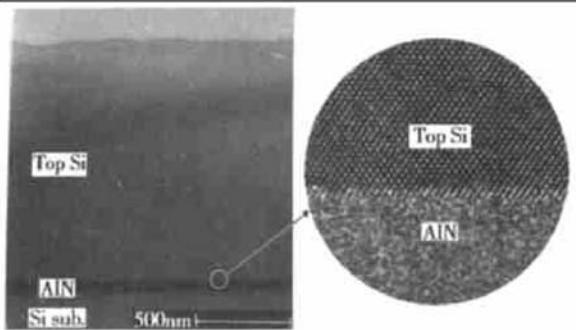


图 3 SOAN 结构的剖面透射电镜照片(左边)和上层硅与 AlN 埋层界面的高分辨透射电镜照片(右边)

Fig. 3 Cross-sectional TEM micrograph of the SOAN sample (left) and high-resolution XTEM image of the top Si/buried AlN interface (right)

坦陡直, 界线分明, 并且上层硅单晶质量良好, 没有可观测到的缺陷。同时, 从此图还可推出 AlN 层厚度约为 60nm, 其微结构为非晶。这使得此 AlN 非常适合用作 SOAN 材料的绝缘埋层, 因为与晶态的 AlN 相比, 它可减少因晶界造成的漏电流^[14]。进一步的研究表明, 非晶 AlN 由于缺少柱状生长、晶粒及线位错从而降低由此带来的漏电流^[15]。此外, 上层硅的选区电子衍射图(图 4)证实它具有与衬底硅相比拟的单晶质量, 完全满足器件制造的要求。



图 4 顶层硅的选区电子衍射图

Fig. 4 Select-area electron diffraction spot of top silicon

为了研究 SOAN 结构中顶层硅的电学性能, 测试了 SOAN 样品的扩展电阻, 实验结果如图 5 所示。从图中可以清楚地看到 SOAN 结构的三层结构, 即顶层硅、AlN 绝缘埋层和衬底硅。从表面至 $1.25\mu\text{m}$ 处, 呈现一平台, 电阻大小为 $2 \times 10^4 \Omega$, 表明

顶层硅的厚度为 $1.25\mu\text{m}$, 这与 XTEM 结果吻合, 同时顶层硅电学性质均匀稳定。扩展电阻曲线在 $1.25\mu\text{m}$ 处出现非常陡峭的变化, 显示出顶层硅与 AlN 埋层界面陡直。此外, AlN 埋层绝缘性能良好, 厚度约 60nm, 与 XTEM 结果一致。

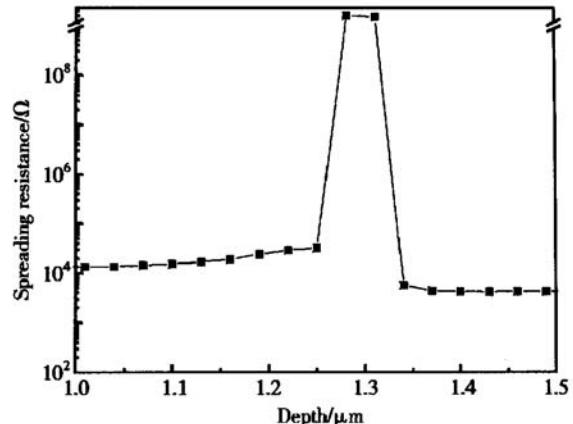


图 5 SOAN 结构的扩展电阻

Fig. 5 Spreading resistance profile of SOAN sample

运用卢瑟福背散射-沟道技术, 研究了 SOAN 结构。图 6 是键合片经 450°C 热处理裂开后的 SOAN 结构的 RBS/C 结果。从图中可以清楚地看出顶层 Si、AlN 埋层和 Si 衬底的三层结构。由于常规 RBS 是利用各元素和入射离子的弹性碰撞, 所以质量轻的元素散射截面较小, 得到信号较小, 容易淹没在重元素的信号及背景噪声中。在我们得到的 SOAN 结构中, 埋层 AlN 层中 Al 和 N 都是比顶层

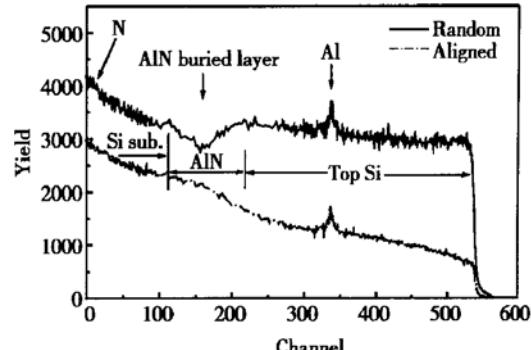


图 6 SOAN 结构的 RBS/C 谱

Fig. 6 RBS/C spectra of SOAN sample

及衬底 Si 元素要轻, 所以在 RBS 结果中只在 335 道附近探测到微弱的 Al 信号(如图所示)。图中沟道谱的沟道产额约为 23%, 比一般 SOI 的顶层 Si 沟道产额要大, 这是由于顶层 Si 经过了 H 离子注

入,含有大量的注入损伤. 经过 1100℃的高温退火以后,注入损伤会大幅减少,沟道产额会明显减小,晶体质量明显改善. 由于埋层 AlN 不是单晶结构,沟道谱接近随机谱信号,沟道信号的基准谱迅速增加,因此在 Si 衬底中沟道谱信号明显比顶层 Si 要大.

4 结论

本文首次成功地利用智能剥离技术得到了 SOAN 结构. 采用 IBED 方法可以在 Si 衬底上直接生长 AlN 薄膜,其表面微粗糙度仅为 0.13nm,满足了室温下直接与 Si 键合的要求. XTEM 证实了 SOAN 结构的形成, SRP 和 RBS/C 的实验结果都表明形成的 SOAN 结构呈现出类似于 SOI 结构的较好的电学和结构性质.

参考文献

- [1] Nicolas G, Autric M, Production of a metallic thin film on AlN surface by UV laser radiation. *Appl Surf Sci*, 1997, 109/110: 477
- [2] Fan Z Y, Rong G, Browning J, et al. High temperature growth of AlN by plasma-enhanced molecular beam epitaxy. *Mater Sci Eng*, 1999, B67: 80
- [3] Randriamora F, Bruyere J C, Deneuville A. Synthesis of AlN by reactive sputtering. *Mater Sci Eng*, 1997, B50(1): 272
- [4] Dimitrova V I, Manova D I, Dechev D A. Study of reactive DC magnetron sputtering deposition of AlN thin films. *Vacuum*, 1998, 49(1): 193
- [5] Khan A H, Messe J M, Stacy T, et al. Electrical characterization of aluminum nitride films on silicon grown by chemical vapor deposition. *Mat Res Soc Symp Proc*, 1994, 339(5): 637
- [6] Kaya K, Takahashi H, Shibata Y, et al. Synthesis and surface acoustic wave properties of AlN thin films fabricated on (001) and (110) sapphire substrates using chemical vapor deposition. *Jpn J Appl Phys, Part 1*, 1997, 36(5A): 2837
- [7] Vispute R D, Wu H, Narayan J. Epitaxial growth of AlN thin films on silicon (111) substrate by pulsed laser deposition. *Appl Phys Lett*, 1995, 67(27): 4724
- [8] Verardi P, Dinescu M, Stanciu C, et al. A parametric study of AlN thin films grown by pulsed laser. *Mater Sci Eng*, 1997, B50(1): 223
- [9] Bengtsson S, Bergh M, Choumas M, et al. Applications of aluminum nitride films deposited by reactive sputtering to silicon-on-insulator. *Jpn J Appl Phys*, 1996, 35: 4175
- [10] He Xiangjun, Yang Size, Tao Kun, et al. Formation of AlN films by Al evaporation with nitrogen ion beam bombardment. *Mater Chem Phys*, 1997, 51(2): 199
- [11] Men C L, Xu Z, Zheng Z H, et al. Preparation of AlN films by ion-beam-enhanced deposition. *Chin Phys Lett*, 2001, 18(9): 1282
- [12] Watanabe Y. Aluminium nitride thin films prepared by ion beam assisted deposition method. *Surf Eng*, 1998, 14(5): 427
- [13] Bruel M. Silicon on insulator material technology. *Electron Lett*, 1995, 31: 1201
- [14] Hubbard K J, Schlom D G. Thermodynamic stability of binary oxides in contact with silicon. *J Mater Res*, 1996, 11(8): 2757
- [15] Adam T, Kolodzey J, Swann C P, et al. The electrical properties of MIS capacitors with AlN gate dielectrics. *Appl Surf Sci*, 2001, 175/176: 428

Room-Temperature AlN Direct Bonding^{*}

Men Chuanling^{1,2}, Xu Zheng¹, An Zhenghua², Wu Yanjun² and Lin Chenglu²

(1 Institute of Microelectronic Materials, School of Material Science & Engineering, Tongji University, Shanghai 200092, China)

(2 State Key Laboratory of Functional Materials for Informatics, Shanghai Institute of Microsystem and Information Technology, The Chinese Academy of Sciences, Shanghai 200050, China)

Abstract: AlN films are grown on 100mm Si(100) substrate by ion-beam-enhanced deposition (IBED) technique. AFM result shows a smooth surface, with RMS value of 0.13nm. Furthermore, for the first time, a novel silicon-on-aluminum-nitride (SOAN) structure is successfully fabricated by room-temperature bonding of AlN with a hydrogen-implanted Si wafer through the smart-cut process. Spreading resistance profile (SRP), Rutherford backscattering spectrometry-channeling (RBS/C) and cross-section transmission microscopy (XTEM) are used to characterize the obtained SOAN structure.

Key words: AlN films; smart-cut process; silicon-on-insulator

PACC: 8160C

Article ID: 0253-4177(2003)02-0216-05

* Project supported by Special Funds for Major State Basic Research Projects(No. G20000365) and National Natural Science Foundation of China(Nos. 69976034 and 90101012)

Men Chuanling female, was born in 1970, PhD candidate, major in microelectronics and solid-state electronics.

Received 12 April 2002, revised manuscript received 22 July 2002

© 2003 The Chinese Institute of Electronics