

一种适用于 2.4GHz ISM 射频波段的全集成 CMOS 压控振荡器*

王海永 林 敏 李永明 陈弘毅

(清华大学微电子学研究所, 北京 100084)

摘要: 提出了一种频率可调范围约 230MHz 的全集成 LC 压控振荡器(VCO)。该压控振荡器是用 6 层金属 $0.18\mu\text{m}$ 的标准 CMOS 工艺制造完成。采用 MOS 晶体管和电容组合来实现等效变容管, 为降低芯片面积仅使用一个片上螺旋电感, 并实施了低电压、低功耗的措施。测试结果表明, 该压控振荡器在电源电压为 1.8V 的情况下功耗约为 10mW, 在振荡器中心频率为 2.46GHz 时的单边带相位噪声为 $-105.89\text{dBc/Hz@ } 600\text{kHz}$ 。该压控振荡器可以应用于锁相环电路或频率综合器中。

关键词: 压控振荡器; 模拟电路; 射频; 变容管; 互补金属氧化物半导体晶体管

EEACC: 1230B; 7250E; 1230

中图分类号: TN409

文献标识码: A

文章编号: 0253-4177(2003)03-0322-05

1 引言

压控振荡器(VCO)广泛应用于通信系统电路中, 尤其是锁相环电路、时钟恢复电路和频率综合器中^[1]。压控振荡器的主要性能指标包括运行的频率范围、电压-频率转换的线性度、调谐范围、相位噪声和制造成本等。压控振荡器实现的方式有松弛振荡器^[2]、环型振荡器^[3]和 LC 振荡器^[4]。松弛振荡器典型的指标是最高振荡频率为几百兆赫兹, 相位噪声为 $-120\text{dBc/Hz@ } 1\text{MHz}$ 。环型振荡器的振荡频率虽然可以达到 GHz 的频段, 其典型的相位噪声为 $-94\text{dBc/Hz@ } 1\text{MHz}$, 相位噪声性能比较差。一般来说, 这种相位噪声只能通过增加功耗来减少, 它们之间有一种线性关系^[4]。因此, 为了获得好的相位噪声性能, 在 2.4GHz 的 ISM 频段主要用 LC 振荡器。

本文提出了一种新的单片集成 LC VCO, 可以用于 2.4GHz 的 ISM 频段。该电路不需要任何片外元件, 利用晶体管和电容组合构成了等效的变容管, 为了减小芯片面积, 在电路设计中只使用了一个片

上电感, 同时把低压和低功耗等因素考虑在电路的设计中。

2 电路结构

本文提出的压控振荡器结构如图 1 所示。其振荡的核心电路是电感和电容的并联谐振结构。为电感 L 提供负阻的管子由两对交叉耦合的管子构成, 一对是由 PMOS 晶体管 M5 和 M6 组成, 另一对是由 NMOS 晶体管 M7 和 M8 组成。基于低电压和低功耗的考虑, 在靠近电源端和靠近地端的地方分别加入了限流、限压的 PMOS 晶体管 M3 和 NMOS 晶体管 M4。同时, 振荡器的两对输出缓冲器(分别由 M9 和 M10, M11 和 M12 组成)的高电平端也连接在限流、限压的 PMOS 晶体管 M3 的漏端, 目的同样是降低缓冲器的功耗。PMOS 晶体管 M0 和 NMOS 晶体管 M2 为偏置电路。

本文中的变容管结构采用的是 MOS 晶体管和电容组合所形成的等效变容管, 如图 2 所示。这里的电容是通过金属-绝缘层-金属之间的电容所形成

* 国家重点基础研究专项经费资助项目(编号: G200036508)

王海永 男, 博士研究生, 主要研究方向为无线局域网中射频前端的 CMOS IC 设计和数模混合信号电路的设计。

2002-03-22 收到, 2002-11-05 定稿

©2003 中国电子学会

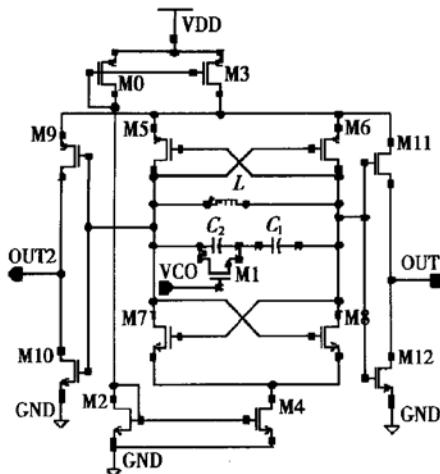


图 1 压控振荡器的电路结构

Fig. 1 VCO architecture

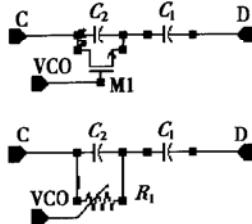


图 2 MOS 晶体管和电容构成的等效变容管电路

Fig. 2 Equivalent varactor circuit realized by combining MOS transistor and capacitors

的. 通过电容 C_2 和晶体管 M1 并联, 然后再与电容 C_1 相串联形成等效变容管. 当控制晶体管 M1 的栅端的电压变化时, 晶体管 M1 的源漏端就可以看作一个非线性的可变电阻, 于是, 电路结构就变化为电容 C_2 和可变电阻 R_1 并联, 然后再与电容 C_1 串联形成等效变容管. 于是, 节点 C 和节点 D 之间的阻抗 Z_{CD} 可表示如下:

$$\begin{aligned} Z_{CD} &= \frac{1}{j\omega C_1} + \frac{R_1}{j\omega C_2 R_1 + 1} \\ &= \frac{1}{j\omega} \left[\frac{1}{C_1} + \frac{1}{C_2 + \frac{1}{R_1^2 \omega^2 C_2}} \right] + \frac{R_1}{1 + R_1^2 \omega^2 C_2^2} \end{aligned} \quad (1)$$

当 R_1 的值趋于无穷大时, (1) 式就近似为:

$$Z_{CD} = \frac{1}{j\omega C_1} + \frac{1}{j\omega C_2} \quad (2)$$

这相当于电容 C_1 和电容 C_2 串联, 这是等效变容管电容的最小值.

当 R_1 较小时, (1) 式就近似为:

$$Z_{CD} = \frac{1}{j\omega C_1} + R_1 \quad (3)$$

这相当于电容 C_1 和一个很小值的电阻 R_1 串联形成等效变容管, 这是等效变容管的电容值的最大值, 即电容 C_1 的值, 而小阻值的电阻 R_1 就可以近似看作电容 C_1 的内阻.

于是, 等效变容管的可调电容的范围就确定了. 下面就看晶体管 M1 如何在控制电压变化时等效为一个可变阻值的电阻. 图 2 中晶体管 M1 的栅极电压即是压控振荡器压控电压的输入端, 当该电压变化时, 晶体管 M1 源漏两端的电阻可以近似地表示为:

$$R_1 = \frac{1}{K(V_{GS} - V_{TH}) - V_{DS}} \quad (4)$$

其中 K 为晶体管 M1 的跨导常数; V_{TH} 表示晶体管 M1 的阈值电压; V_{GS} 为晶体管 M1 的栅源电压; V_{DS} 为晶体管 M1 的漏源电压.

振荡器中的平面螺旋电感也是设计的关键, 因为它不仅仅具有电感值, 同时还有很多的寄生电阻和电容. 在本设计中, 直接应用了 TSMC 的平面螺旋电感模型, 在该电感模型中, 考虑的寄生参数包括: 电感金属线的串联电阻、螺旋电感的两个中心抽头之间产生的耦合电容、电感金属线通过氧化层和衬底之间形成的电容、电感金属线覆盖区域的硅衬底本身的电阻和硅衬底本身的电容.

由于 LC 振荡器的谐振频率可以表示为:

$$\omega = \frac{1}{\sqrt{LC}} \quad (5)$$

从(1)式中可以提取总的等效电容 C_T 为:

$$\frac{1}{C_T} = \frac{1}{C_1} + \frac{1}{C_2 + \frac{1}{R_1^2 \omega^2 C_2}} \quad (6)$$

由(5)、(6)两式可以获得 VCO 的输出频率 ω_{OUT} 和可变电阻 R_1 之间的关系:

$$\omega_{OUT} \propto \left[\frac{1}{C_1} + \frac{1}{C_2 + \frac{1}{R_1^2 \omega^2 C_2}} \right]^{\frac{1}{2}} \quad (7)$$

上述(7)式是一个超越方程, 求解需要数值的方法, 但通过下面的定性分析可知, 可变电阻和输出频率之间是单调变化的.

对于某一固定的 ω 值, 当电阻 R_1 增加时, 由(7)式可知, 振荡器的输出频率 ω_{OUT} 增加, 也即 ω 增加; 而对于一定的电阻 R_1 , 当 ω 增加时, 由(7)式可知, 振荡器的输出频率 ω_{OUT} 增加, 也即 ω 增加.

由(4)式可知, 控制电压 V_{GS} 与可变电阻 R_1 成

反比,于是,结合(7)式可以知道,压控振荡器的输出频率随控制电压的增加而降低。

该压控振荡器仅用了一个在片螺旋电感,好处有以下几点:首先,电感的数量少就意味着电路的损耗小;再者,电感数量越少,则在片的寄生效应就越小,可以大大提高电路的性能;还有,电感数量少就表明芯片的面积很小,可以降低制造的成本。

3 模拟和测试结果及分析

为了验证上述的设计思路,用 TSMC 提供的 $0.18\mu\text{m}$ 的 CMOS 模型进行了电路的仿真和模拟。模拟工具是 Cadence 的 SpectreRF 仿真器。SpectreRF 仿真器中的 PSS 软件包具有对振荡器中心频率提取的功能,PNOISE 软件包可以模拟某一个中心频率下振荡器的相位噪声性能。利用该仿真软件,对图 1 电路进行了仿真模拟。仿真过程中,考虑了测试时可能引入的寄生效应,主要是芯片压焊点的寄生电阻和寄生电容、压焊点到测试端之间的引线所形成寄生电感。部分模拟结果如表 1 所示。

表 1 部分参数的测试结果与模拟结果的比较

Table 1 Comparison of simulation result with test result in some parameters of VCO

参 数	模拟结果	测试结果
可调频率范围/GHz	2.0~2.5	2.2~2.46
2.46GHz@ 600kHz 相位噪声/(dBc·Hz ⁻¹)	-115	-105
功耗/mW	7	10.8

图 1 电路用 TSMC 6 层金属、 $0.18\mu\text{m}$ 标准 CMOS 工艺全集成并进行了流片和测试。流片版图如图 3 所示。电源电压为 1.8V,当控制电压从 0 扫描到 2V 时,输出频率的变化范围在 2.2~2.46GHz 之间,也即可调范围约 230MHz,功耗约为 10mW。当控制电压为 0.7V 时,VCO 输出的功率频谱密度波形如图 4 所示。测试输出功率频谱的仪器是工作频率范围为 100Hz~8GHz 的 ADVANTEST R3265A 频谱分析仪。在图 4 中,测试分辨率带宽为 10kHz,频率扫描带宽为 2MHz,纵轴为每格 10dB。由图可知,此时 VCO 的单边带相位噪声为 $-105.89\text{dBc}/\text{Hz}$ @ 600kHz(由测试的功率频谱曲线按照相位噪声的定义计算而来,具体过程是:首先从输出功率频谱曲线读出中心频率处的频谱能量到距离中心频率 600kHz 位置处的频谱能量,从频谱仪上可以测量到两者之间的差为 -65.89dB ,如图 4 中的两个亮点之间的差)。由于相位噪声定义的 1Hz

带宽情况下的能量比值,而频谱仪的分辨率带宽为 10kHz,所以实际测试得到的相位噪声应该为 $-65.89 - 10\lg 10\text{kHz} = -105.89\text{dBc}/\text{Hz}$ 。该测试获得相位噪声性能与模拟结果相比较,相差大约 10dB,其主要原因是 VCO 电路的设计中没有做 50Ω 的输出驱动,测试时也没有做阻抗的匹配,而频谱仪的输入阻抗为 50Ω ,这样,由微波原理可知,从 VCO 输出到频谱仪上的信号有较大的衰减。而 VCO 输出幅度(功率)减小,则相位噪声性能就变差^[4]。于是,可以认为是阻抗匹配不一致引起模拟和测试的相位噪声性能之间有小的差异。

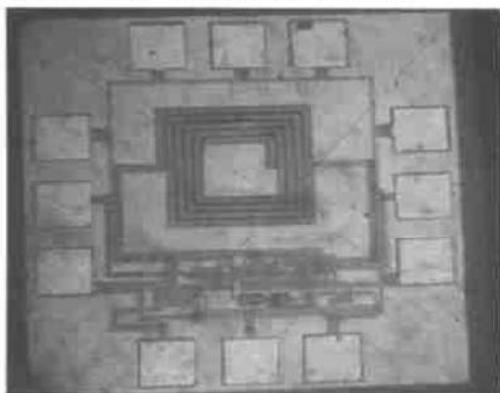


图 3 压控振荡器版图

Fig. 3 Layout of VCO

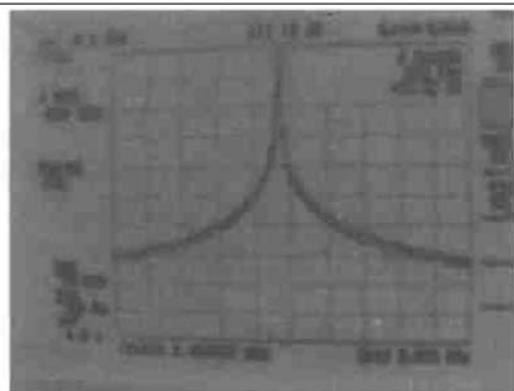


图 4 电源电压为 1.8V,控制电压为 0.7V 时,VCO 输出的功率频谱密度波形

Fig. 4 Output spectrum of VCO when the control voltage being 0.7V and the power supply being 1.8V

VCO 控制电压和 VCO 输出频率之间的关系曲线如图 5 所示。在图 5 中,控制电压小于 0.7V 的测试结果没有给出,原因是在控制电压小于 0.7V 时,图 1 中的晶体管 M1 处于微弱的导通区域,其源漏两端的电阻值非常大。由(2)式可知,等效变容管的电容值不变,于是,控制电压在 0~0.7V 变化时,振

荡器的输出频率基本保持不变, 所以本文提出的压控振荡器的有效可调电压的范围大于 0.7V.

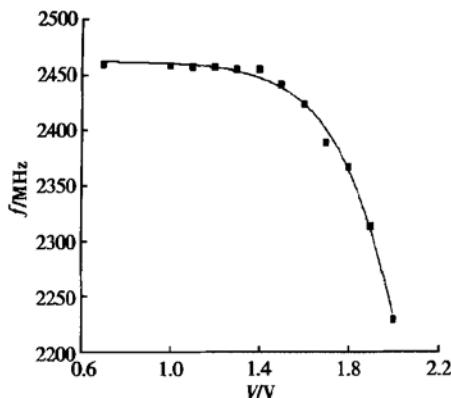


图 5 压控振荡器的控制电压和输出频率之间的曲线

Fig. 5 Curve of control voltage vs output frequency of VCO

对(7)式的分析可知, 可变电阻的变化和输出频率之间是单调但非线性的关系, 也说明压控振荡器的控制电压和输出频率之间是单调但非线性的关系. 而且当图 1 中控制晶体管 M1 栅极的电压线性变化时, 晶体管 M1 经历不同工作区域, 如线性区、饱和区和截止区, 其两端的电阻 R_1 也发生变化且线性度不同. 由于上述原因致使压控振荡器的控制电压和输出频率之间的关系是单调而非线性的关系, 这与图 5 的测试结果相吻合. 为了进一步提高线性度, 可以设想用多条类似于图 5 中的曲线平移然后再叠加的方法, 就可以提高线性度, 具体的简单实现途径就是用多组如图 2 所示的等效变容管并联, 不同组的等效变容管结构的 M1、 C_1 和 C_2 的取值成一定的设计比例, 就可以使线性度得到很大的提高.

部分参数的测试结果与模拟结果都列在表 1 中, 对比表 1 可知, 电路模拟结果和测试结果是非常

接近的. 这说明 Cadence 的 SpectreRF 仿真工具精确性比较高, TSMC 提供的模型参数对寄生参数的考虑比较完善, 同时也证明电路仿真时对压焊点和引线的寄生参数的考虑是合理的. 当然, 对于工作在 2.4GHz 频段的电路而言, 版图设计也很重要, 高频信号要进行精心的布局和布线, 遵循的主要原则是: 高频信号线要尽可能短, 不要交叉.

4 结论

本文提出了一种全集成的 LC VCO, 可以工作于 2.4GHz 的 ISM 频段, 在设计中采用晶体管和电容组合实现等效变容管, 并且考虑了低电压和低功耗的设计. 同时, 本文提出的压控振荡器结构只使用了一个在片电感, 这既节省了芯片面积, 又获得了好的电路性能, 因为电感数量少带来的优点是寄生效应小、损耗小. 本文设计的压控振荡器采用 6 层金属 $0.18\mu\text{m}$ 的标准 CMOS 工艺进行了流片, 测试结果表明电源电压为 1.8V 时, 功耗约为 10mW, VCO 的可调频率范围约为 230MHz, 在中心频率为 2.46GHz 时的单边带相位噪声为 -105.89dBc/Hz @ 600kHz, 测试和模拟的结果相吻合, 可以应用到锁相环或频率综合器电路中.

参考文献

- [1] Razavi B. Monolithic phase-locked loops and clock recovery circuits. IEEE Press, 1995
- [2] Wu J T. A bipolar 1GHz multi-decade monolithic variable frequency oscillator. ISSCC Digest of Technical Papers, 1990: 106
- [3] Ware K M, Lee H S, Sodini C G. A 200MHz CMOS phase-locked loop with dual phase detectors. IEEE J Solid-State Circuits, 1989, 24(6): 1560
- [4] Craninckx J, Steyaert M. Wireless CMOS Frequency Synthesizer Design. Boston: Kluwer Academic, 1998

A Fully Integrated CMOS Voltage Controlled Oscillator for 2.4GHz ISM Band RF Applications^{*}

Wang Haiyong, Lin Min, Li Yongming and Chen Hongyi

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

Abstract: A fully integrated LC VCO with a tuning range of 230MHz is presented. The VCO is implemented in a 6-metal layer, 0.18μm standard CMOS process. The VCO uses the MOS transistors and capacitors to form the equivalent varactor, takes low-voltage and low-power into account and uses only one spiral inductor on chip in order to minimize the size of die. Power consumption of this VCO is about 10mW with 1.8V power supply and the phase noise of single sideband is as low as -105.89dBc/Hz at 600kHz offset from center frequency 2.46GHz. Potential applications include PLLs and frequency synthesizers.

Key words: voltage controlled oscillator; analog circuit; radio frequency; varactor; CMOS

EEACC: 1230B; 7250E; 1230

Article ID: 0253-4177(2003)03-0322-05

* Project supported by National Key Foundational Research Foundation (No. G200036508)

Wang Haiyong male, PhD candidate. He is engaged in the research on CMOS radio-frequency front-end design of wireless local area network and mixed-signal circuit design.