

硅基 RF 平面螺旋电感的圈数对品质因子的影响*

李小进 石艳玲 赖宗声 朱自强

(华东师范大学信息学院, 上海 200062)

摘要: 从硅衬底 RF 集成电路中平面螺旋电感的品质因子 Q 的表达式出发, 采用 ADS 软件模拟计算了平面螺旋集成电感 L 值与品质因子 Q 值。通过两组电感 Q 值的对比, 发现品质因子 Q 随着电感圈数的增加而减小。以电感值为 3.28nH 的设计为例, 将电感圈数从 2 增加到 6, 计算得到的品质因子 Q 从 4.3(@ 1.1GHz) 降低到 2.7(@ 1.4GHz), 模拟计算结果与理论分析相吻合。该分析和结论将对硅衬底 RF 集成电路中片上电感的设计具有重要的指导意义。

关键词: RF 集成电路; 平面螺旋电感; 电感圈数; 品质因子

EEACC: 2140; 1350; 2570

中图分类号: TN34

文献标识码: A

文章编号: 0253-4177(2003)09-0972-05

1 引言

RF 集成电路需要高品质的无源器件, 如电感、电容等, 其中电感一般采用运算放大器所构成的等效电感来代替, 但由于其功耗大、面积大、噪声大、高频性能差而不能满足日益发展的需要, 这就使得研究与 CMOS 工艺兼容的高品质平面集成电感的迫切性提高。

品质因子(Q)实质上表征的是电抗元件的能量损耗情况, 它是衡量电感性能的重要标志。在硅上制备电感早在 20 世纪 60 年代就进行过研究, 但在当时认为在硅集成电路中集成电感是行不通的。1990 年, Nguyen 和 Meyer 发表文章分别报道了电感量为 9.7nH 在 0.9GHz 时 Q 值为 3 的集成电感和电感量为 1.9nH 在 4.1GHz 时 Q 值为 8 的集成电感^[1~3]。1993 年, Negus 等人提出了一种可以制得 Q 值大于 10 的电感制备方法^[4]。同年, Chang 等人通过腐蚀金属层结构下的硅制得电感, 其中一个等效电路表明该电感在 800MHz 下的 Q 值为 4。由于

硅的半导体的特性以及电感的金属厚度受限, 因此在硅衬底上很难实现高 Q 值的电感。以上提及的各种提高电感品质因子的方法表明过去的研究大多注重于衬底等因素与 Q 之间的关系, 并从工艺制备上加以改进, 文献[4, 5]提出了采用遗传算法优化电感设计参数。这些方法都考虑具体的制备工艺, 如电感金属膜厚、绝缘层厚及绝缘层绝缘性等因素对品质因子的影响。

本文着重分析了电感的几何尺寸, 特别是圈数对 Q 值的影响。首先讨论了制约平面电感 Q 的因素, 在此基础上对不同结构参数平面螺旋电感进行了模拟计算, 得到了两组平面螺旋电感品质因子的对比图, 结果表明品质因子随电感圈数的增加而减小。因此, 在相同的工艺制备条件下, 可以通过对电感的版图图形设计的改进来提高平面螺旋电感的品质因子。

2 Q 的理论模型

集成平面螺旋电感有其固有的缺陷, 例如受限

* 国家重点基础研究发展规划(No. G1999033105)、国家自然科学基金(批准号: 69876012, 69975409)、上海应用材料研究与发展基金(No. 0103)资助项目

李小进 男, 1978 年出生, 硕士研究生, 主要研究方向为片上射频无源滤波器以及 IC 分析与设计。

石艳玲 女, 1969 年出生, 副教授, 博士, 研究方向为微机械技术和半导体器件设计与分析。

2002-10-23 收到, 2003-02-25 定稿

©2003 中国电子学会

于集成电路淀积工艺, 且电感线圈的金属层厚度受到限制, 这使得线圈的损耗较大, 加之在高频时线圈与硅衬底间的强烈耦合和趋肤效应使得衬底损耗进一步增加.

2.1 螺旋电感的模型

图 1 为电感的等效电路模型^[7,8], 图中电路参数 L_s 、 R_s 、 C_{Si} 、 R_{Si} 和 C_{ox} 的物理含义如下: L_s 代表螺旋电感, 可由 Greenhouse 公式确定. R_s 代表金属条的串联电阻. 硅衬底电容和电阻可分别用 C_{Si} 和 R_{Si} 来表示. 由于螺旋电感线条之间几乎是等电势的, 故其寄生电容可以忽略不计. 而下层引出结点与上层金属条之间的电势差较大, 所以串联前向反馈电容 C_s 代表电感的螺旋线条与下层中心引出结点之间的寄生电容. C_{ox} 代表电感和衬底之间的氧化层电容, 在 R_{Si} 上的损耗代表了在硅衬底上的能耗.

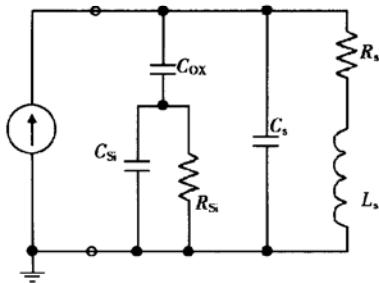


图 1 平面螺旋电感的等效图

Fig. 1 Lumped physical model of a spiral inductor on silicon

为综合考虑 C_{Si} 、 R_{Si} 和 C_{ox} , 将其等效容抗和阻抗分别用 C_p 和 R_p 来代替, 如图 2 所示, L_s 、 R_s 和 C_s 保持不变. 这样的简化模型便于 Q 值的计算.

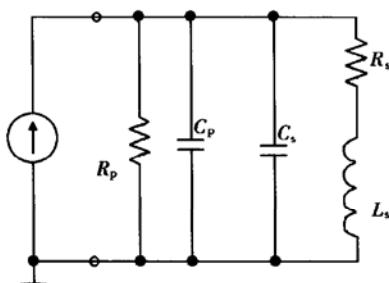


图 2 平面电感等效电路的简化图

Fig. 2 Equivalent model with the combined impedance of C_{ox} , C_{Si} , and R_{Si} in Fig. 1 substituted by R_p and C_p

2.2 Q 表达式的提取

从图 1 到图 2 的简化可以方便 Q 值的计算. 品质因子 Q 的定义式如(1)式所示:

$$Q_{\text{电感}} = \frac{2\pi(\text{磁场峰值能} - \text{电场峰值能})}{\text{一个周期内的能量损耗}} \quad (1)$$

电场峰值能和磁场峰值能分别由(2)、(3)式决定^[7]:

$$E_{\text{电场峰值}} = \frac{V_0^2(C_s + C_p)}{2} \quad (2)$$

$$E_{\text{磁场峰值}} = \frac{V_0 L_s}{2[(\omega L_s)^2 + R_s^2]} \quad (3)$$

一个周期内的能量损耗为^[7]:

$$E_{\text{一个周期}} = \frac{2\pi}{\omega} \times \frac{V_0}{2} \times \left| \frac{1}{R_p} + \frac{R_s}{(\omega L_s)^2 + R_s^2} \right| \quad (4)$$

V_0 为通过电感端口的峰值电压. 将(2)~(4)式代入(1)式可得

$$Q = \frac{\omega L_s}{R_s} \times \frac{R_p}{R_p + [(\omega L_s / R_s)^2 + 1] R_s} \times \left[1 - \frac{R_s^2(C_s + C_p)}{L_s} - \omega^2 L_s (C_s + C_p) \right] \quad (5)$$

公式(5)表明 Q 值由等式右边的三项因子决定, 其中: 第一项表征存储的磁场能和串联电阻上的能量损耗; 第二项表征衬底损耗因素, 即在半导体衬底上的能量损耗; 第三项表征自谐振因素, 描述了峰值电场能随频率上升而造成 Q 值的下降, 在自谐振频率时的 Q 为零, 当频率超过自谐振频率时, 电感无静磁场能输出, 此时表现为容性.

3 模拟设计与计算分析

3.1 参数提取、转化和计算

本文采用 ADS 软件作为模拟分析的工具, ADS 能够对版图级器件提供比较精确的模拟仿真. 将电感看作是一个双端口网络, 通过 ADS 模拟后, 导出 S 参数, 通过微波网络参数转化再将 S 参数转化成 Y 参数^[10]. 得到 Y 参数后, 就可以用 Y 参数求得电感 Q 和 L_s . 由于计算相当复杂, 本文编写了相应的 MATLAB 程序, 将 ADS 导出的 S 参数转化成 Y 参数. (6)、(7) 式用来求品质因数 Q 和电感值^[11]. 其中(6)式的分子为 Y_{11} 参数的虚部, 分母为 Y_{11} 参数的实部; (7)式为 $\left| -\frac{1}{Y_{21}} \right|$ 的虚部与角频率 ω 之

比。(6)和(7)式均是通过图2的等效模型得到。由于推导的方法可以多种多样,本文不再做详细推导。

$$Q = -\frac{\text{imag}(Y_{11})}{\text{real}(Y_{11})} \quad (6)$$

$$L = \frac{1}{\omega} \text{imag} \left[-\frac{1}{Y_{21}} \right] \quad (7)$$

3.2 电感的设计

图3示出了片上螺旋电感版图的俯视图,图中标明了外径L、线宽W、线圈间距S以及内径D。

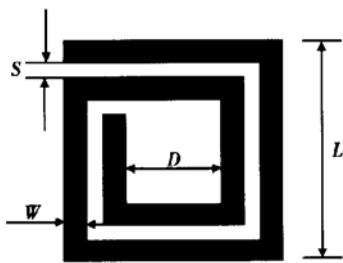


图3 片上螺旋电感

Fig. 3 Layout of planar inductor

为了研究平面螺旋电感的圈数(n)的变化对 Q 值的影响,本文设计了两组平面螺旋电感。其尺寸分别见表1和表2。表1中电感几何尺寸如下:金属线宽为 $14\mu\text{m}$,线间距离为 $4\mu\text{m}$,内径为 $100\mu\text{m}$,均保持不变,而只改变电感的圈数,圈数从2增加到6,依次为2.3.4.4.5.6,相应的电感值从 1.8nH 增加到 11.8nH 。表2中电感尺寸的设计则是用来模拟分析电感值相同而结构参数不同的平面螺旋电感的品质因子 Q 的变化,具体尺寸见表2。以上所有硅衬底材料的电阻率均设定为 $10\Omega\cdot\text{cm}$ 。

表1 模拟参数及相应的模拟分析值

Table 1 Parameters and analysis of the simulations

电感	圈数	Q_{PEAK}	$f_{Q_{\text{peak}}}/\text{GHz}$	电感值/nH
Q1	2	6.8	9.8	1.8
Q2	3	5.9	5.1	2.9
Q3	4	4.59	3.5	5.1
Q4	6	3.51	2.0	11.5

表2 电感值相同而尺寸不同的电感对比

Table 2 Configuration and quality factor of three inductors

电感	电感值/nH	圈数	线宽/ μm	线间距/ μm	外径/ μm	Q
Q6	3.28	2	30	10	430	4.3
Q7	3.27	4	12	10	250	3.5
Q8	3.28	6	6	7	180	2.6

3.3 结果分析

本文采用Agilent公司的ADS仿真模拟软件进行模拟,导出 S 参数,并且用上面提出的参数转换计算得到了相应的参数值。

表1给出了一组模拟计算结果,列出了四个不同尺寸的电感的 Q 值以及自谐振频率。

图4示出了频率与 Q 值的关系。横坐标表示频率,纵坐标表示品质因子 Q ,可以看出 Q 值从Q1到Q4依次降低,并且 Q 的峰值对应的频率也依次降低。

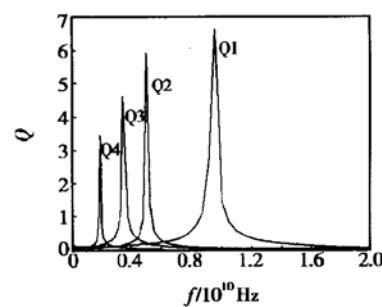


图4 四组不同圈数电感的 Q 的对比图

Fig. 4 Quality factors of different number inductors

图5给出了表1中Q4电感的 S_{11} 和 S_{21} 参数的思密斯圆图,扫描频率从 $0\sim 20\text{GHz}$,参数提取计算得到的电感值为 12.821nH 。

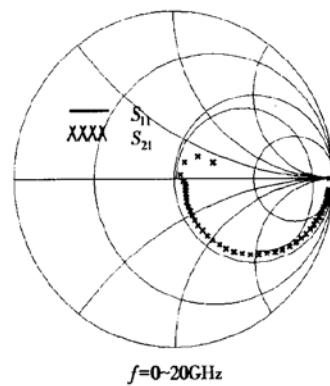


图5 Q4的 S 参数之斯密思圆图

Fig. 5 Smith chart of Q4's S parameter

表2为3个电感值相同而尺寸不同的电感的对比结果,它们的电感值相同,圈数分别为2.4和6,外径、线宽及线间距均不相同。图6是根据版图模拟提取参数转化得到的 Q 的对比图,电感Q6的 Q 值达到4.3,而Q7的 Q 值只有3.5,Q8的值为2.7。

可以看出即使电感值相同而圈数不同的电感, 其 Q 值仍是不相同的, 它的 Q 值随着圈数的增加而降低。

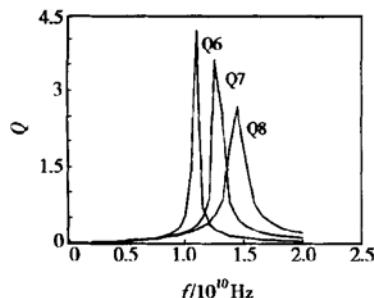


图 6 相同电感值不同圈数的 Q 之对比图

Fig. 6 Quality factor of the inductors with different numbers

经过上述两组电感的 Q 值对比, 可以清楚地看到电感的 Q 值随着电感圈数的增加而减小。

3.4 结果与讨论

模拟计算分析得到的图 4 和图 6 结果表明品质因子 Q 随着平面螺旋电感圈数的增加而减小。

分析品质因子 Q 随圈数 n 的增加而减小, 其主要原因有两点: (1) 由于高频时, 趋肤效应变得显著, 圈数增加, 导致串联电阻 R_s 增加。(2) 圈数的增加, 也导致寄生电容(C_s 和 C_p , 见图 2) 增加, 从而引起电场能的峰值上升, 必然导致 Q 值的减小。

从(1)~(3)式可以得到电感的 Q 值与磁场峰值能、电场峰值能以及一个周期内的能量损耗有关, Q 与电场峰值能成反比, 与磁场峰值能成正比。由(1)式可得串联电阻 R_s 的增加导致磁场峰值能降低, 而寄生电容的增加导致电场峰值能的增加。由(3)式可得 Q 值必然下降。可见, 本文所做的模拟分析的结果和理论模型的解释是吻合的。

4 结论

影响 Q 的因素主要有三个: (1) 金属线的欧姆损耗会造成 Q 的下降; (2) 硅衬底的能量损耗使得 Q 降低; (3) 峰值电场能随频率的上升而造成 Q 的下降。

本文在对电感 Q 值分析的基础上, 设计了平面螺旋电感并对其进行了模拟计算, 得到平面螺旋电感的品质因子 Q 随圈数的增加而减小。这是因为圈

数越大, 无论是金属线圈的损耗还是衬底的损耗都增大。这对平面螺旋电感的设计具有重要的指导意义, 如在允许的情况下尽可能采用少的圈数达到设计值, 从而保证在加工工艺条件不变的情况下仍然可得到较高的品质因子 Q 的性能。

参考文献

- [1] Nguyen N, Meyer R G. Si IC-compatible inductors and LC passive filters. IEEE J Solid-State Circuits, 1990, 25(4): 1028
- [2] Nguyen N M, Meyer R G. A Si bipolar monolithic RF bandpass ampliflier. IEEE J Solid-State Circuits, 1992, 27(1): 123
- [3] Nguyen N M, Meyer R G. A 1.8-GHz monolithic LC voltage-controlled oscillator. IEEE J Solid-State Circuits, 1992, 27(3): 444
- [4] Lin Min, Li Yongming, Chen Hongyi. An optimization technique for planar spiral inductor based on the inductor's physical model and genetic algorithm. Chinese Journal of Semiconductors, 2001, 22: 897 [林敏, 李永明, 陈弘毅. 一种基于物理模型与遗传算法的平面螺旋电感的优化技术. 半导体学报, 2001, 22: 897]
- [5] Liu Chang, Chen Xueliang, Yan Jinlong, et al. A novel lateral solenoidal on-chip intergrated inductor implemented in conventional Si process. Chinese Journal of Semiconductors, 2002, 23: 353 [刘畅, 陈学良, 严金龙, 等. 新颖的常规硅工艺实现的侧向螺线型片上集成电感. 半导体学报, 2002, 23: 353]
- [6] Negus K, et al. Highly-integrated transmitter RFIC with monolithic narrow band tuning for digital cellular handsets. ISSCC Dig Tech Papers, 1994: 38
- [7] Yue C P. On-chip spiral inductors with patterned ground shields for Si based RF IC's. J Solid State Circuits, 1998, 33(5): 743
- [8] Nam C M, Kwon Y S. High performance planar inductor on thick oxidized porous silicon (OPS) substrate. IEEE Microw Guided Wave Lett, 1997, 7(8): 236
- [9] Park M, Kim C S, Park J M, et al. High Q microwave inductors in CMOS double-metal technology and its substrate bias effects for 2GHz RF IC's application. IEDM Tech Dig, 1997: 59
- [10] Nguyen N M, Meyer R G. Si IC-compatible inductors and LC passive filters. IEEE J Solid-State Circuits, 1990, 25: 1028
- [11] Park M, Lee S, Kim C S, et al. The detailed analysis of high Q CMOS-compatible microwave spiral inductor in silicon technology. IEEE Trans Electron Devices, 1998, 45(9): 1953

Impact of Si-Based RF IC Spiral Inductor's Turns on Quality Factor^{*}

Li Xiaojin, Shi Yanling, Lai Zongsheng and Zhu Ziqiang

(College of Information Science & Technology, East China Normal University, Shanghai 200062, China)

Abstract: With the quality factor(Q)'s expression of planar inductor on Si-based RF IC's, inductors' value and quality factor are simulated and computed using Agilent software ADS. With the comparison of two group inductors, the impact of increasing turns on quality factor is attained, the quality factor decreases with the increasing turns of inductor. Taking the inductor with value of 3.28nH for example, the turns go up from 2 to 6, while its Q decreases from 4.3(@ 1.1GHz) to 2.7(@ 1.4GHz). At the same time, simulations are done using ADS according to theoretical analysis. All conclusion and analysis are useful for the planar inductor, and will be one of guide lines of the design of the planar inductor.

Key words: RF integrated circuits; planar inductor; number of inductor; quality factor

EEACC: 2140; 1350; 2570

Article ID: 0253-4177(2003)09-0972-05

* Project supported by State Key Development Program for Basic Research of China (No. G1999033105), National Natural Science Foundation of China (Nos. 69876012, 69975409), Shanghai AM Foundation (No. 0103)

Li Xiaojin male, was born in 1978, MS candidate. His current interests are in the RF passive filter/IC analysis and design.

Shi Yanling female, was born in 1969, PhD. Her research interests include MEMS technology, design and analysis of semiconductor devices.

Received 23 October 2002, revised manuscript received 25 February 2003

©2003 The Chinese Institute of Electronics