

# Al<sub>2</sub>O<sub>3</sub> 栅介质的制备工艺及其泄漏电流输运机制\*

任 驰 杨 红 韩德栋 康晋锋 刘晓彦 韩汝琦

(北京大学微电子学研究所, 北京 100871)

**摘要:** 利用室温下反应磁控溅射结合炉退火的方法在 P-Si(100) 衬底上制备了 Al<sub>2</sub>O<sub>3</sub> 栅介质层, 研究了不同的溅射气氛和退火条件对 Al<sub>2</sub>O<sub>3</sub> 栅介质层物理特性的影响。结果表明: 在较高温度下 N<sub>2</sub> 气氛中退火有助于减小泄漏电流; 在 O<sub>2</sub> 气氛中退火有助于减少 Al<sub>2</sub>O<sub>3</sub> 栅介质中的氧空位缺陷。对 Al<sub>2</sub>O<sub>3</sub> 栅介质泄漏电流输运机制的分析表明, 在电子由衬底注入的情况下, 泄漏电流主要由 Schottky 发射机制引起, 而在电子由栅注入的情况下, 泄漏电流可能由 Schottky 发射和 Frenkel Poole 发射两种机制共同引起。

**关键词:** Al<sub>2</sub>O<sub>3</sub> 栅介质; 泄漏电流输运机制; Schottky 发射; Frenkel Poole 发射

**EEACC:** 2560

中图分类号: TN386

文献标识码: A

文章编号: 0253-4177(2003)10-1109-06

## 1 引言

随着 MOSFET 器件尺寸的不断缩小, 栅氧化层的厚度也相应减小。当 SiO<sub>2</sub> 栅介质的厚度小于 2nm 的时候, 直接隧穿将会十分明显, 从而引起很大的泄漏电流<sup>[1]</sup>。用高介电常数的材料代替 SiO<sub>2</sub> 作为栅介质, 能够显著地减小直接隧穿引起的栅泄漏电流<sup>[2]</sup>。在目前研究的众多高 *k* 材料中, Al<sub>2</sub>O<sub>3</sub> 具有禁带宽度较大、与硅接触的势垒较高、与硅具有良好的热力学稳定性并能在较高的温度下保持非晶态等特性<sup>[2]</sup>, 成为目前有希望替代 SiO<sub>2</sub> 的新型高 *k* 栅介质材料之一<sup>[3~5]</sup>。研究栅介质的泄漏电流输运机制是了解栅介质性能的重要手段, 有助于了解栅介质的材料特性、界面特性、可靠性等问题。

然而, 目前关于高 *k* 栅介质材料的研究都是关于薄膜制备和电学特性方面的研究<sup>[6]</sup>, 对高 *k* 栅介质的泄漏电流输运机制还缺乏详细的研究。为此, 我们利用室温下反应磁控溅射结合后退火的方法在 P-Si(100) 衬底上制备了 Al<sub>2</sub>O<sub>3</sub> 栅介质 MOS 电容样品, 通过测量电容样品的电容-电压(*C-V*) 关系及电流-电压(*I-V*) 关系, 比较了不同 Ar/O<sub>2</sub> 比例的溅射

气氛和不同的退火条件对 Al<sub>2</sub>O<sub>3</sub> 栅介质的等效氧化层厚度(EOT) 及泄漏电流的影响, 研究了 Al<sub>2</sub>O<sub>3</sub> 栅介质的泄漏电流输运机制的一些重要特征。

## 2 实验

实验中采用电阻率为 5.0~10Ω·cm 的 P-Si(100) 衬底, 其掺杂浓度为 2×10<sup>15</sup> cm<sup>-3</sup>。淀积 Al<sub>2</sub>O<sub>3</sub> 之前先对衬底进行清洗。具体清洗过程为: 先将硅衬底在热的 H<sub>2</sub>SO<sub>4</sub> 和 H<sub>2</sub>O<sub>2</sub> 的混合溶液中煮 10min, 然后用 HF 溶液漂洗 20s 以去除表面的自然氧化层, 用去离子水充分冲洗并用 N<sub>2</sub> 吹干后, 立即装入溅射系统中。为了抑制淀积过程中 Al<sub>2</sub>O<sub>3</sub> 栅介质与 Si 衬底间的界面反应, 整个溅射过程在室温下进行, 在 Ar/O<sub>2</sub> 混合气体中利用反应磁控溅射的方法在 Si 衬底上淀积 Al<sub>2</sub>O<sub>3</sub> 介质层。具体过程是: 先向反应室中通入一定分压比例的 Ar/O<sub>2</sub> 混合气体, 然后利用磁控溅射装置溅射 Al, 溅射的功率为 200W, 溅射时间为 2min。

为了改善栅介质的电学特性, 随后对 Al<sub>2</sub>O<sub>3</sub> 介质层进行炉退火。各个样品具体的制备条件如表 1 所示。

\* 国家重点基础研究专项经费资助项目(No. G2000036500)

2002-11-08 收到, 2003-01-09 定稿

©2003 中国电子学会

表 1 一些样品的制备条件

Table 1 Fabrication conditions of some samples

制备条件	S11	S12	S13	S14	S21	S22	S23	S24	S31	S32	S33	S34
溅射气氛 Ar/O <sub>2</sub>	1: 1				2: 1				1: 2			
O <sub>2</sub> 中退火	温度/℃	无	无	无	500	无	无	无	500	无	无	500
	时间/min	无	无	无	10	无	无	无	10	无	无	10
N <sub>2</sub> 中退火	温度/℃	400	600	800	850	400	600	800	850	400	600	850
	时间/min	2	2	2	2	2	2	2	2	2	2	2
电容面积	50μm × 100μm											

最后制作栅电极. 栅电极采用金属 Al, 面积为 50μm × 100μm.

实验中采用 Keithley 590 C-V 分析仪在 100kHz 和 1MHz 频率下测量了样品的高频电容-电压 (C-V) 特性, 采用 HP4156B 半导体参数分析仪测量了电流-电压 (I-V) 特性. 通过比较不同样品的 C-V 曲线和 I-V 曲线, 我们研究了不同工艺条件对 Al<sub>2</sub>O<sub>3</sub> 栅介质的等效氧化层厚度 EOT 和泄漏电流的影响. 根据绝缘介质中各种可能的泄漏电流机制, 我们对样品的 I-V 曲线进行了拟合, 分析了 Al<sub>2</sub>O<sub>3</sub> 栅介质泄漏电流的机制.

### 3 结果及讨论

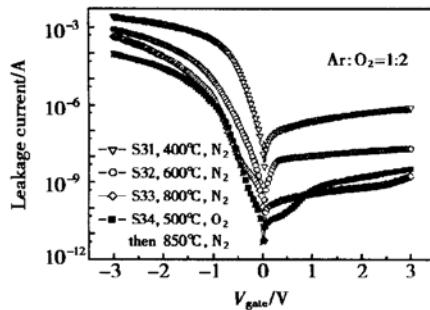
#### 3.1 不同工艺条件对 Al<sub>2</sub>O<sub>3</sub> 栅介质泄漏电流的影响

##### 3.1.1 不同退火温度对 Al<sub>2</sub>O<sub>3</sub> 栅介质泄漏电流的影响

图 1 比较了在 Ar/O<sub>2</sub> 比例为 1: 2 的气氛中进行反应溅射之后, 将 Al<sub>2</sub>O<sub>3</sub> 栅介质分别放到 400、600、800 ℃的 N<sub>2</sub> 中进行炉退火和先在 O<sub>2</sub> 中退火 5min, 然后再放到 850 ℃的 N<sub>2</sub> 中进行炉退火后 Al<sub>2</sub>O<sub>3</sub> 栅介质的泄漏电流的特性. 图中结果显示, 随着在 N<sub>2</sub> 气氛中退火温度的升高, Al<sub>2</sub>O<sub>3</sub> 栅介质的泄漏电流减小. 这说明, 在高温下的 N<sub>2</sub> 退火有助于减小 Al<sub>2</sub>O<sub>3</sub> 栅介质的泄漏电流.

##### 3.1.2 氧气中退火对 Al<sub>2</sub>O<sub>3</sub> 栅介质泄漏电流和等效氧化层厚度的影响

图 2 是在 Ar/O<sub>2</sub> 比例为 2: 1 的溅射气氛中淀积的 Al<sub>2</sub>O<sub>3</sub> 栅介质分别在 400、600、800 ℃的 N<sub>2</sub> 中进行炉退火后的 I-V 特性和先在 O<sub>2</sub> 中退火 5min, 然后再放到 850 ℃的 N<sub>2</sub> 中进行炉退火后 Al<sub>2</sub>O<sub>3</sub> 栅介质 I-V 特性的比较. 可以看到, 在氧气含量较低

图 1 Ar/O<sub>2</sub> 比例为 1: 2 时不同退火条件下的 I-V 特性Fig. 1 I-V curves of the samples deposited in 1: 2 Ar/O<sub>2</sub> ambient and annealed in N<sub>2</sub> at 400 ℃, 600 ℃ and 800 ℃

的气氛中 (Ar: O<sub>2</sub> = 2: 1) 淀积的 Al<sub>2</sub>O<sub>3</sub> 栅氧化层的 I-V 曲线表现出离子输运电流的特征 (泄漏电流的极小值不在 0V 栅压处出现); 经过在氧气气氛中退火后, 样品中泄漏电流的离子输运特征消失. 这说明, 在氧气气氛中退火可以有效地消除引起离子输运电流的因素.

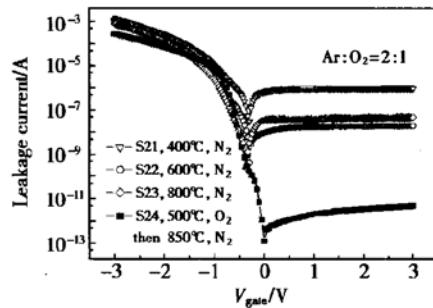
图 2 Ar/O<sub>2</sub> 比例为 2: 1 时不同退火条件下的 I-V 特性Fig. 2 I-V curves of the samples deposited in 2: 1 Ar/O<sub>2</sub> ambient, where S24 was firstly annealed in O<sub>2</sub> ambient and then annealed in N<sub>2</sub> at 850 ℃

图 3 比较了直接在 N<sub>2</sub> 中退火的样品和先在 O<sub>2</sub> 气氛中退火, 再在 N<sub>2</sub> 中退火的样品的高频 C-V 特性曲线. 可以看出, 氧退火工艺处理后的样品 S24 的的

积累层电容  $C_{ox}$  反而较其他样品有所增加。可见, 氧气氛中退火并没有引起等效氧化层厚度 EOT 的增加, 这说明氧气气氛退火没有引起  $\text{Al}_2\text{O}_3$  栅介质与 Si 明显的界面反应, 即  $\text{Al}_2\text{O}_3$  栅介质材料与 Si 有很好的热力学稳定性。

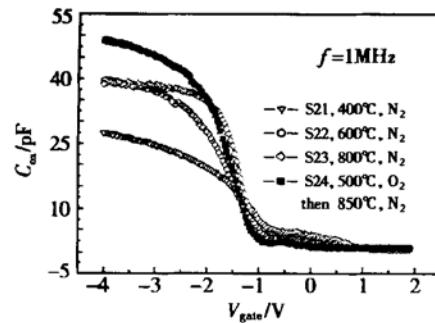


图 3 不同退火条件下样品的高频电容-电压特性

Fig. 3 High frequency  $C$ - $V$  curves of the samples under different annealing conditions

### 3.1.3 不同溅射气氛对 $\text{Al}_2\text{O}_3$ 栅介质泄漏电流的影响

我们还研究了溅射过程中不同  $\text{Ar}/\text{O}_2$  比例的溅射气氛对  $\text{Al}_2\text{O}_3$  栅介质的影响。结果表明: 溅射气

氛中的  $\text{Ar}/\text{O}_2$  比例对泄漏电流和氧化层厚度都有较大的影响,  $\text{Ar}/\text{O}_2$  比例的最佳取值在不同的退火条件下各不相同。我们在 2:1 的  $\text{Ar}/\text{O}_2$  混合气体中溅射 Al, 先在 500 ℃下在  $\text{O}_2$  中退火 10min, 然后 850 ℃下在  $\text{N}_2$  中退火, 制备的  $\text{Al}_2\text{O}_3$  介质的 MOS 电容样品 S24, 其 EOT 为 3.2nm, 1V 时泄漏电流为  $4.2 \times 10^{-8} \text{ A/cm}^2$ 。

### 3.2 $\text{Al}_2\text{O}_3$ 栅介质的泄漏电流输运机制

栅氧化层的泄漏电流输运机制有很多种。常见的电流输运机制有 Fowler-Nordheim 隧穿、直接隧穿、Schottky 发射、Frenkel-Poole 发射等。此外, 空间电荷限制电流、离子输运电流和欧姆输运电流在一些条件下也会成为产生泄漏电流的主要因素<sup>[7]</sup>。为了鉴别  $\text{Al}_2\text{O}_3$  栅介质中主要的泄漏电流输运机制, 我们将每种电流机制的电流-电压( $I$ - $V$ )关系经过处理变换为线性关系, 然后将实际测得的电流-电压关系根据这些关系式进行线性拟合, 根据其结果是否满足线性关系来判断其是否是引起栅介质泄漏电流的主要输运机制。表 2 列出常见的几种泄漏电流输运机制的电流公式<sup>[6]</sup>。

表 2 几种常见的绝缘层泄漏电流输运机制  
Table 2 Several universal transport mechanisms of oxide leakage current

电流机制	电流密度表达式	本文所考察的关系
F-N 隧穿	$J \propto E^2 \exp\left(-\frac{4\sqrt{2m^*}(q\varphi_B^{3/2})}{3q\hbar E}\right)$	$\ln \frac{ I }{V^2} \propto -\frac{1}{V}$
直接隧穿	$J_{DT} = \frac{A}{t^2} \exp\left(-2t \sqrt{\frac{2m^* q}{\hbar^2}} \left[\varphi_B - \frac{V_{die}}{2}\right]\right)$	EOT > 3nm 时不明显
Schottky 发射	$J = A^* T^2 \exp\left(-\frac{q(\varphi_B - \sqrt{qE/4\pi\epsilon_0})}{kT}\right)$	$\ln I \propto \sqrt{V}$
F-P 发射	$J \propto E \exp\left(-\frac{q(\varphi_t - \sqrt{qE/\pi\epsilon_0})}{kT}\right)$	$\ln \frac{I}{V} \propto \sqrt{V}$
空间电荷限制	$J = \frac{8\epsilon_0\mu V^2}{9d^3}$	$I \propto V^2$
欧姆输运	$J \propto E \exp(-\Delta E_{ac}/kT)$	$I \propto V$
离子输运	$J \propto \frac{E}{T} \exp(-\Delta E_{ac}/kT)$	$I \propto V$

直接隧穿与氧化层厚度有密切的关系。对于  $\text{SiO}_2$  介质, 厚度小于 2nm 时直接隧穿现象较为明显。我们所做的样品等效氧化层厚度 EOT 均在 3~6nm, 而由于  $\text{Al}_2\text{O}_3$  的介电常数比  $\text{SiO}_2$  大, 因而氧化层的实际厚度更大, 因此直接隧穿不是产生  $\text{Al}_2\text{O}_3$  栅介质泄漏电流的主要机制。

对于欧姆输运电流, 泄漏电流应该满足  $I \propto V$ , 并且  $I$ - $V^2$  在正负栅压下应有相同的斜率; 对于空间电荷限制电流, 应有  $I \propto V^2$ , 同样  $I$ - $V$  在正负栅压下应有相同的斜率。而实际情况并不是这样(见图 4)。因此, 欧姆输运电流机制也不符合。

S21 S22 S23 等样品的  $I$ - $V$  曲线的电流极小值

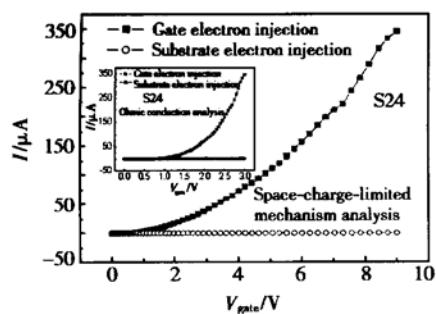


图 4 将样品的  $I-V$  关系根据欧姆输运和空间电荷限制机制进行拟合

Fig. 4 Electric field dependence of the leakage current of S24 based on Ohmic and space charge-limited conduction mechanisms

并不出现在电压为零的位置,这是离子输运电流的重要特征。而在样品 S24 中泄漏电流并没有表现出离子输运机制的特征。其原因是 S24 在退火工艺中增加了在  $O_2$  中退火的过程,减少了导致离子输运电流的氧空位缺陷,从而减小了泄漏电流(见图 2)。

F-N 隧穿是一种电场辅助的隧穿机制,一般在电场较强时较为明显。如果泄漏电流的主要输运机制是 F-N 隧穿,则其电流-电压关系应该满足  $\ln(I/V^2) \propto -1/V$ 。而实际的  $\ln(I/V^2)$  与  $-1/V$  之间并不满足正比例关系,因此 F-N 隧穿电流也不是  $Al_2O_3$  棚介质泄漏电流的主要输运机制。

Schottky 发射和 Frenkel-Poole 发射都属于热电子发射,两者的泄漏电流对电压的依赖关系比较相近。根据 Schottky 发射的电流公式,如果泄漏电流主要由 Schottky 发射所致,那么  $\ln I - V^{1/2}$  应该满足正比例关系。根据 Frenkel-Poole 发射的电流公式,如果泄漏电流由 Frenkel-Poole 发射导致,那么  $\ln(I/V) - V^{1/2}$  也应该满足正比例关系。

我们将在 P-Si 衬底上制作的 MOS 电容样品在电子衬底注入(正栅压)情形下的  $\ln I - V^{1/2}$  关系进行了考察。结果发现,正栅压下泄漏电流的变化规律与 Schottky 发射符合得较好(图 5),而与 Frenkel-Poole 发射并不符合(图 6)。因此可以判断,当栅压为正,电子从衬底注入时,  $Al_2O_3$  棚介质的泄漏电流主要由 Schottky 发射机制引起,而 F-P 发射电流在此时并不占主导地位。这说明对于 P-Si(100) 衬底,在  $Al_2O_3/Si$  界面处界面态密度较低,影响正偏压下棚泄漏电流的因素是  $Al_2O_3/Si$  之间的势垒高度、栅电场强度和温度。

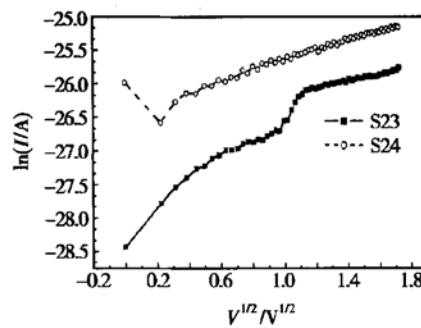


图 5 正栅压下 S23 和 S24 的  $\ln I - V^{1/2}$  关系曲线

Fig. 5  $\ln I - V^{1/2}$  curves of S23 and S24 under positive gate bias

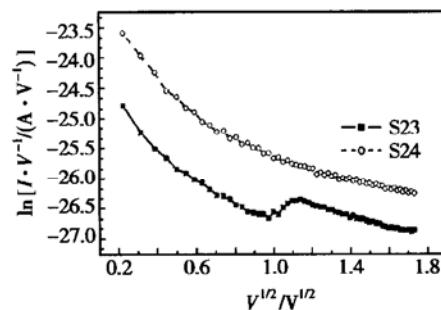


图 6 正栅压下 S23 和 S24 的  $\ln(I/V) - V^{1/2}$  关系曲线

Fig. 6  $\ln(I/V) - V^{1/2}$  curves of S23 and S24 under positive gate bias

同样,实验中对电子栅注入(负栅压)情形下的电流-电压关系也进行了考察(见图 7 和图 8)。结果表明在电子栅注入(负栅压)情形下,电流-电压关系与 Schottky 发射和 Frenkel-Poole 发射都可以比较好地符合。因此负偏压下的棚泄漏电流可能是这两种电流机制共同作用的结果。这说明,棚电极与  $Al_2O_3$  介

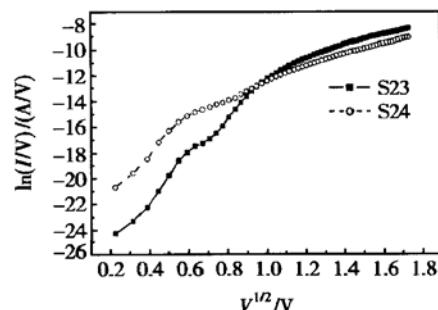


图 7 负栅压下的泄漏电流基本可以与 Schottky 发射机制相符合

Fig. 7 The leakage current coincides well with Schottky emission mechanism for gate electron injection.

质层之间的界面存在较高的界面态密度,使得

Frenkel-Poole 发射成为导致棚泄漏电流的机制之一。换言之, 棚与  $\text{Al}_2\text{O}_3$  棚介质之间的势垒高度、棚电场强度、棚氧化层界面态密度及其在能带中的分布都会影响负偏压下的棚泄漏电流。

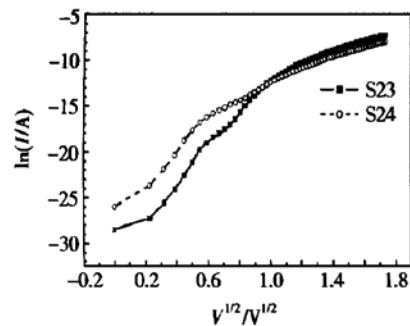


图 8 负栅压下的泄漏电流也可以与 Frenkel-Poole 发射机制相符合

Fig. 8 The leakage current behaviors can fit with Frenkel-Poole emission mechanism for gate electron injection.

## 4 结论

我们在室温下利用反应磁控溅射结合后退火的方法在 P-Si(100) 衬底上淀积了  $\text{Al}_2\text{O}_3$  棚介质层, 对比了在不同  $\text{Ar}/\text{O}_2$  比例的溅射气氛和不同的退火条件下制作的电容样品的电容-电压特性和电流-电压特性, 对不同工艺条件对泄漏电流的影响进行了详细研究。结果表明: 在较高温度下  $\text{N}_2$  气氛中退火有助于减小  $\text{Al}_2\text{O}_3$  棚介质的泄漏电流; 在氧气中退火有助于减小棚氧化层中的氧空位缺陷, 进而降低泄漏电流, 同时不会引起氧化层厚度的增加。对所制备的电容样品泄漏电流的输运机制的研究结果表明, 所制备的样品的  $\text{Al}_2\text{O}_3$  棚介质层在电子由衬底

注入(正栅压)的情况下, 由于  $\text{Al}_2\text{O}_3/\text{Si}$  的界面陷阱态较低, 棚泄漏电流的输运以 Schottky 发射机制为主, Frenkel-Poole 发射机制对泄漏电流的影响很小, 而在电子由棚极注入(负栅压)的情形下, 由于在  $\text{Al}/\text{Al}_2\text{O}_3$  界面存在较高的界面态, 棚泄漏电流由 Schottky 发射和 Frenkel-Poole 发射两种机制的电流共同构成。我们的研究结果对进一步优化  $\text{Al}_2\text{O}_3$  棚介质的制备工艺, 研究  $\text{Al}_2\text{O}_3$  棚介质的物理特性和可靠性问题具有重要的参考价值。

## 参考文献

- [ 1 ] Choi C H, Goo J S, Oh J Y, et al. MOS C-V characterization of ultra-thin gate oxide thickness( 1.3~ 1.8nm). IEEE Electron Device Lett, 1999, 20( 6) : 292
- [ 2 ] Wilk G D, Wallace R M, Anthony J M. High-k gate dielectrics: current status and materials properties considerations. J Appl Phys, 2001, 89( 10) : 5243
- [ 3 ] Buchanan D A, Gusev E P, Cartier E, et al. 80nm poly-silicon gated n-FETs with ultra-thin  $\text{Al}_2\text{O}_3$  gate dielectric for ULSI applications. IEDM Technical Digest, 2000: 223
- [ 4 ] Ragnarsson L A, Guha S, Bojarczuk N A, et al. Electrical characterization of  $\text{Al}_2\text{O}_3$  n-channel MOSFETs with aluminum gates. IEEE Electron Device Lett, 2001, 22( 10) : 490
- [ 5 ] Guha S, Cartier E, Bojarczuk N A, et al. High-quality aluminum oxide gate dielectrics by ultra-high vacuum reactive atomic-beam deposition. J Appl Phys, 2001, 90( 1) : 512
- [ 6 ] Kang Jinfeng, Liu Xiaoyan, Wang Wei, et al. Epitaxial growth of  $\text{CeO}_2$  films on Si(100) substrate and its electrical properties. Chinese Journal of Semiconductors, 2001, 22( 7) : 865[ 康晋峰, 刘晓彦, 王玮, 等.  $\text{CeO}_2$  高 K 棚介质薄膜的制备工艺及其电学性质. 半导体学报, 2001, 22( 7) : 865]
- [ 7 ] Sze S M. Physics of semiconductor devices (second edition). John Wiley & Sons, Inc, 1981

## Fabrication Process and Leakage Current Conduction Mechanisms of Al<sub>2</sub>O<sub>3</sub> Gate Dielectric Thin Films\*

Ren Chi, Yang Hong, Han Dedong, Kang Jinfeng, Liu Xiaoyan and Han Ruqi

(Institute of Microelectronics, Peking University, Beijing 100871, China)

**Abstract:** Al<sub>2</sub>O<sub>3</sub> gate dielectric thin films are deposited on P-Si(100) substrate by the method of reacting magnetron sputtering and furnace annealing. The impacts of different sputtering atmospheres and annealing conditions are studied. The results show that annealing in N<sub>2</sub> ambience at higher temperature can reduce the leakage current significantly, and annealing in O<sub>2</sub> ambience can effectively decrease the oxygen vacancy in Al<sub>2</sub>O<sub>3</sub> films. The study of the leakage current conduction mechanisms of Al<sub>2</sub>O<sub>3</sub> gate dielectric films shows that the leakage is induced mainly by Schottky emission mechanism for substrate electron injection, while both Schottky emission and Frenkel-Poole emission mechanism may contribute to the leakage current for gate electron injection.

**Key words:** Al<sub>2</sub>O<sub>3</sub> gate dielectric; leakage current conduction mechanisms; Schottky emission; Frenkel-Poole emission

**EEACC:** 2560

**Article ID:** 0253-4177(2003)10-1109-06

\* Project supported by the Special Funds for Major State Basic Research Projects (No. G2000036500)

Received 8 November 2002, revised manuscript received 9 January 2003

©2003 The Chinese Institute of Electronics