

晶片键合界面应力分布的理论分析*

周 震 孔熹峻 黄永清 任晓敏

(北京邮电大学, 北京 100876)

摘要: 根据双金属带的热应力分布理论, 推导了晶片键合以及薄膜键合的界面应力分布公式。对影响晶片键合的剪切应力、正应力以及剥离应力的分布特性进行了讨论。

关键词: 键合; 剪应力; 正应力; 剥离应力

EEACC: 2520C; 2530B

中图分类号: O485

文献标识码: A

文章编号: 0253-4177(2003)11-1176-04

晶片低温键合过程基本满足以上假设。

图 1 是两个直径相同, 厚度分别为 t_1, t_2 的两个圆形晶片的键合结构示意图。实际键合晶片厚度很小, 可以将它们看作两块弹性薄板进行分析。考察键

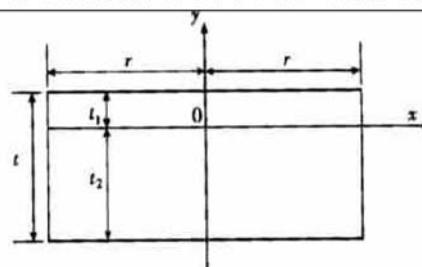


图 1 晶片键合结构示意图

Fig. 1 Diagram of structure of wafer bonding

合晶片 x 截面处的受力与平衡(见图 2)。 x 截面处的力矩平衡方程为^[2]

$$M_1(x) + M_2(x) = \frac{t_1 + t_2}{2} T(x) \quad (1)$$

其中 $M_1(x), M_2(x)$ 分别为晶片 1 和晶片 2 在 x 截面处的弯矩。

$$M_1(x) = \frac{E_1^0 t_1^3}{12\rho(x)}, \quad M_2(x) = \frac{E_2^0 t_2^3}{12\rho(x)} \quad (2)$$

其中 $E_1^0 = E_1 / (1 - \nu_1)$, $E_2^0 = E_2 / (1 - \nu_2)$, E_1, E_2 分别为两种材料的杨氏模量, ν_1, ν_2 分别为两种键合材料的泊松比, $\rho(x)$ 为键合晶片的曲率半径。

(1) 式中的 $T(x)$ 表示键合晶片 x 截面处单位

1 引言

晶片键合技术就是将两块(或数块)表面平整且洁净的晶片粘合在一起而不加任何粘合剂。热处理是晶片键合过程中重要的工艺, 它可以使键合界面结合紧密, 增加晶片表面能和键合能。但热处理过程也会带来一系列的严重问题。当两种不同材料的晶片进行键合时, 由于材料热膨胀系数不同, 预键合好的晶片在退火及冷却过程中键合界面将会产生热应力, 如果这些热应力过大将会严重影响键合效果, 导致键合质量下降甚至键合的失败。因此研究晶片键合界面的热应力分布对于解决不同材料之间的热失配问题, 减少热应力和位错, 形成高质量器件具有重要的意义。本文根据双金属带的热应力分布理论^[1], 给出了键合晶片界面的剪应力、拉、压应力以及剥离应力的分布特性, 并讨论了薄膜键合时这些应力的分布特性。

2 理论分析

为了将双金属带的热应力分布理论用于晶片键合界面的应力分析, 本文假定在温度的变化过程中, 双晶片键合紧密, 键合界面无空洞、无气泡、无非键合区, 也没有物质组成及表面结构的变化。实际中的

* 国家自然科学基金资助项目(批准号: 90201035, 90104003)

周 震 男, 1976 年出生, 博士研究生, 主要从事垂直腔型器件的研究。

2002-12-13 收到, 2003-02-17 定稿

©2003 中国电子学会

宽度的剪应力(该力的方向平行于键合界面). 实际的键合晶片, 其厚度都很小, 因此可以近似认为该剪应力在晶片厚度方向上均匀分布, 则有

$$T(x) = \int_r^x \tau(\xi) d\xi \quad (3)$$

其中 $\tau(\xi)$ 是键合界面单位长度的剪应力; r 为晶片的半径.

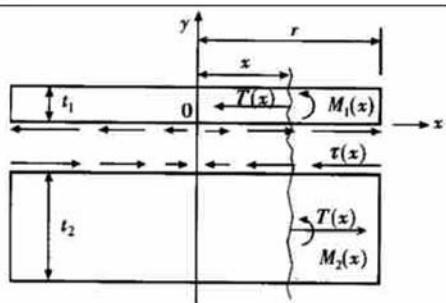


图 2 应力分析模型

Fig. 2 Stress analysis model

假定两种材料的热膨胀系数 α_1, α_2 与温度无关. 当两个晶片均匀受热升温 ΔT 时, 晶片 1 下表面和晶片 2 上表面任意点沿 x 方向的位移可以分别表示为^[2]

$$u_1(x) = \alpha_1 \Delta T x - \frac{1}{E_1^0 t_1} \int_0^x T(\xi) d\xi + \kappa_1 \tau(x) + \frac{t_1}{2} \int_0^x \frac{d\xi}{\rho(\xi)} \quad (4)$$

$$u_2(x) = \alpha_2 \Delta T x + \frac{1}{E_2^0 t_2} \int_0^x T(\xi) d\xi - \kappa_2 \tau(x) - \frac{t_2}{2} \int_0^x \frac{d\xi}{\rho(\xi)} \quad (5)$$

其中 κ_1, κ_2 分别为键合晶片 1、2 的柔度系数. κ_1, κ_2 可以表示为^[1]

$$\kappa_1 = \frac{2(1+\nu_1)t_1}{3E_1}, \quad \kappa_2 = \frac{2(1+\nu_2)t_2}{3E_2} \quad (6)$$

利用上下晶片位移相等条件 $u_1(x) = u_2(x)$, 并利用(1)、(2)式, 可以得到方程

$$\tau(x) - k^2 \int_0^x T(\xi) d\xi = \frac{\Delta \alpha \Delta T}{\kappa} x \quad (7)$$

其中 $\Delta \alpha = \alpha_2 - \alpha_1, K^2 = \lambda/\kappa, \kappa = \kappa_1 + \kappa_2$.

$$\lambda = \frac{1}{E_1^0 t_1} + \frac{1}{E_2^0 t_2} + \frac{(t_1 + t_2)^2}{E_1^0 t_1^3 + E_2^0 t_2^3} \quad (8)$$

方程(7)的边界条件为: $\tau(0) = 0, T(r) = 0$. 可以得到单位长度的剪应力为

$$\tau(x) = \frac{\Delta \alpha \Delta T \sinh kx}{\sqrt{\lambda \kappa} \cosh kr} \quad (9)$$

剪应力在晶片的边缘达到最大

$$\tau_{\max} = \tau(r) = \frac{\Delta \alpha \Delta T \sinh kr}{\sqrt{\lambda \kappa} \cosh kr} = \frac{\Delta \alpha \Delta T}{\sqrt{\lambda \kappa}} \tanh kr \quad (10)$$

kr 值较大时(当 $kr \geq 3$ 时, $\tanh kr \approx 1$), (10) 式简化为

$$\tau_{\max} = \frac{\Delta \alpha \Delta T}{\sqrt{\lambda \kappa}} \quad (11)$$

(9) 式简化为

$$\tau(x) = \tau_{\max} e^{-k(r-x)} \quad (12)$$

上两式表明, 键合晶片界面间剪应力的大小随其位置远离晶片边缘而呈自然指数关系减小, 而最大剪应力和晶片半径大小无关.

图 3 给出了厚度为 $500\mu\text{m}$ 的硅晶片和厚度为 $300\mu\text{m}$ 的砷化镓晶片键合时界面的剪应力分布, 可以发现, 剪应力大部分集中在键合晶片的边缘区. 其中, 硅晶片的杨氏模量 $E_{\text{Si}} = 1.66 \times 10^{11}\text{N/cm}^2$, 泊松比 $\nu_{\text{Si}} = 0.29$, 热膨胀系数 $\alpha_{\text{Si}} = 2.6 \times 10^{-6}\text{K}^{-1}$. 砷化镓晶片的杨氏模量 $E_{\text{GaAs}} = 1.207 \times 10^{11}\text{N/cm}^2$, 泊松比 $\nu_{\text{GaAs}} = 0.29$, 热膨胀系数 $\alpha_{\text{GaAs}} = 6.8 \times 10^{-6}\text{K}^{-1}$. 晶片半径取 20mm , 温度变化量取 400°C .

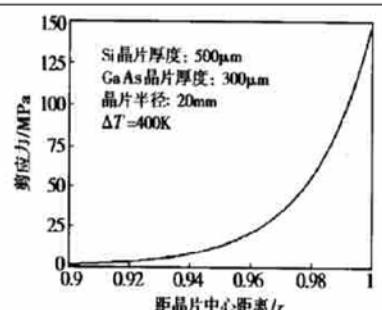


图 3 GaAs/Si 片键合界面的剪应力分布

Fig. 3 Shearing stress distribution of the interface of bonded GaAs/Si wafers

在利用键合技术转移薄膜材料时, 晶片 1 往往要通过一系列技术对其减薄^[3], 这就使得晶片 1 的厚度变得很小($t_1 \ll t_2$), 此时最大剪应力的表达式可以简化为(也假定 kr 值较大)

$$\tau_{\max} = k E_1^0 t_1 \Delta \alpha \Delta T \quad (13)$$

$$k^2 = \lambda/\kappa \cong \lambda/\kappa_1, \quad \lambda \cong \frac{1}{E_1^0 t_1} \quad (14)$$

(13) 式表明, 当晶片 1 为薄膜时, 最大剪应力随薄膜厚度 t_1 的增大而增大.

晶片 1、2 中的正应力(拉应力、压应力)平行于

键合界面,是由晶片的剪应力 $T(x)$ 和弯矩 $M_i(x)$ ($i = 1, 2$) 共同决定的,该正应力在晶片键合界面处达到最大值.结合(2)、(3)、(9)式,可以得到键合界面正应力的表达式(假定 kr 的值较大)^[4]:

$$\begin{aligned}\sigma_1(x) &= \frac{T(x)}{t_1} + \frac{E_1^0}{\rho(x)} \times \frac{t_1}{2} \\ &= \frac{\Delta\alpha\Delta T}{\lambda t_1} \left[1 + \frac{3t_1 D_1}{t_1 D} \right] [1 - e^{-k(r-x)}] \quad (15)\end{aligned}$$

$$\begin{aligned}\sigma_2(x) &= -\frac{T(x)}{t_2} - \frac{E_2^0}{\rho(x)} \times \frac{t_2}{2} \\ &= -\frac{\Delta\alpha\Delta T}{\lambda t_2} \left[1 + \frac{3t_2 D_2}{t_2 D} \right] [1 - e^{-k(r-x)}] \quad (16)\end{aligned}$$

“+”表示该正应力为拉应力,“-”表示该正应力为压应力.其中,

$$D_1 = \frac{E_1 t_1^3}{12(1-v_1^2)} \quad D_2 = \frac{E_2 t_2^3}{12(1-v_2^2)} \quad D = D_1 + D_2 \quad (17)$$

当 x 值较小时(离晶片边缘较远), $1 - \exp[-k(r-x)] \approx 1$, 此时键合晶片界面的正应力和其位置无关.图 4 给出了硅晶片和砷化镓晶片键合时界面的正应力分布.其中计算时所取的各物理参量同分析剪应力时一样.可以发现,在晶片边缘附近,正应力迅速下降,在晶片边缘处($x = r$)其值降为 0.

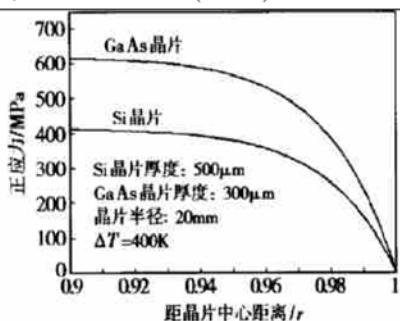


图 4 GaAs/Si 晶片键合界面的正应力分布

Fig. 4 Normal stress distribution of the interface of bonded GaAs/Si wafers

当晶片 1 为薄膜时,弯矩 $M_1(x)$ 的值很小,薄膜中的正应力可近似认为只由剪应力 $T(x)$ 所决定.而基底的正应力仍由剪应力 $T(x)$ 和弯矩 $M_2(x)$ 共同决定.可以分别表示为

$$\sigma_1(x) = \frac{T(x)}{t_1} = E_1^0 \Delta\alpha\Delta T [1 - e^{-k(r-x)}] \quad (18)$$

$$\begin{aligned}\sigma_2(x) &= -\frac{T(x)}{t_2} - \frac{E_2^0}{\rho(x)} \times \frac{t_2}{2} \\ &= -4E_1^0 \frac{t_1}{t_2} \Delta\alpha\Delta T [1 - e^{-k(r-x)}] \quad (19)\end{aligned}$$

(18) 式说明,除了键合晶片边缘的区域,键合薄膜(晶片 1)中的正应力 $\sigma_1(x)$ 和薄膜厚度无关.(19) 式说明,当薄膜厚度减薄时,基底中的正应力 $\sigma_2(x)$ 会降低,甚至完全消失.

键合晶片的界面上还存在着剥离应力,剥离应力的方向垂直于键合界面,也是影响晶片键合的重要应力.图 5 是剥离应力的分析模型.考察某一晶片的局部受力,可以得到平衡方程^[11].

$$(x+r)N_0 - \int_r^x \int_r^x P(\xi) d\xi' d\xi' = M_1(x) - \frac{t_1}{2} T(x) = -M_2(x) + \frac{t_2}{2} T(x) \quad (20)$$

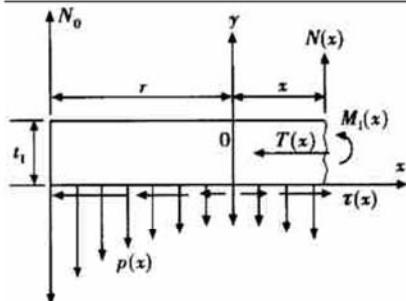


图 5 剥离应力分析模型

Fig. 5 Peeling stress analysis model

为了简化分析,认为剥离应力主要集中在晶片的边缘,可近似将作用在晶片边缘的力 N_0 来替代这些剥离应力进行分析(见图 5).(20) 式对 x 微分,可得

$$N(x) = \int_r^x p(\xi) d\xi = N_0 - \mu \tau(x) \quad (21)$$

其中

$$\mu = \frac{t_2 D_1 - t_1 D_2}{2D} \quad (22)$$

剥离应力为

$$p(x) = \frac{dN(x)}{dx} = \frac{\mu}{\kappa} \Delta\alpha\Delta T \frac{\cosh kx}{\cosh kr} \quad (23)$$

根据平衡条件 $N(r) = 0$, 可得

$$N_0 = \mu \tau_{\max} \quad (24)$$

剥离应力在键合晶片的边缘达到最大.

$$p_{\max} = p(r) = \frac{\mu}{\kappa} \Delta\alpha\Delta T = \mu k \tau_{\max} (\tanh kr)^{-1} \quad (25)$$

当 kr 值较大时, 剥离应力可以表示为

$$p(x) = p_{\max} e^{-k(r-x)} \quad p_{\max} = \mu k \tau_{\max} \quad (26)$$

(22)、(26) 式说明, 当 $D_1/D_2 = t_1/t_2$ 时, 即

$$\frac{t_1}{t_2} = \sqrt{\frac{E_2(1-v_1^2)}{E_1(1-v_2^2)}} \quad (27)$$

剥离剪应力会在任何温度下都为0, 这非常有利于键合的成功。图6给出了硅晶片和砷化镓晶片键合时界面的剥离应力分布。其中计算时所取的各物理量同分析剪应力时一样。

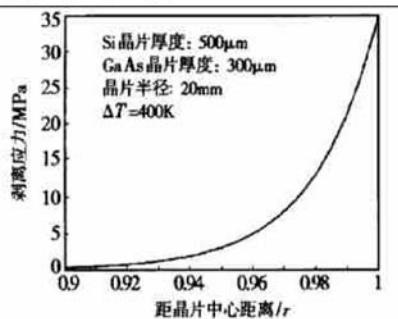


图6 GaAs/Si晶片键合界面的剥离应力分布

Fig. 6 Peeling stress distribution of the interface of bonded GaAs/Si wafers

假如晶片1为薄膜, 此时最大剥离应力 p_{\max} 的表达式可以简化为

$$p_{\max} = \frac{1}{2} k t_1 \tau_{\max} \quad (28)$$

3 结论

本文将双金属带的热应力分布理论用于键合晶片的应力分析, 推导了影响晶片键合的剪应力、正应

力(拉、压应力)以及剥离应力的表达式, 并讨论了薄膜键合时这些应力的分布特性。晶片中的正应力主要集中在远离键合晶片边缘的区域内, 而在晶片边缘附近, 正应力迅速下降, 在晶片边缘处($x = r$)其值降为0。而剪应力和剥离应力主要集中在键合晶片的边缘区域内, 在远离晶片边缘的区域, 剪应力和剥离应力则迅速下降。因此实际键合过程中要特别确保晶片边缘的良好接触。

当晶片1为薄膜时, 只要不是离键合晶片边缘太近的区域, 薄膜中的正应力和薄膜的厚度无关, 和基底的厚度以及杨氏模量也无关。而键合界面间的剪应力以及剥离应力则会随薄膜厚度的增加而增加, 并且由薄膜与基底的厚度以及杨氏模量所共同决定。

参考文献

- [1] Suhir E. Stresses in bi-metal thermostats. *J Appl Mech*, 1986, 53: 657
- [2] Suhir E. An approximate analysis of stresses in multilayered elastic thin films. *J Appl Mech*, 1988, 55: 144
- [3] Tong Q Y, G ösele U. Semiconductor wafer bonding: science and technology. New York, 1999: 137
- [4] Liu H C, Murarka S P. Elastic and viscoelastic analysis of stress in thin films. *J Appl Phys*, 1992, 72(8): 3459

Theoretical Analysis of Stresses in Interface of Bonded Wafers*

Zhou Zhen, Kong Xijun, Huang Yongqing and Ren Xiaomin

(Beijing University of Post & Telecommunication, Beijing 100876, China)

Abstract: The theoretical distribution of stresses in the interface of bonded wafers and thin films subjected to uniform heating or cooling are studied according to the theory of stresses arising in bimetal strips. The characteristics of distribution of the shearing stresses, as well as normal and peeling stresses which influence the quality of bonded wafers are discussed.

Key words: bonding; shearing stress; normal stress; peeling stress

EEACC: 2520C; 2530B

Article ID: 0253-4177(2003)11-1176-04

* Project supported by National Natural Science Foundation of China (Nos. 90201035, 90104003)

Zhou Zhen male, was born in 1976, PhD candidate. He is engaged in the research on vertical cavity devices.

Received 13 December 2002, revised manuscript received 17 February 2003

© 2003 The Chinese Institute of Electronics