

# Al/SRO/Si 结构中横向电压作用下的电荷俘获效应\*

于振瑞<sup>1,2</sup> 杜金会<sup>2</sup> 张加友<sup>1,2</sup> 李长安<sup>2</sup> Aceves M<sup>3</sup>

(1 南开大学光电子研究所, 天津 300071)

(2 军事交通学院基础部, 天津 300161)

(3 Department of Electronics, INAOE, Puebla, Mexico)

**摘要:** 利用 Al/SRO/Si MOS, 对富硅二氧化硅(SRO)材料在横向电压作用下的电荷俘获效应进行了研究。用 LPCVD 法在 n 型 Si 衬底上沉积 SRO 材料, 通过 C-V 测量研究其电荷俘获性质。发现对于 n 型 Si 衬底, 在横向电压作用下, SRO 层能够俘获正电荷, 电荷俘获效应与 SRO 层的性质有关。基于电位在器件内部的分布及诱导 pn 结的形成, 提出了一个简单的物理模型来解释所得到的实验结果。

**关键词:** 富硅氧化硅; 电荷俘获效应; C-V 测试; 诱导 pn 结

**PACC:** 7340Q; 6855

中图分类号: TN 304.2<sup>+</sup> 1

文献标识码: A

文章编号: 0253-4177(2003)11-1180-05

## 1 引言

富硅二氧化硅(silicon-rich-oxide, SRO)在固体电子学中有非常重要的应用前景。DiMaria 等人<sup>[1,2]</sup>用 SRO 作为不挥发器件的电子注入层, 发现 SRO 能大幅提高电子注入效率、降低工作电压、延长使用寿命。Calleja 等人<sup>[3]</sup>则用 SRO 材料代替多晶硅作为不挥发存储器的浮栅, 也获得了较好的效果; Aceves 等人<sup>[4]</sup>对 SRO 的电学性质进行了研究, 提出可以用 SRO 材料作为功率器件及集成电路的电压缓冲层, 能够大大降低冲击电压对器件的破坏, 另外他们还发现, Al/SRO/Si MOS 结构在合适的偏置电压作用下具有诱导 pn 结的性质, 可用于制造光学或化学传感器<sup>[5,6]</sup>。SRO 材料在太阳能电池中的应用也在研究之中<sup>[7]</sup>。

SRO 材料可以用离子注入、PECVD 及 LPCVD 等方法制备, 其工艺与现有的硅集成电路制造工艺完全兼容。在用 PECVD 和 LPCVD 制备 SRO 材料时, 通常采用 N<sub>2</sub>O 及硅烷(SiH<sub>4</sub>)的混合气体作为气源, 通过控制气体的流量比 R( $R = [N_2O]/[SiH_4]$ )

来控制 SRO 中的富硅含量。富硅含量是一个重要的参数, 对 SRO 的性质及相应的器件性能有重要的影响。实验发现, 用 LPCVD 制备 SRO, 当 R 为 3 时, 富硅含量约为 17%; 而当 R ≥ 50 时, 则可以得到化学配比的 SiO<sub>2</sub> 薄膜<sup>[8]</sup>。

SRO 可以看作是两相系统: SiO<sub>2</sub> 无序网络中包覆着纳米 Si 粒子<sup>[9]</sup>。根据制备条件的不同, Si 在其中的含量及存在的形式均可以不同。直接用 LPCVD 或 PECVD 制备的材料中, Si 可能比较分散, 以较小的颗粒(可以是非晶或者结晶)均匀地分布在 SiO<sub>2</sub> 中; 而在 1000℃退火以后, 颗粒长大并结晶, 晶粒之间的距离也增大。晶粒的大小决定了其禁带宽度, 因而影响其光电性质。SiO<sub>2</sub> 中包覆纳米 Si 晶粒系统是目前一个重要的研究课题, 人们寄希望于这一系统表现出特殊的光电性质, 如单电子存储效应、发光效应等<sup>[10~12]</sup>。另一方面, 载流子在这一系统中的传输可能以电子在晶粒之间的隧穿为主, 空穴被认为很难在其中传输<sup>[2]</sup>。

Aceves 等人<sup>[13]</sup>对 Al/SRO/Si MOS 结构在垂直电压作用下的电荷俘获效应进行了研究, 发现在正、负栅电压作用下, SRO 层可以分别俘获负、正电

\* 国家自然科学基金(批准号: 50172061)及墨西哥 Conacyt 资助项目  
2003-04-25 收到, 2003-07-02 定稿

荷, 俘获的电荷的极性和数量与 SRO 层的制备条件及所施加的垂直电压有关。基于 SRO 层的电荷俘获效应, 有可能构成所谓的“横向器件”。这里的横向器件是指将常规的 MOS 器件中的栅极去除, 而用横向电极来完成载流子的注入与传输。这样的结构将会带来一些特殊的优点, 如增加光的入射(因为常规的金属栅电极的折射率较 SRO 为大, 光的反射很严重), 减小器件的尺寸等。SRO 层中存储的电荷在 Si 衬底表面诱导出一个 pn 结, 可以作为光的敏感区, 产生电子空穴在 pn 结内建电场的作用下分离, 电子(以 p 型衬底为例)沿 Si 表面的反型层做横向运动, 并被条栅电极收集; 而空穴则被背电极收集。这一结构在光传感器及太阳能电池中, 都有可能被应用<sup>[7]</sup>。

上述所谓横向器件中, 如何获得 SRO 层中的电荷是一个重要的研究课题。方法之一就是通过金属条栅电极, 采用横向注入的方法获得。但据我们所知, 迄今还没有文献报道 SRO 材料在横向电压作用下的电荷注入和俘获效应。本文报道了对这一问题的初步研究结果。实验表明, 对于 n 型 Si 衬底器件而言, 可以获得明显的电荷俘获效应, 俘获的电荷为正电荷。

## 2 实验

用 LPCVD 方法沉积 SRO 层。选用(100)方向的 n 型硅作衬底, 电阻率为  $2 \sim 5 \Omega \cdot \text{cm}$ 。沉积气体为  $\text{N}_2\text{O}$  和  $\text{SiH}_4$  的混合气体, 实验中  $R = 30$ 。沉积温度为  $700^\circ\text{C}$ , 压强为  $267\text{Pa}$ 。利用椭偏仪测量 SRO 的厚度约为  $170\text{nm}$ , 折射率为 1.53。根据文献报道的结果<sup>[8]</sup>, 可以得知在我们的样品中, 相对介电常数为 4.33, 富硅含量约为 5%。Si 衬底的背面进行磷(P)离子注入, 然后在样品的两个表面均蒸发厚度约为  $1\text{\AA}$  的 Al 电极。采用常规的光刻法在样品正表面(SRO 一侧)形成 Al 电极图形。每个电极均为方块形, 面积为  $0.014\text{cm}^2$ , 间距为  $0.01\text{cm}$ 。最后样品在  $450^\circ\text{C}$  下退火 20min(在  $\text{N}_2 + \text{H}_2$  中)以形成良好的接触。

采用三电极结构进行横向电压作用实验, 如图 1 所示。所谓三电极结构就是在一块样品上选择排成一行并且相邻的三个电极(分别称为 1、2、3, 如图所示)。横向注入电压( $V_{12}$ )加于电极 1、2 之间, 注入电压为  $V_{12} = \pm 210\text{V}$ 。电极 3 用来检测 SRO 层的电

荷存储效应。电荷注入效应通过测量电极 3 与背电极之间的 C-V 曲线得到。在加横向电压前后分别进行 C-V 测试, 通过 C-V 曲线的移动可以计算出 SRO 层中的电荷存储量。C-V 测试在计算机控制的 Keithley Model 590 CV Analyzer 上完成, 测试频率为  $100\text{ kHz}$ 。同时测量了样品的 I-V 曲线, 以分析样品的栅极漏电流(I-V 测试用计算机控制的 Keithley 6517 Electrometer 完成)。所有测试在室温、暗态下进行。

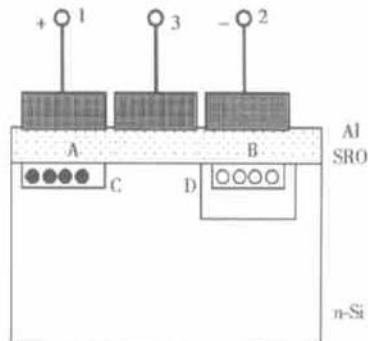


图 1 三电极横向加压及测试示意图

Fig. 1 Schematical diagram of three-electrode configuration

我们还用同样的工艺制备了 Al/SiO<sub>2</sub>/Si 器件, SiO<sub>2</sub> 层的沉积用  $R = 70$ 。测量了其循环 C-V 曲线, 发现观测不到 C-V 曲线的迟滞效应, 说明用我们的系统及工艺制备的 SiO<sub>2</sub>/Si 界面的缺陷态密度很低, 因此在以后的讨论中不予考虑。

## 3 结果与讨论

图 2 是样品典型的 C-V 及 I-V 曲线。从 I-V 曲线可以看出, SRO 层有一定的漏电流, 其电阻率约为  $5 \times 10^{13} \Omega \cdot \text{cm}$ , 远远小于 SiO<sub>2</sub> 的电阻率(约为  $10^{16} \Omega \cdot \text{cm}$ )。这一很小的漏电流可能是载流子借助于 SRO 层中的输运形成的。这也说明, 在 SRO 层中确实存在一定密度的缺陷态或者 Si 颗粒, 从而为俘获电荷提供了一定浓度的俘获中心。尽管如此, 从 C-V 曲线可以看出, 栅极正、反向偏置时, 可以分别在 Si 衬底表面形成电子积累层和反型层。反向偏置时电容恒定表明在 Si 衬底表面形成了诱导 pn 结。正是这一诱导 pn 结的存在, 使得在反向电压下, 电流更小。

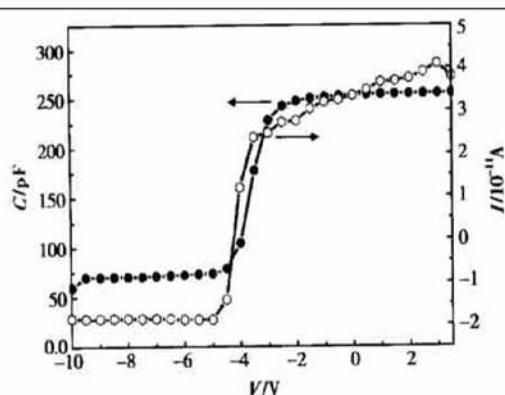
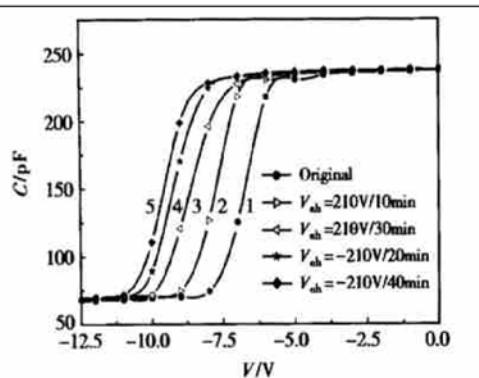
图 2 样品典型的  $I-V$  及  $C-V$  曲线Fig. 2 Typical  $I-V$  and  $C-V$  curves of samples

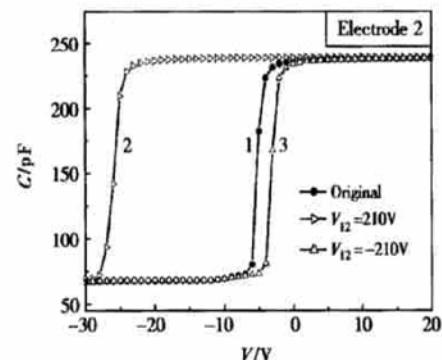
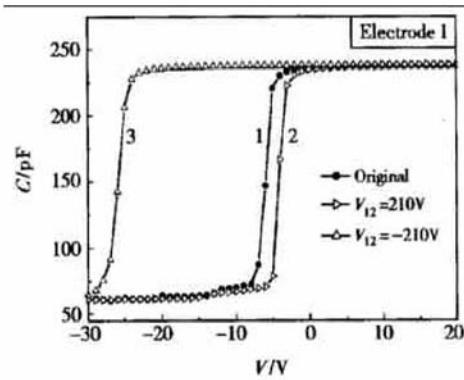
图 3 是样品在横向电压作用前后,由电极 3 与 Si 衬底之间测量得到的典型的  $C-V$  曲线。可以看出,在施加横向电压前后, $C-V$  曲线发生了明显的横向移动。不管所施加的横向电压的极性如何, $C-V$  曲线总是向负电压方向移动。随着电压作用时间的延长,移动的距离加大,但移动的速度减小,最终达到一较稳定的状态。改变电压的方向并不能改变  $C-V$  曲线的移动方向。

图 3 由电极 3 测量得到的横向电压作用前后的  $C-V$  曲线Fig. 3  $C-V$  curves measured between electrode 3 and back contact before and after the lateral voltage stress

$C-V$  曲线的左移说明在横向电压的作用下,SRO 层中俘获了一定数量的正电荷。根据平带电压的移动量可以计算出俘获的电荷密度约为  $3.0 \times 10^{11} \text{ cm}^{-2}$ 。

为了解释上述实验结果,我们还分别测量了在施加横向电压前后,电极 1、2 相对于背电极的  $C-V$  曲线。结果显示在图 4 中。在两个电极间施加横向电

压前后,二者相对于基底的  $C-V$  曲线均发生了明显的移动。对于正偏的电极,其  $C-V$  曲线向右移动,说明在其下面的 SRO 层中俘获了负电荷;而对于反偏的电极,其  $C-V$  曲线向左移动,说明在其下面的 SRO 层中俘获了正电荷。可以看出,所俘获的正电荷的密度明显高于负电荷的密度。

图 4 由电极 1、2 测量得到的横向电压作用前后的  $C-V$  曲线Fig. 4  $C-V$  curves measured for electrode 1 and 2 respects to back contact, respectively

电极 1、2 的  $C-V$  测试表明:(1) 尽管施加的是横向电压,但在两个电极之下的 Si 表面层,仍然分别形成了积累层和反型层(正向偏置的电极下面形成积累层;而反向偏置的电极下面形成反型与耗尽层);(2) 由于正向偏置的电极下面的 SRO 层中所存储的电荷明显少于反向偏置电极下的 SRO 层中所存储的电荷,因而可以认为,所施加的横向电压主要降在反偏电极一侧,即主要降在耗尽层一侧,这显然是合理的。

基于以上讨论,我们提出以下模型解释观察到的横向电荷的俘获结果。

如图 1 所示,在横向电压作用下,电流将分成两

路:一路经过 SRO 层直接从电压正极到负极;另一路则是经过 Si 衬底表面。此时,在 Si 衬底表面正电极一侧产生一电子积累层,而在负电极一侧则感应出反型层与耗尽层。显然这一路电流流过的途径包括 Si 表面的电子积累层及一个反向偏置的感应 pn 结,电流的大小也由该感应 pn 结控制。电压在第二个电流通路上的分配主要是降在感应 pn 结上,而正电极下面的感应电子积累层上所施加的电压很小。因此由感应电子积累层注入到 SRO 中的电子数目较少,而由感应 pn 结注入到 SRO 中的空穴(或者是由 SRO 注入到该反型层的电子)的数目则很大。电极 1、2 的 C-V 测试也证明了这一点:正向偏置的电极下面总是比反向偏置的电极下面存储的电荷少。由电极 1、2 注入到 SRO 层的电荷在横向电场的作用下,会进行横向运动。总的效果是:运动到电极 3 之下 SRO 层中的电子全部被运动到这里的空穴中和,而剩余的空穴则被 SRO 层中的俘获中心俘获,造成在电极 3 下面的 SRO 中测量到俘获的正电荷。

另一个可能的原因是电极 3 下面的 Si 表面直接向覆盖在其上面的 SRO 层注入空穴造成的。由于在 Si 表面,大部分电压降在感应 pn 结上(电极 2 下面的 Si 表面层),因此,在 Si 表面 CD 区域,电位都较高而接近于正电极(电极 1)的电位;另一方面,在 SRO 层中的 AB 区域,电位从 A 到 B 逐渐降低,A 点电位接近于正电极 1 的电位,而 B 点的电位接近于负电极 2 的电位,所以 SRO 层 AB 区域的平均电位比 Si 表面 CD 区域的平均电位要低。这相当于在电极 3 与 Si 之间施加了一个负电压,所以 Si 表面会向其上面的 SRO 层注入正电荷。上述两种机制共同作用的结果,使得在电极 3 下面的 SRO 层中,俘获了一定数量的正电荷,造成 C-V 曲线左移。

如果所施加的横向电压改变极性,即电极 1 反偏而电极 2 正偏,上述的论述依然成立。只是此时在电极 1 下面形成了电子积累层,而在电极 2 下面形成了反型层。上述两种机制,还是在电极 3 下面的 SRO 层中俘获正电荷。这也解释了为什么电极 3 下面的 SRO 层中俘获的电荷的极性与横向电压的作用方向无关。至于 SRO 层中所存储的电荷,可能存在 SRO/Si 界面,也可能存在于 SRO 层内部,与 SRO 层的制备条件相关。需要进一步的实验来判别电荷存储的位置。

## 4 结论

本文通过 C-V 测试,研究了在横向电压作用下 Al/SRO/Si 结构的横向电荷俘获效应,发现在横向电压的作用下,在 SRO 层中能够俘获电荷。对于 n 型衬底,俘获的电荷极性为正,密度约为  $3.0 \times 10^{11} \text{ cm}^{-2}$ 。并提出了一个简单的模型来解释实验结果。

## 参考文献

- [1] DiMaria D J, DeMeyer K M, Dong D W. Dual-electron-injector-structure electrically alterable read-only-memory modeling studies. *IEEE Trans Electron Devices*, 1981, ED-28: 1047
- [2] DiMaria D J, Dong D W, Pesavento F L, et al. Enhanced conduction and minimized charge trapping in electrically alterable read-only memories using off-stoichiometric silicon dioxide films. *J Appl Phys*, 1984, 55(8): 3000
- [3] Calleja C, Aceves M, Falcony C. EEPROM transistor fabricated with stacked  $\text{SiO}_x$  LPCVD films. *Electron Lett*, 1998, 34(13): 1294
- [4] Aceves M, Pedraza J, Reynoso-Hernandez A, et al. Study on the Al/silicon rich oxide/Si structure as a surge suppressor, DC, frequency response and modeling. *Microelectron J*, 1999, 30: 855
- [5] Aceves M, Malik A, Murphy R. The FTO/SRO/Si structure as a radiation sensor. In: *Sensors & Chemometrics*. Ed Maria Teresa Ramirez-Silva, et al. 2001: 1
- [6] Aceves M, Carrillo J, Carranza J, et al. Duality metal oxide semiconductor-PN junction in the Al/silicon rich oxide/Si structure as a radiation sensor. *Thin Solid Films*, 2000, 373: 134
- [7] Yu Z, Aceves M. Charge-trapping effect in SRO and its application in solar cells, submitted to WCPV-3
- [8] Calleja W, Falcony C, Torres A, et al. Optical properties of non-stoichiometric  $\text{SiO}_2$  as function of excess silicon content and thermal treatments. *Thin Solid Films*, 1995, 270: 114
- [9] Dong D, Irene E A, Young D R. Preparation and some properties of chemically vapor-deposited Si-rich  $\text{SiO}_x$  and  $\text{Si}_3\text{N}_4$  Films. *J Electrochem Soc: Solid-State Sci Technol*, 1978, 125(5): 819
- [10] Maeda T, Suzuki E, Sakata I, et al. Electrical properties of Si nanocrystals embedded in an ultrathin oxide. *Nanotechnology*, 1999, 10: 127
- [11] Kim Y, Park K, Chung T, et al. Ultralarge capacitance-voltage hysteresis and charge retention characteristics in metal oxide semiconductor structure containing nanocrystals deposited by ion-beam-assisted electron beam deposition. *Appl Phys Lett*, 2001, 78(7): 934

- [12] Sun Yongke, Cui Xiaoming, Zhang Borui, et al. Photoluminescence and electroluminescence from scored Si-rich SiO<sub>2</sub> film/p-Si structure. Chinese Journal of Semiconductors, 2001, 22(5): 573 [孙永科, 崔晓明, 张伯蕊, 等. 刻划的富硅二氧化硅/p-Si 结构的光致发光和电致发光. 半导体学报, 2001, 22(5): 573]
- [13] Aceves M, Falcony C, Reynoso-Hernandez A, et al. The conduction properties of the silicon/off-stoichiometry-SiO<sub>2</sub> diode. Solid-State Electron, 1996, 39(5): 637

## Charge-Trapping Effect of Al/SRO/Si Devices Under Lateral Electrical Stress<sup>\*</sup>

Yu Zhenrui<sup>1,2</sup>, Du Jinhui<sup>2</sup>, Zhang Jiayou<sup>1,2</sup>, Li Chang'an<sup>2</sup> and Aceves M<sup>3</sup>

(1 Institute of Photoelectronics, Nankai University, Tianjin 300071, China)

(2 Institute of Tianjin Transportation Engineering, Tianjin 300161, China)

(3 Department of Electronics, INAOE, Puebla, Mexico)

**Abstract:** The charge trapping effect of Al/SRO/Si MOS devices under lateral electrical stress is investigated. SRO layer is deposited on n-type Si substrate by LPCVD technique using SiH<sub>4</sub> and N<sub>2</sub>O gas mixture as deposition reactant with gas flow ratio of  $R = [\text{N}_2\text{O}]/[\text{SiH}_4] = 30$ . High frequency  $C-V$  measurements are performed to study the charge-trapping effect. It is found that, for n-type Si substrate, positive charges can be trapped in the SRO layer with charge density of  $3.0 \times 10^{11} \text{ cm}^{-2}$ . A simple model based on the potential distribution and the formation of induced pn junction under the stressing electrodes is proposed to interpret the experimental results.

**Key words:** silicon-rich oxide (SRO); charge trapping effect;  $C-V$  measurements; induced-pn junction

**PACC:** 7340; 6855

**Article ID:** 0253-4177(2003)11-1180-05

\* Project supported by National Natural Science Foundation of China (No. 50172061) and Conacyt of Mexico

Received 25 April 2003, revised manuscript received 2 July 2003

© 2003 The Chinese Institute of Electronics