

用于综合 PWM 芯片的并行遗传算法^{*}

陈黎 杨华中 汪蕙

(清华大学电子工程系, 北京 100084)

摘要: 提出了基于遗传算法的脉冲宽度调制(PWM)芯片的自动综合方法。为保证综合结果准确实用, 对电路性能的评价基于 HSPICE 的仿真结果, 提出的并行遗传算法采用了电路划分和参数关联技术, 并运用互联网实现并行计算。综合实例表明了该方法的有效性。

关键词: 遗传算法; 模拟电路综合; 并行计算; PWM 芯片

EEACC: 1130B; 1210; 0260

中图分类号: TN402

文献标识码: A

文章编号: 0253-4177(2003)11-1226-06

1 引言

高频开关电源在轻量化、高效率等方面具有显著的性能优势, 在计算机和通信领域早就得到了广泛运用。随着微系统芯片(SOC)的发展, 多电源电压和动态电源电压等技术成为降低芯片功耗的重要手段^[1], 因此, 自动设计 CMOS 工艺的高性能脉冲宽度调制(PWM)芯片对 SOC 的发展同样具有十分重要的意义。

实现 PWM 芯片设计自动化的关键是其中的模拟模块的自动综合。现有的模拟电路综合方法主要分为两大类: 一类是先进行拓扑结构选择, 然后优化器件尺寸; 另一类则是同时进行拓扑结构选择和器件尺寸优化。第一类方法实现容易, 但不易获得全局最优解。拓扑结构选择可能是根据某种策略生成新的结构^[2,3], 或者将电路分解为功能相对独立的子模块, 将子模块的选择纳入到参数优化的过程中^[4]。不过由于拓扑选择受到搜索空间的限制, 并不一定能有效地找到适合具体问题的电路结构。更多的研究则集中在器件尺寸优化方面。

不论采用哪一类方法, 优化软件包都是必不可少的。优化软件包主要由优化算法和对电路性能的

评价方法来决定。从优化算法角度看, 有的采用计算量小但全局收敛性差的算法, 有的则采用全局收敛性好但计算量大的算法。在电路性能评价方面, 有的系统采用解析计算公式来大大提高计算速度^[6], 但其精度则不如采用电路模拟器的系统。

针对 PWM 芯片的特点, 本文采用遗传算法进行优化处理, 以保证全局收敛性。采用 HSPICE 来评价电路的性能, 从而确保精度优于基于解析计算公式的系统。为缩短用户的等待时间, 我们采用了并行网络计算的策略。

2 基于遗传算法的 PWM 芯片综合

本文针对 PWM 芯片的特点, 将其划分成不同的功能模块, 在系统级为每一个模块制定性能指标。对其中的模拟模块建立一定数量的电路结构库, 运用并行遗传算法进行参数优化, 提高算法的收敛性, 减少计算时间。对电路性能的评估则采用 HSPICE, 从而使综合过程所预测的结果与实际情况吻合。

2.1 PWM 芯片的功能划分

有多种方式可以实现 PWM 控制器, 而且不同的运用对其性能要求也不尽相同, 但就多数 PWM

* 国家自然科学基金资助项目(批准号: 60025101)

陈黎 男, 硕士研究生, 从事模拟电路自动综合方法和演化计算方法的研究。

杨华中 男, 1967 年出生, 教授, 主要从事低功耗系统结构与电路技术、数字信息处理芯片、CMOS 射频集成电路和微系统芯片的设计与验证方法的研究。

2002-12-12 收到, 2003-05-21 定稿

©2003 中国电子学会

控制器来说, 其结构具有相似性。在功能级进行划分, 可以得到如图 1 所示的功能级模块结构。

误差放大器、稳压源、振荡器以及输出级等模拟

部件的设计是 PWM 控制器的关键。针对不同的运用, 对这些模块提出不同的性能指标, 需要据此来优化电路参数。

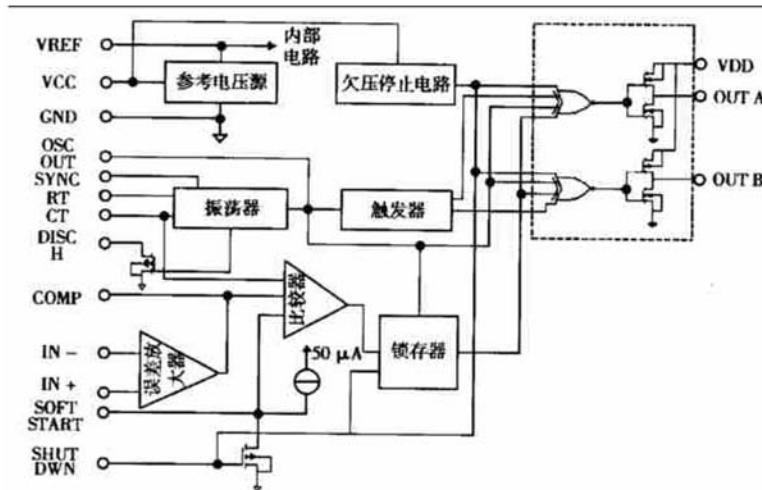


图 1 PWM 控制器功能级模块划分

Fig. 1 Partition of PWM chips

2.2 优化目标的建立

电路参数优化是在电路结构选定的情况下对电路中器件参数进行调节, 使得电路满足约束条件并对面积功耗等指标实现优化。对于多个约束条件和优化目标, 我们采用加权求和的方式将多目标的有约束优化问题转化为单目标无约束问题:

$$C(x) = \sum_{i=1}^m w_{fi} f_i(x) + \sum_{j=1}^n w_{gj} g_j(x) \quad (1)$$

其中 x 为自变量; $f_i(x)$ 为优化目标函数, $i = 1, 2, L, n$; $g_j(x)$ 为约束方程, $j = 1, 2, L, m$; w_{fi}, w_{gj} 是常数; $C(x)$ 是总体优化目标。由于不同的优化目标和约束各自所处的数量级不一样, 需要进行归一化。对于每一个优化目标和约束我们定义三个值: 标准值 (typical)、上限(ceiling) 和下限(floor)。根据下式归一化^[7]:

$$\begin{aligned} \hat{f}_i &= \left| \frac{f_i(x) - \text{typical}}{\text{ceiling} - \text{floor}} \right| \\ \hat{g}_i &= \left| \frac{g_i(x) - \text{typical}}{\text{ceiling} - \text{floor}} \right| \end{aligned} \quad (2)$$

这样, 问题可以表述为对(3)式进行优化:

$$\min_x \hat{C}(x) = \sum_{i=1}^m w_{fi} \hat{f}_i(x) + \sum_{j=1}^n w_{gj} \hat{g}_j(x) \quad (3)$$

优化目标通常为芯片面积, 约束条件除了器件

尺寸的限制外, 还包括电路需要满足的性能指标。各项的权值的默认值都为 1, 根据设计者对不同目标重要性的判断, 可以针对具体问题进行调整。对于约束条件还可以加入惩罚因子, 其具体做法见 2.4 节。

2.3 遗传算法实现全局优化

遗传算法在近期的研究中得到了越来越广泛的运用, 同其他方法相比, 遗传算法有全局搜索能力强、适应性广、健壮性更好等优点。遗传算法首先生成一个群体, 这是一组潜在的解, 群体以类似于物种进化(如交叉、变异等操作)的方式去探寻更广的搜索空间, 依照一定的选择机制进行优胜劣汰, 最后达到全局收敛。

(1) 编码: 针对电路参数优化这个问题, 我们采用浮点数编码^[7]。决定电路性能的可调参数构成电路参数向量 $X = \{x_1, x_2, \dots, x_n\}$, 其中的 x_i 为双精度实数。参数的取值范围 $x_i \in (x_{i_floor}, x_{i_ceiling})$ 由 PWM 芯片设计者决定, 在初始群体的生成时随机选取此范围内的一个值。

(2) 遗传操作: 采用两点交叉模式。变异算子采用非均匀变异^[7]算法, 初期此算子具有较大的变异幅度, 均匀地搜索空间, 而在后期则具有局部的微调功能。

(3) 选择机制: 选择机制采用 2 选 1 的锦标赛

法^[7],这种方法的最大好处是适应性广,便于实现。

(4) 优良群体机制:文献[8, 9]分别证明了保存最优个体的二进制遗传算法和浮点遗传算法能保证具有全局收敛性,因此在维护一个基本群体的同时,会建立另一个优良群体(elitist population). 每一代从新搜索到的个体选取优良的加入到优良群体中,再在下一次搜索前将部分优良个体加入到原有的基本群体中. 这样便在算法的进行过程中记录了所搜索到的优良个体,并保证其参与到下一代的交叉和复制中. 这个过程如图 2 所示。

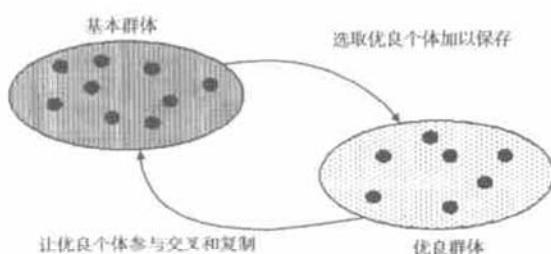


图 2 优良群体机制

Fig. 2 Elitism mechanics

(5) 结束条件:当发现所有的约束条件都已经满足,并且在经过一定代数的搜索后优化目标指标没有进一步的改善时便结束程序,否则进入下一代继续搜索.为了防止由于找不到合适的解而使得程序一直进行,从而规定一个最大代数,如果最大代数达到还没有找到符合要求的解,停止程序并报告已经搜索到了最优解.

2.4 基于电路模拟器的电路评价方法

模拟电路的指标繁复,而且性能对某些参数相当敏感,符号分析等方法得出的结果有时与实际的电路性能有较大差距.采用精确的电路模拟器对电路结果进行评价可以得到更为准确可信的结果^[5]. 这里我们利用 HSPICE 仿真结果对电路进行评价.

建立起一个良好的调用仿真器的界面是设计的关键. 我们建立的仿真器模块可以对 HSPICE 调用,并对仿真结果进行分析,此仿真模块与执行遗传算法的主程序之间只进行基因和评价结果的传输,如图 3 所示.

整个算法执行过程中可能要调用 HSPICE 上万次,在这其中由于某些参数值选取的不合适,可能出现不能正确的仿真情况,此时根据 HSPICE 提供

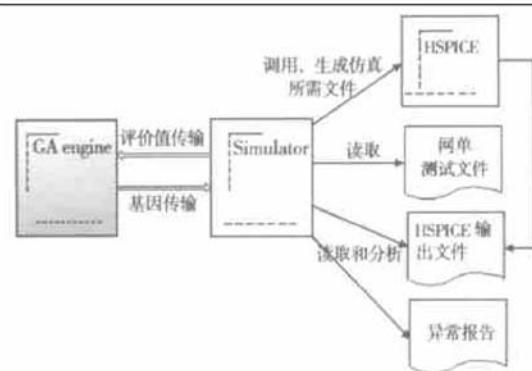


图 3 基于电路模拟器的评价方法

Fig. 3 Simulation-based evaluation

的错误报告给此个体加以惩罚,一个可行的做法是赋给此个体上代所有个体中最差的评价值.

为了增大算法收敛的速度,对没有满足约束的个体也给予一定的惩罚,具体做法是设定一个惩罚因子 p_i :

$$p_i = \begin{cases} 1, & \text{when } g_i \in (\text{floor}_i, \text{ceiling}_i) \\ 10, & \text{else} \end{cases} \quad (4)$$

评价函数改为:

$$C(x) = \sum_{i=1}^m w_i f_i(x) + \sum_{j=1}^n p_j w_j g_j(x) \quad (5)$$

2.5 网络计算

HSPICE 对电路进行仿真在带来更高可靠性时也必然带来更长的运行时间,如果一次综合中需要成千上万次地调用 HSPICE,这个时间代价会变得不可接受.

遗传算法有其内在的并行性,一种可行的实现便是采用主从式(master-client)将评价仿真电路的计算分配给多个处理器同时完成^[5, 10]. 网络结构可以从图 4 中得到说明.

为了能有效完成并行计算并且具有可扩展性,这种方法需要具备如下功能:

(1) 能够检测到新的 client 的加入和退出: 我们使用套接字中的 select 函数轮询;

(2) 动态地调整任务的分配: 由于不同输入的电路仿真的时间可能不同,为此制定了 master 和 client 之间一个简单的协议,来动态地调整任务分配量.

(3) 能够处理异常情况: 如果一个 client 由于某种原因意外地与 master 失去联系,需要一种机制来重新分配已经分配给此 client 的任务,而不至于

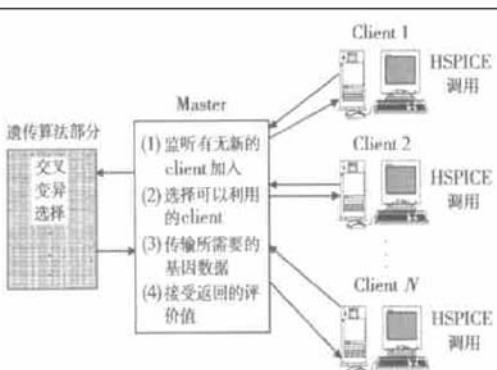


图 4 网络计算示意

Fig. 4 Internet-based computation

一直等待下去。

由于算法的绝大部分时间用在电路评价上, 所以对于电路评价采用的并行方式可以大大节省时间。

2.6 算法的两种改进策略

我们前面所提到的电路参数的设置只是给每个参数限定了一个范围, 并没有规定这些参数之间的相对关系。而在模拟电路的设计中我们知道一些参数是相互关联的。以图 5 中的运算放大器为例, m_1 和 m_4 构成一个差分放大结构, 可以事先设定这两个管子是完全匹配的, 这样在综合过程中, 一方面减少了优化变量的数目, 同时还可以减少生成不工作电路的概率。事实上, 如果不做这个假定, 最后综合出来的结果中, m_1 和 m_4 的宽长比之差也在 5% 左右, 可见做出一些基于经验的假设是合理的, 也是必要的。

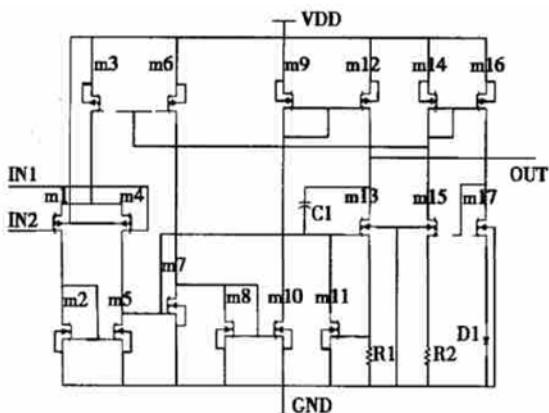


图 5 误差运算放大器

Fig. 5 Error amplifier

另一个考虑是基于电路参数的编码。由 Holland 提出的模板定理(schema theorem)^[11]可以知道: 短的、适应值高的基因块将在后续代中获得更大的存活机会。一个优化问题可能基于几个相对独立的子问题, 如果与这些子问题相关联的参数排列在一起, 将形成短的、低阶的、高效率的基因块, 那么交叉会获得最大可能的信息共享, 反之则不容易通过交叉得到优良的后代。在图 6 中, A、B 和 C 分别是三个相对独立的子问题, 大写和小写的两对染色体表示有着相同编码结构的不同个体。假定子问题 $S = B1B2B3$ 是一个优良的基因块。定义基因块长度 $\delta(S)$ 为基因块中第一个到最后一个固定位之间的距离。图 6(a) 中此基因块的长度为 3, 图 6(b) 中基因块 S 的长度为 $L - 2$, L 为染色体的总长度。由模板定理可知图 6(a) 的编码方式更有利于 S 的保存和传播。针对 PWM 芯片中模拟模块的不同电路结构的特点将其划分功能相对独立的子电路, 编码时将同一子电路相关联的参数放在一起, 这样便于性能优良的子电路模块在不同的个体之间共享。图 5 的运算放大器依照功能可以划分为输入级、偏置电路和输出级等子电路。

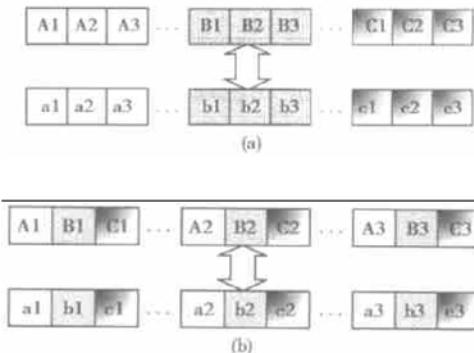


图 6 编码方式 (a) 子问题参数相互接近; (b) 子问题参数相互隔离

Fig. 6 Coding methods (a) Parameters of the same sub-problem are close to each other; (b) Parameters of the same sub-problem are separated from each other.

3 实验结果

选取 TELCOM 半导体公司的 TC25C25 芯片性能指标作为优化目标, 程序运行在 SUN 工作站上。

PWM 芯片的主要模拟部件——稳压电压源、

误差放大器、振荡器和输出级的电路参数综合得到实现。程序中，我们选取的群体个数为 100，最大代数为 100，对于比较复杂的电路选取最大代数为 250。交叉概率为 0.65，变异概率设为 0.05。图 7 给出了每一个电路计算过程中的平均评价值和最好个体评价值。表 1、表 2 为其中稳压源和误差放大器部分的自动综合结果和有两年 IC 设计经验的博士研究生的设计结果的比较。

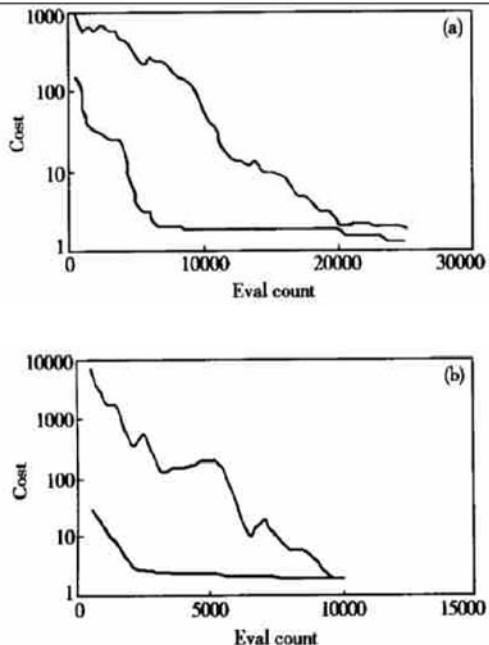


图 7 综合结果(最优个体评价和平均评价) (a) 稳压电压源; (b) 误差放大器

Fig. 7 Synthesis results(the best fitness and the average fitness) (a) Voltage reference; (b) Error amplifier

表 1 稳压电压源

Table 1 Voltage reference

Main parameter	Manual design	Auto-synthesis result
Output voltage/V	3.94	4.00
Temperature coefficient/(mV · °C⁻¹)	0.98	0.01
Short circuit current/mA	47.8	35.1
Line regulation/mA	10	8.8

表 2 误差放大器

Table 2 Error amplifier

Main parameter	Manual design	Auto-synthesis result
Output high level/V	6.0	5.96
Output low level/mV	2.55	6.5
Input offset voltage/mV	2.3	0.6
Slew rate/(V · μs⁻¹)	3.45	3.15

续表

Main parameter	Manual design	Auto-synthesis result
DC open loop gain/dB	91.5	91.4
Gain bandwidth product/MHz	5.01	4.06
CMRR/dB	107.3	105.2
Supply voltage rejection/dB	136.5	128.9

所有自动综合的结果都满足了预定的性能指标，多数指标与有两年设计经验的博士研究生设计结果相当。图 8 为在误差放大器综合中加入子电路划分(算法 2)和参数关联(算法 3)策略后与传统的浮点遗传算法(算法 1)进行比较的结果。从比较结果可以看出：加入参数关联的算法 3 在最优个体的获取上相对更具有优势，而加入了子电路划分的算法 2 在平均性能的收敛上比较迅速，这是因为这种划分有利于个体之间基因共享，从而提高了收敛速度。

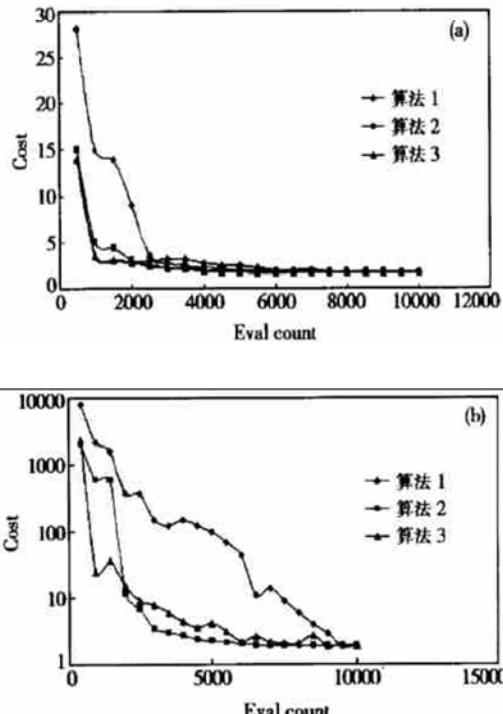


图 8 改进算法的结果比较 (a) 最优个体评价值比较; (b) 平均性能比较

Fig. 8 Comparison of the improved algorithms
(a) Comparison of the best individual's fitness;
(b) Comparison of the average fitness

4 结论

针对 PWM 控制器设计中模拟模块综合的问

题, 我们提出了一种基于遗传算法的 PWM 芯片的自动综合方法。将 PWM 划分为功能相对独立的功能模块, 采用参数关联编码和子电路划分等策略, 加快了遗传算法的收敛速度; 而采用基于 HSPICE 仿真结果的评价方法则提高了综合结果的精度。在一次综合中, 上万个候选电路将得到评价。为了提高速度, 采取了网络并行计算。通过对 PWM 模拟模块的实验结果说明, 这种方法具有很强的适应性, 程序基本不作改动就能够实现对不同电路和设计指标的综合。同别的优化方法相比, 本文提出的方法具有全局搜索能力强、评价准确、便于进行并行运算和对不同电路有良好适应性等优点。下一步的工作可以集中在建立一个适应不同运用场合的电路结构库。通过对不同电路结构的挑选并进行电路参数综合, 可以有效地解决 PWM 控制器设计中模拟模块设计中的瓶颈问题。

参考文献

- [1] Pering T, Burd T, Brodersen R. The simulation and evaluation of dynamic voltage scaling algorithms. Proc Int Symp Low Power Electronics and Design, 1998: 76
- [2] Goh C. GA automated design and synthesis of analog circuits with practical constraints. Proceedings of the 2001 Congress
- [3] Koza J R. Automated synthesis of analog electrical circuits by means of genetic programming. IEEE Transactions on Evolutionary Computation, 1997, 1(2): 109
- [4] Yang H Z, Liu R S, Wang H, et al. Simultaneous topology selection and sizing for synthesis of analog cells. Proc IEEE TENCON'95, Hong Kong, 1995: 159
- [5] Phelps R, et al. Anaconda: simulation-based synthesis of analog circuits via stochastic pattern search. IEEE Trans CAD, 2000, 19(6): 703
- [6] Gielen G, Sansen W. Symbolic analysis for automated design of analog integrated circuits. Norwell, MA: Kluwer, 1991
- [7] Michalewicz Z. Genetic algorithms+ data structures= evolution programs. Heidelberg: Springer-Verlag, 1996
- [8] Rudolph G. Convergence analysis of canonical genetic algorithms. IEEE Trans Neural Networks, 1994, 5(1): 96
- [9] She Chunfeng, Yang Huazhong, Hu Guanzhang, et al. The convergence of floating genetic algorithms and its application in model parameter extraction. Acta Electronica Sinica, 2000, 28(3): 134[余春峰, 杨华中, 胡冠章, 等. 浮点遗传算法的收敛性及其在模型参数提取问题中的应用. 电子学报, 2000, 28(3): 134]
- [10] Adamidis P. Parallel evolutionary algorithms: a review. HERCMA '98, 4th Hellenic-European Conference on Computer Mathematics and Its Applications, 1998: 24
- [11] Holland J H. Adaptation in natural and artificial systems. Ann Arbor: University of Michigan Press, 1975

A Parallel Genetic Algorithm for Synthesizing PWM Chips*

Chen Li, Yang Huazhong and Wang Hui

(Department of Electronic Engineering, Tsinghua University, Beijing 100084, China)

Abstract: A method for synthesizing PWM chips is presented based on genetic algorithm. In order to obtain high accuracy, the circuit performance is evaluated according to the simulated result of HSPICE. The proposed parallel genetic algorithm takes circuit-partitioning and associated-variable-binding techniques and the parallel computing is realized in client-server mode on internet. The test results prove the effectiveness and robustness of the proposed algorithm.

Key words: genetic algorithm; analog circuit synthesis; parallel computation; PWM chips

EEACC: 1130B; 1210; 0260

Article ID: 0253-4177(2003)11-1226-06

* Project supported by National Natural Science Foundation of China(No. 60025101)

Chen Li male, MS candidate. His interests include synthesis algorithms for analog circuit and evolutionary computation.

Yang Huazhong male, was born in 1967, professor. His research interests include system structure and circuit techniques for low-power applications, chips for digital information processing, CMOS RF integrated circuits, and design and verification of system-on-chip.

征 稿 简 则

《半导体学报》是中国科学院半导体研究所和中国电子学会共同主办的国家一级刊物(月刊),被 EI、CA、SA、PJK 等收录。2001 年组建了《半导体学报》海外顾问委员会。《半导体学报》的影响因子和被引频次每年都有较大幅度的提高。中文论文的发表周期平均为 10 个月,英文快报的发表周期约为 6 个月。欢迎广大科研人员和学生踊跃投稿。

1 栏目

《半导体学报》设有研究论文、研究快报、研究简报和技术进展四个主要栏目。研究快报(Letters)栏发表学术水平高并有创新的短文,一般 6 个月发表,只接收英文稿。研究论文(Papers)栏和研究简报(Brief Reports)栏分别发表半导体物理学和半导体科学技术方面的科研成果和阶段性成果。技术进展(Technical Progress)栏主要报道具有国际先进水平的最新技术成果,需附单位证明,一般 3 个月左右发表。研究论文的篇幅不超过 6 页,图不超过 8 幅;研究快报、研究简报的篇幅不超过 4 页,图不超过 6 幅;技术进展的篇幅不超过 3 页,图不超过 4 幅。超过部分每页加收 50% 的版面费,每图加收 20 元。

2 来稿要求

稿件应观点明确,数据可靠,言简意赅,重点突出。通栏排版,间行打印。英文稿件需附相应的中文题目、作者、单位、摘要和关键词。

请在来稿中注明联系人、通信地址、电话及 Email 等。

2.1 题目、作者、单位和摘要

题目应简洁、准确,不宜太长,中文题目不宜超过 20 个字,外文题目不宜超过 10 个实词。文章的作者署名在投稿时应明确,以后不宜更改。作者单位需写出全称和邮政编码。摘要应语义确切,表述简明,宜用第三人称写明论文的目的、方法、结果和结论。

2.2 中英文关键词、PACC、EEACC 或 CCACC

应给出反映文章特征内容,通用性比较强的中英文对应关键词 3~6 个;PACC、EEACC 或 CCACC 专业代码 1~3 个。

2.3 基金及批准号

若文章得到基金资助,应给出基金的中、英文全称及批准号。

2.4 缩略词、符号及计量单位

摘要和正文中的缩略词在第一次出现时都必须写出全称。外文字母、符号必须分清大小写,正、斜体,上、下角,容易混淆的字母、符号等在第一次出现时,请用铅笔注明。计量单位请用国家法定计量单位,全文文种要始终一致。

2.5 图、表、照片

图和照片按出现先后顺序编号,图的整个宽度以 70mm 或 140mm 规格为宜,图框宜细,刻度向里,曲线略粗,墨色要黑,线条要匀,图中文字应与正文完全一致。照片要求黑白反差大,层次清晰,不接受彩色图和彩色照片。表格应简洁、明确,宜用三线表。

2.6 参考文献

参考文献按在正文中出现的顺序编号,用方括号括住置引文处右上角,并与文末参考文献序码对应一致。请勿引用尚未公开发表的资料。中文参考文献需附相应的英译。参考文献格式著录项目应齐全。作者为 3 人以上,先列出前 3 人,后加“等”或相应的文字,如 “et al.”。

期刊的格式为:作者. 题目. 刊名, 年份, 卷(期): 页码

例: Zhang Heqiu, Mao Lingfeng, Xu Mingzhen, et al. Effect of neutral traps on tunneling current and SILC in ultrathin oxide layer. Chinese Journal of Semiconductors, 2002, 23(4): 367

书籍的格式为:作者. 书名. 出版地:出版社, 年份: 页码

例: Schroder D K. Semiconductor material and device characterization. New York: John Wiley & Sons, 1990

中文参考文献需附相应的英译。

例: Ning Yongqiang, Gao Xin, Wang Lijun, et al. Spontaneous emission and optical gain in InGaAs quantum dots InGaAs. Chinese Journal of Semiconductors, 2002, 23(4): 373 (in Chinese)[宁永强, 高欣, 王立军, 等. 量子点的自发发射及光增益. 半导体学报, 2002, 23(4): 373]

3 评审

来稿将送有关专家审阅。中文稿需 3 个月,英文稿需 2 个月左右才能收到修改意见和初步录用意见。作者在收到修改意见后,21 天内须将修改稿和软盘(可用 Email 稿代替)寄回编辑部。刊登与否由编委会最后审定。不拟刊登之稿,当尽快函告作者。

4 接受 Email 投稿, 在用 Email 投稿时请邮寄一份纸质稿件以便存档。

通信地址: 北京 912 信箱《半导体学报》编辑部 邮政编码: 100083

电话: (010) 82304277 传真: (010) 82305052 Email: cjs@red.semi.ac.cn 网址: <http://www.cjs.ac.cn>