

一种精确检测半导体二极管正向电特性的新方法*

王存达^{1,2} 曾志斌¹ 张国义² 沈君¹ 朱传云¹

(1 天津大学应用物理学系, 天津 300072)

(2 北京大学人工微结构和介观物理国家重点实验室, 北京 100871)

摘要: 提出了一种基于串联模式精确地检测半导体二极管正向电特性的新方法。利用该方法, 不仅可以得到二极管在不同电压下的串联电阻、结电容、结电压、理想化因子等值, 还能判断一个实际的二极管有无界面层存在并得到其界面层阻抗值。用此方法对 Ni/n-GaN 肖特基二极管进行了检测, 所有的实验结果与理论分析相符合。实验中确认了在 GaN 肖特基二极管中结的负电容和具有非线性电阻和电容的界面层的存在。

关键词: 半导体二极管; 正向电特性; 串联模式; 界面层; 负电容

PACC: 0150K; 7300; 7360L

中图分类号: TN 304.07

文献标识码: A

文章编号: 0253-4177(2003)12-1307-05

Ni/n-GaN 肖特基二极管进行了检测, 讨论了肖特基二极管的负电容现象和界面层的问题。

1 引言

半导体二极管是应用最广泛的器件, 其正向电特性的检测在大半个世纪以来一直是一个十分重要的课题。电流-电压($I-V$)法是目前最常用的检测方法, 然而一个 $I-V$ 图能提供的信息量是很有限的, 每一种数据分析方法都因为只能作某些简化假设而各有其局限性^[1-5]。传统的电容-电压($C-V$)法^[6,7]是基于并联模式, 以反向耗尽层模型为基础的一种检测方法, 通常它忽略了二极管串联电阻的影响, 直接把表观电容看作结电容, 这在反向电压下一般能很好地近似成立, 然而在较大的正向电压下, 实际的结电容有可能比并联表观电容大几个数量级。此外, 在二极管的制备过程中, 金属-半导体和半导体-半导体界面处经常会出现界面层(interfacial layer)^[8,9]。迄今已有许多研究半导体界面的实验手段^[8-12], 然而不同作者对界面层的理解不同^[9,11,12], 目前还没有表征界面层电参数的简单方法。

本文提出了一种基于串联模式精确检测半导体二极管正向电特性的新方法, 并用此方法对不同的

2 理论分析

通常 p-n 结或肖特基二极管的等效电路都可看作是由结电容 C 、结电导 G 、串联电阻 r_s 组成, 如图 1(a) 所示。传统的 $C-V$ 法采用如图 1(b) 所示的并联模式测试电路。我们发现, 正向电压下采用如图 1(c) 所示的串联模式有时更为方便。图中 R_s 为表观电阻, C_s 为表观电容。比较图 1(a) 和(c), 可得:

$$R_s = \frac{G}{G^2 + \omega^2 C^2} + r_s \quad (1)$$

$$C_s = \frac{G^2 + \omega^2 C^2}{\omega^2 C} \quad (2)$$

其中 ω 是测试时所加的交流小信号角频率。

p-n 结或肖特基二极管的 $I-V$ 特性常被表示为^[13]:

$$I = I_s(\exp(qV_j/nkT) - 1) \quad (3)$$

其中 I_s 是饱和电流; q 是电子电荷; n 是理想化因子; k 是玻耳兹曼常数; T 是温度; V_j 是结电压且 $V_j = V - r_s I$ 。在正向电压下, 结电导主要来源于结微分

* 国家自然科学基金资助项目(批准号: 69789601, 69876002)

王存达 男, 1944 年出生, 教授, 现主要从事晶体缺陷、半导体材料和器件的研究。

曾志斌 男, 1978 年出生, 硕士研究生, 主要从事半导体二极管电特性的研究。

2003-01-06 收到, 2003-04-23 定稿

© 2003 中国电子学会

电导, 当 $V_j \gg nkT/q$ 时, 它可表示为:

$$G = \frac{dI}{dV_j} = \frac{qL}{nkT} \left[1 - \frac{V_j}{n} \times \frac{dn}{dV_j} \right] \quad (4)$$

结合(1)和(4)式可看出, 表观电阻-电压(R - V)曲线上会出现一个峰, 峰值处的电压与 $G = \omega C$ 时的电压相对应, 并且频率越低, 峰值越高.

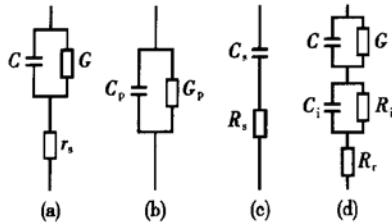


图 1 (a) 无界面层的二极管的等效电路; (b) 采用并联模式的二极管的测试电路; (c) 采用串联模式的二极管的测试电路; (d) 有界面层的二极管的等效电路

Fig. 1 (a) Equivalent circuit of a Schottky or p-n diode without interfacial layer; (b) Parallel model test circuit for a diode; (c) Series model test circuit for a diode; (d) Equivalent circuit of a diode with an interfacial layer

大电压下, 结电压 V_j 渐趋于饱和值, 有 $G \gg \omega C$, (1)、(2)式可简化为:

$$R_s = \frac{1}{G} + r_s \quad (5)$$

$$C_s = \frac{G^2}{\omega^2 C} \quad (6)$$

从(5)式可看出, 表观电阻与频率无关; 正向电压越大, 表观电阻越趋近于串联电阻. 从(6)式可看出, 在较大正向电压下, 实际的结电容比串联模式下的表观电容小很多; 频率增大时, 表观电容减小.

对(3)~(6)式进行拟合, 就可以得到不同电压下二极管的串联电阻 r_s 、结电容 C 、结电压 V_j 、理想化因子 n 等电参数值.

图 1(a) 所示的等效电路没体现出界面层的存在, 为此我们引入如图 1(d) 所示的电路来表示有界面层的二极管的等效电路, 图中 R_i 、 C_i 分别是界面层电阻和电容, 这就假定了界面层不但具有电阻, 而且还具有电容, R_r 是串联电阻去除界面层电阻后的剩余部分, 即 $R_r = r_s - R_i$, 其主要来源于体电阻. 如果仍用串联模式, 比较图 1(c) 和(d), 可得:

$$R_s = \frac{G}{G^2 + (\omega C)^2} + \frac{R_i}{1 + (\omega C_i R_i)^2} + R_r \quad (7)$$

$$C_s = \left[\frac{\omega^2 C}{G^2 + (\omega C)^2} + \frac{\omega^2 C_i R_i^2}{1 + (\omega C_i R_i)^2} \right]^{-1} \quad (8)$$

从(7)式可看出, 在一定的频率范围内, 表观电阻 R_s 会出现两个峰值, 一个在 $G = \omega C$ 处, 另一个则与界面层电阻 R_i 有关. 此外从对(7)式的分析还可得出一个重要结论: 在一般频率范围内, 只要二极管存在界面层, 且界面层同时具有较大的电阻和电容, 那么其表观电阻即使在非常大的电压下也仍与频率有关, 这一点明显不同于没有界面层的情况, 从而是判断二极管有无界面层存在及确定界面层参数的重要依据. 为了更好地理解这种二极管的特性, 下面我们讨论两种极端情况.

低频($\omega C \ll G, \omega C_i R_i \ll 1$)下, (7)、(8)式可简化为:

$$R_s = \frac{1}{G} + r_s \quad (9)$$

$$C_s = \left[\frac{\omega^2 C}{G^2} + \frac{\omega^2 C_i R_i^2}{1} \right]^{-1} \quad (10)$$

高频($\omega C_i R_i \gg 1, \omega C_i R_r \gg 1, \omega C R_r \gg 1$)下, (7)、(8)式可简化为:

$$R_s = \frac{G}{G^2 + (\omega C)^2} + R_r \quad (11)$$

$$C_s = \left[\frac{\omega^2 C}{G^2 + (\omega C)^2} + \frac{1}{C_i} \right]^{-1} \quad (12)$$

(9)式与(5)式是一样的; (12)式表明电压或频率越大, R_s 越趋近于 R_r , 高频极限下 $R_s = R_r$. 只要考虑界面层电容低频极限下相当于开路、高频极限下相当于短路, 这些结果都不难理解. 对(3)、(4)、(9)~(12)式进行拟合, 可以得到不同电压下串联电阻 r_s 、结电容 C 、理想化因子 n 、界面层电阻 R_i 和电容 C_i 等值.

3 实验结果

我们用此方法检测了大量的 p-n 结和肖特基二极管, 这里只给出三个典型的 Ni 在 n 型 GaN 上形成的肖特基二极管的检测结果. 1# 和 2# 肖特基二极管都是采用分子束外延方法(MBE)生长的同一块外延片制成的, 制备过程可见文献[14], 它们的区别只在于欧姆接触的工艺不同: 1# 样品在 n^+ -GaN 上沉积 Ti/Al 膜后又在 700°C 下退火 40s, 而 2# 样品未进行退火. 没有 n^+ 层的 3# 肖特基二极管的外延片是采用金属有机气相外延方法(MOVPE)生长^[15], 在(0001)方向的蓝宝石上生长厚度为 3.5 μm 的未掺杂的 GaN 层, 再在其上生长 1.5 μm 厚、浓度约为 $1 \times 10^{17} \text{ cm}^{-3}$ 的 n 型 GaN, 肖特基二极管的直

径为 $620\mu\text{m}$, 欧姆接触和肖特基势垒的制备步骤与2# 样品完全相同, 只是未采用反应离子刻蚀。

测量表观电阻和表观电容采用的仪器是HP4285LCR Meter, 测试电路采用串联模式, 测试中运用各种方法消除包括寄生阻抗在内的各种实验误差, 当表观电容为负值时又并联了已知的正电容进行对比测量以确保实验结果的可靠。测量I-V特性采用的仪器是HP4156A Meter。所有的测试都是在室温下进行的。

图2(a)、(b)分别表示1#、2#样品在1kHz~1MHz频率下表观电阻 R_s 与电压 V 的关系, 经过退

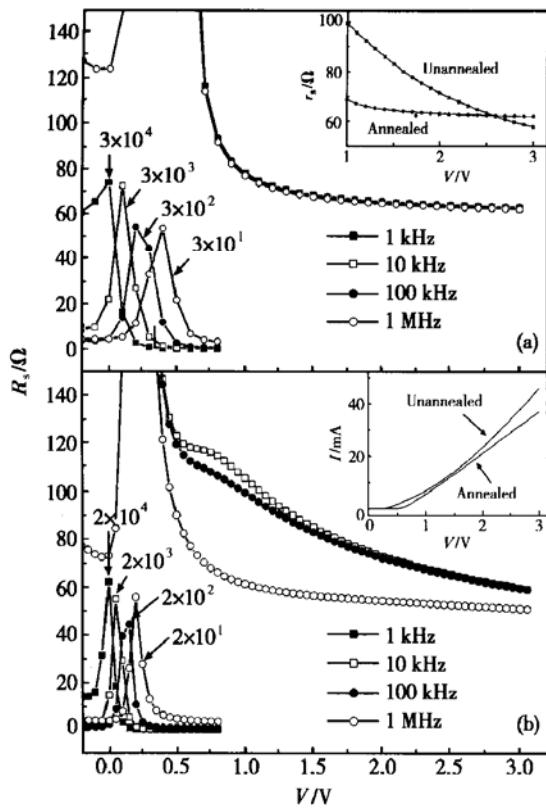


图2 有 n^+ 层的Ni/n-GaN肖特基二极管在不同频率下的表观电阻-电压图 (a) 退火的1#样品, 内嵌图是两个样品的串联电阻-电压图; (b) 未退火的2#样品, 曲线上方的箭头数值是倍率, 内嵌图是两个样品的I-V图。

Fig. 2 Dependences of apparent resistance R_s on forward bias with different frequencies for Ni/n-GaN Schottky diodes with n^+ layer (a) Annealed diode No. 1; (b) Unannealed diode No. 2 Note that the value on the top of the curve is the expanded value. The inset in (a) shows measured series resistance r_s of both diodes at various forward bias voltages. The inset in (b) shows I-V plots of both diodes.

火处理的1#样品低电压下 R_s 只在 $G = \omega C$ 处出现峰值; 大电压下 R_s 与频率基本无关, 只随电压的增大有微弱的减小, 这些都说明1#样品没有明显的界面层存在。未经过退火处理的2#样品除了在 $G = \omega C$ 处出现一个峰值外, 在较小频率范围内、较大电压下还会出现另外一个峰值; 此外, 无论电压多大, R_s 总与频率有关, 所有这些说明2#样品存在界面层, 也证实了界面层同时具有电阻和电容的假设是正确的。从更进一步的研究可以判断这个界面层应该在Ti/Al和 n^+ -GaN之间的欧姆接触处附近。

1#和2#样品的串联电阻 r_s 与电压 V 的关系如图2(a)中的内嵌图所示, 1#样品的 r_s 随电压只有微小的变化, 而2#样品的 r_s 随电压的增大急剧下降。它们的I-V曲线如图2(b)的内嵌图所示, 1#样品的I-V曲线在大电压下是线性的, 而2#样品的I-V曲线即使在非常大的电压下也还是非线性的。这些也充分说明1#样品没有明显的界面层存在, 2#样品存在界面层。从1#样品的I-V曲线的斜率得到 $r_s = 62\Omega$, 从利用I-V特性的Werner方法^[1]和Kaminski方法^[3]中得到的 r_s 都约等于 60.5Ω , 这些结果基本一致。但上述I-V技术都不能表征2#样品的非线性串联电阻随电压的变化关系。图3显示的是1#和2#样品不同电压下的理想因子 n 值。

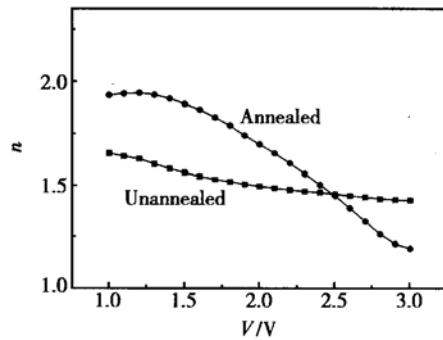


图3 退火的1#样品和未退火的2#样品在不同电压下的理想因子 n 值

Fig. 3 Dependence of ideality factor on forward bias voltage for Ni/n-GaN Schottky diodes with an n^+ layer

图4是1#样品在1kHz~1MHz频率下的结电容-电压($C-V$)曲线。引人注目的是在较大电压下结电容显负值, 频率越低、电压越大, 负电容现象越显著, 大电压下结负电容数值甚至接近 $10^2\mu\text{F}/\text{mm}^2$, 比来自耗尽层的正电容大6个数量级左右。这是一

种结效应。负电容现象已在许多半导体器件中被揭示^[16~20],但报道的都是并联模式下负的表观电容。通常认为,负电容与陷阱能级的注入载流子的非辐射复合^[17,18]或多能级之间的注入载流子的俘获-发射^[19,20]有关,近来我们研究发现,发光或激光二极管有源区注入载流子的辐射复合也能产生负电容。不难看出,由于某种原因形成的负电容的数值远大于肖特基和 p-n 结二极管的耗尽层电容和扩散电容,因此不论在理论上还是在高频或开关电路的实际应用中负电容现象都是十分值得关注的。

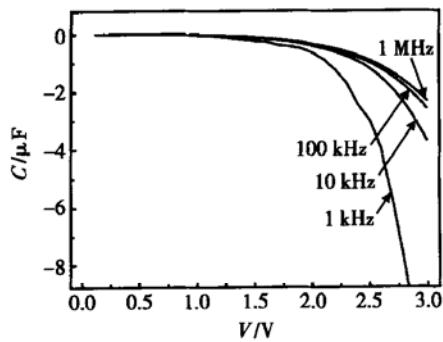


图 4 1# 样品在不同频率下的结电容-电压图

Fig. 4 Dependences of junction capacitance C on forward bias with different frequencies for the diode No. 1

没有 n^+ 层的 3# 样品与 2# 样品的测试结果基本相同,只是非线性特性更为明显。表 1 给出了它在不同电压下的各项电参数值,显然界面层电阻 R_i 和电容 C_i 都是非线性的,而主要来源于体电阻的 R_s 在不同电压下几乎是一个常数。界面层一向被认为只具有高电阻,而存在界面层电容 C_i 就意味着存在异类电荷分布的空间电荷区——偶极层,即对应一个能量势垒。通过对大量的 p-n 结和肖特基二极管测试发现,无论缺乏 n^+ 层还是缺乏适当的退火都能够导致界面层的形成。其实我们在许多 GaN 基的发

表 1 未退火且没有 n^+ 层的 3# n-GaN 肖特基二极管在不同电压下的电参数值

Table 1 Electrical characteristics of the unannealed n-GaN Schottky diode No. 3 without n^+ layer measured at various forward bias voltages

V/V	1.500	2.000	2.500	3.000	3.500	4.000	4.500	5.000
r_s/Ω	4611	4441	4297	4168	4060	3970	3897	3813
R_s/Ω	1558	1557	1556	1553	1552	1552	1549	1549
R_i/Ω	3053	2884	2741	2615	2508	2418	2348	2264
$C_i/\mu F$	3569	3239	2945	2730	2555	2433	2303	2240
n	1.3101	1.2934	1.2740	1.2545	1.2365	1.2217	1.1959	1.1776

光二极管和肖特基二极管中都或多或少地观察到了非线性的串联电阻和其它异常的结特性,但过去的检测方法均不能很好地解释它们。

4 结论

(1) 提出了一种基于串联模式精确检测半导体二极管正向电特性的新方法,不仅可以得到二极管的串联电阻、结电容、结电压和理想化因子等值与电压的关系,还可以判断一个真实的二极管有无界面层存在并得到其界面层阻抗值。

(2) 确认了 Ni/n-GaN 肖特基二极管的负电容现象,这是结的效应,频率越低、正向电压越大,这种效应越明显。

(3) 测试发现,无论缺乏 n^+ 层还是缺乏适当的退火都能够导致界面层的形成,界面层应被视作是同时具有非线性电阻和电容的层状结构。

(4) 所有的检测结果与理论分析相符合,表明这个方法是可靠有效的,预计会在未来的二极管测试方面发挥重要作用。

致谢 作者向提供样品的 Lau S S 教授和 Qiao D 博士表示由衷的感谢,并特别感谢虞丽生教授和 Yu E T 教授多方面的关怀和帮助。

参考文献

- [1] Werner J H. Schottky barrier and p-n junction $I-V$ plots-small signal evaluation. *Appl Phys A*, 1988, 47(4): 291
- [2] Lyakas M, Zaharia R, Eizenberg M. Analysis of nonideal Schottky and p-n junction diodes-extraction of parameters from $I-V$ plots. *J Appl Phys*, 1995, 78(9): 5481
- [3] Kaminski A, Marchand J J, Laugier A. $I-V$ methods to extract junction parameters with special emphasis on low series resistance. *Solid-State Electron*, 1999, 43(4): 741
- [4] Mikhalashvili V, Eisenstein G, Uzdin R. Extraction of Schottky diode parameters with a bias dependent barrier height. *Solid-State Electron*, 2001, 45(1): 143
- [5] Aubry V, Meyer F. Schottky diodes with high series resistance: limitations of forward $I-V$ methods. *J Appl Phys*, 1994, 76(12): 7973
- [6] Goodman A M. Metal-semiconductor barrier height measurement. *J Appl Phys*, 1963, 34(2): 329
- [7] Lu Fang, Wang Qinhua, Wang Jianbao, et al. $C-V$ characteristics associated with quantum wells located in a junction. *Chinese Journal of Semiconductors*, 1996, 17 (4): 245 (in

- Chinese) [陆昉, 王勤华, 王建宝, 等. 结区中存在量子阱结构样品的 C-V 特性分析. 半导体学报, 1996, 17(4): 245]
- [8] Faith T J, Irven R S, Plante S K, et al. Contact resistance: Al and Al-Si to diffused N⁺ and P⁺ silicon. *J Vac Sci Technol*, 1983, A1(2): 443
- [9] Sheu J K, Su Y K, Chi G C, et al. Effect of thermal annealing on the indium tin oxide Schottky contacts of n-GaN. *Appl Phys Lett*, 1998, 72(25): 3317
- [10] Chen Hongyi. Study on interface states of SBD by forward-bias capacitance measurement. *Chinese Journal of Semiconductors*, 1992, 13(1): 28 (in Chinese) [陈弘毅. 用正偏电容研究 SBD 的界面态. 半导体学报, 1992, 13(1): 28]
- [11] Luther B P, DeLuca J M, Mohney S E, et al. Analysis of a thin AlN interfacial layer in Ti/Al and Pd/Al ohmic contacts to n-type GaN. *Appl Phys Lett*, 1997, 71(26): 3859
- [12] Ruvimov S, Liliental W Z, Washburn J, et al. Microstructure of Ti/Al ohmic contacts for n-AlGaN. *Appl Phys Lett*, 1998, 73(18): 2582
- [13] Sze S M. Physics of semiconductor devices. 2nd Edition. New York: Wiley, 1981: Chap 2
- [14] Wang C D, Yu L S, Lau S S, et al. Deep level defects in n-type GaN grown by molecular beam epitaxy. *Appl Phys Lett*, 1998, 72(10): 1211
- [15] Redwing J M, Flynn J S, Tischler M A, et al. MOVPE growth of high electron mobility AlGaN/GaN heterostructures. *Mater Res Soc Symp Proc*, 1996, 395: 201
- [16] Lin He, Tang Dingyuan. Capacitance-voltage characteristics of P-N junction of the narrow band-gap semiconductors Hg_{1-x}Cd_xTe. *Chinese Journal of Semiconductors*, 1988, 9(1): 60 (in Chinese) [林和, 汤定元. 窄禁带半导体 Hg_{1-x}-Cd_xTe P-N 结的电容-电压特性曲线. 半导体学报, 1988, 9(1): 60]
- [17] Wu X, Yang S, Evans H L. Negative capacitance at metal-semiconductor interfaces. *J Appl Phys*, 1990, 68(6): 2845
- [18] Chen N C, Wang P Y, Chen J F. Low frequency negative capacitance behavior of molecular beam epitaxial GaAs n-low temperature-i-p structure with low temperature layer grown at a low temperature. *Appl Phys Lett*, 1998, 72(9): 1081
- [19] Ershov M, Liu H C, Li L, et al. Negative capacitance effect in semiconductor devices. *IEEE Trans Electron Devices*, 1998, 45(10): 2196
- [20] Perera A G U, Shen W Z, Shov M E. Negative capacitance of GaAs homojunction far-infrared detectors. *Appl Phys Lett*, 1999, 74(21): 3167

A New Method of Accurate Electrical Characterization of Semiconductor Diodes at Forward Bias*

Wang Cunda^{1,2}, Zeng Zhibin¹, Zhang Guoyi², Shen Jun¹ and Zhu Chuanyun¹

(1 Department of Applied Physics, Tianjin University, Tianjin 300072, China)

(2 State Key Laboratory for Artificial Microstructure and Mesoscopic Physics, Peking University, Beijing 100871, China)

Abstract: A new method to analyze the forward electrical characteristics of semiconductor diodes by using series mode is developed. This method can not only accurately measure the values of series resistance, junction capacitance, junction voltage, and ideality factor at various forward biases, but also detect and measure an interfacial layer in a real diode. Various n-GaN Schottky diodes are measured by this method, and all the experiment results are consistent with the theoretical analyses. Negative capacitance (NC) of the junction and the interfacial layer with nonlinear resistance and capacitance are confirmed in GaN Schottky diodes.

Key words: semiconductor diodes; forward electrical characteristic; series mode; interfacial layer; negative capacitance

PACC: 0150K; 7300; 7360L

Article ID: 0253-4177(2003)12-1307-05

* Project supported by National Natural Science Foundation of China (Nos. 69789601, 69876002)

Wang Cunda male, was born in 1944, professor. His research interests are in the field of crystal defects, semiconductor materials and devices.

Zeng Zhibin male, was born in 1978, graduate student. He majors in the research of electrical characteristics of semiconductor diodes.

Received 26 January 2003, revised manuscript received 23 April 2003

© 2003 The Chinese Institute of Electronics