

pn 结中的小电流过趋热效应及理论模拟计算 *

苗庆海 朱阳军[†] 张兴华 卢烁今

(山东大学物理与微电子学院, 济南 250100)

摘要: 晶体管在耗散功率时, 结温分布一般不均匀. 在晶体管子管并联模型的基础上, 经过实验和理论模拟计算及验证发现: 结温分布不均匀时, 高温区的电流密度大于低温区的电流密度; 测试电流越小, 高温区与低温区电流密度的比值越大, 电流越集中在高温区, 且集中区域的面积随着测试电流的减小而缩小, 这种现象称为小电流过趋热效应. 利用这一特性可以研究晶体管结温分布的不均匀性, 计算结温分布的不均匀度, 对半导体器件可靠性分析具有重要的意义.

关键词: pn 结; 晶体管结温; 电流密度; 结温均匀性; 有效面积

PACC: 7115; 7120; 7200

中图分类号: TN301

文献标识码: A

文章编号: 0253-4177(2006)09-1595-05

1 引言

晶体管的发明不仅给人类带来了一个计算机的崭新时代, 而且开辟了一个全新的 IT 时代. 业已表明, 在当前甚至未来几年、十几年, 晶体管的作用是所有其他电子元器件无与伦比的. 当今科技的发展, 随着微电子器件的加工尺寸进入纳米级, 虽然涌现出了越来越多的新型晶体管, 像单原子晶体管(SAT)、单电子晶体管(SET)、单自旋晶体管(SST)等等, 但是对于处理功率、电流、工业电压、能量的半导体器件, 比如电力电子器件、半导体激光器件、太阳能电池等等, 它们的地位依然是非常重要的. 其中, 晶体三极管和晶体二极管发热均匀性和温度分布的均匀性, 以及其对于半导体器件参数的稳定性、品质的可靠性以及器件、整片集成电路乃至整机和系统的寿命都有不可忽视甚至决定性的影响, 其对于航空、军事等很多领域的重要性也是不可动摇的. 传统晶体管最常用的势垒是 pn 结势垒和静电耗尽层两种方式^[1], 而 pn 结势垒不仅对结两边电压所产生的电场很敏感, 而且还有很明显的热电特性.

流经 pn 结的电流具有正温度系数, 当其工作时由于某种因素的诱导, 可以引起芯片局部温度的升高或电流的集中, 从而引发电热正反馈, 导致器件结温分布不均匀, 最终有可能在器件有源区内出现稳定或不稳定的热斑甚至烧毁. 因而器件结温分布均匀与否是衡量其热电性能优劣的重要因素之一, 人们对这方面的研究越来越深入^[2~7].

IEC 标准电学方法(IEC 60747-7 标准)是目前测量晶体管结温最常用的一种方法. 这种方法测量结温的前提是假设器件结温分布是均匀的, 然而此假定一般是不成立的^[7]. 一个晶体管工作时其局部热斑处的实际温度可能比非热斑处的温度高出几十摄氏度甚至更高^[8], 而且用 IEC 标准电学方法所测得的结温值会随测量电流变化而变化: 大电流测得的结温值低, 小电流测得的结温值高^[4,5]. 这是因为温度分布不均匀时的电流密度分布更不均匀造成的, 因此研究温度分布不均匀时的电流密度分布对 pn 结势垒器件的结温测量有重要的意义和使用价值.

2 模型建立

对于 pn 结势垒器件, 我们选择最具典型代表的双极晶体管作为研究对象.

根据 Shockley 方程, 对于一个理想 pn 结, 其正向电流密度 J_F 与正向压降 V_F 的关系为:

$$J_F = J_S (e^{\frac{qV_F}{nkT}} - 1) \quad (1)$$

式中 q 为电子电荷; n 为注入系数; k 为玻尔兹曼常数; T 为 pn 结温度; J_S 为反向饱和电流密度, 是半导体材料禁带宽度和温度的函数, 其表达式为:

$$J_S = BT^\gamma e^{-\frac{qV_{g0}}{nkT}} \quad (2)$$

式中 B 为器件的结构因子, 对于同一个器件, B 为常数; γ 是一个大于 3 的常数; V_{g0} 是半导体材料的禁带宽度. 将(2)式带入(1)式得:

*国家自然科学基金资助项目(批准号:60476039)

[†]通信作者. Email: allan800713@163.com; allan_98@mail.sdu.edu.cn

$$J_F = BT^\gamma e^{-\frac{qV_{g0}}{nkT}} (e^{\frac{qV_{BE}}{nkT}} - 1) \quad (3)$$

当晶体管在耗散功率时,芯片表层结温分布一般是不均匀的^[7,9,10].由(3)式可知,对于同一个管子在 V_F 不变的情况下,芯片表面某位置处的电流密度 J_F 仅仅是温度 T 的函数,即 $J_F(T)$,不同的结温 T 对应不同的电流密度 J_F .可以假定这样的模型:一个晶体管由 $m(m \geq 1)$ 个子晶体管(简称子管)组成,每个子管内的温度都是均匀的,但各子管的温度互不相同,在晶体管工作时这 m 个子管是并联的.那么每个子管的结压降都等于晶体管的结压降,所有子管的电流之和等于流经晶体管的总电流,我们将这种模型称为晶体管子管并联模型.

如果第 i 个子管的结温是 T_i ,电流流经的面积是 S_i ,那么由(3)式可知,第 i 个子管内流过的电流为:

$$I_{Fi} = S_i B T_i^\gamma e^{-\frac{qV_{g0}}{nkT_i}} (e^{\frac{qV_{BE}}{nkT_i}} - 1) \quad (4)$$

流经晶体管的总电流等于所有流经子管的电流之和,即:

$$I_F = \sum_{i=1}^m I_{Fi} \quad (5)$$

各个子管的电流与总电流的比值为:

$$\begin{aligned} \frac{I_{Fi}}{I_F} &= \frac{S_i B T_i^\gamma e^{-\frac{qV_{g0}}{nkT_i}} (e^{\frac{qV_{BE}}{nkT_i}} - 1)}{\sum_{i=1}^m S_i B T_i^\gamma e^{-\frac{qV_{g0}}{nkT_i}} (e^{\frac{qV_{BE}}{nkT_i}} - 1)} \\ &= \frac{S_i T_i^\gamma e^{-\frac{qV_{g0}}{nkT_i}} (e^{\frac{qV_{BE}}{nkT_i}} - 1)}{\sum_{i=1}^m S_i T_i^\gamma e^{-\frac{qV_{g0}}{nkT_i}} (e^{\frac{qV_{BE}}{nkT_i}} - 1)} \end{aligned} \quad (6)$$

从上式可以看出,各个子管的电流与总电流的比值与 B 无关,与子管的温度 T_i ,面积 S_i 和 BE 结的压降 V_{BE} 有关.

3 理论模拟计算与实验结果对比及分析

由子管并联模型,可以利用计算机进行理想情况下的理论模拟计算.为了便于模拟和计算,假定该晶体管由 100 个完全相同的子管组成,所有子管的结温是线性分布的.即用 1~100 给这 100 支子管编号,1# 子管结温为 T_1 ,依次每个子管结温降低 1 K,第 i 子管结温 $T_i = T_1 - (i - 1)$.令各子管的面积均为 S_0 , $\gamma = 3.5$, $n = 1.05$, $V_{g0} = 1.18$ V (注意:对于后面的理论模拟计算,均采用这种假设的模型和系数).

3.1 趋热现象

由(6)式,带入假定的系数和 V_{BE} 值,便可以求出通过 BE 结的各子管电流与总电流的比值.对比

于理论计算,按图 1 所示的电路原理图来设计实验.

实验说明:现实中很难找到 100 支热学性能完全相同的晶体管,但是可以在不同的条件下测量同一支晶体管 100 次,每次测量的条件分别模拟这 100 支子管的参数,那么测量 100 次所得的数据可以看作是这 100 支子管并联时的数据.图 1 中,虚线框是一个高精度的温度可调的恒温装置,每次测量时设定一个温度 T_i ,将晶体管放于恒温槽中,调整可调变阻器使电压表的读数一直固定为选定的 V_{BE} 值,这时便可以从电流表中读出 I_{Fi} 并记录.

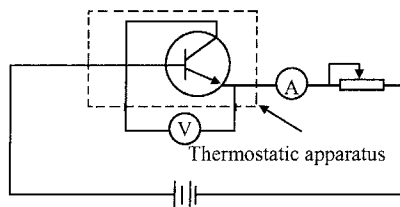


图 1 对比实验的电路原理图

Fig. 1 Circuit schematic diagram of the experiment

我们选用的晶体管型号为 3DD102,选定 V_{BE} 的值为 360 mV,即每次测量调整滑变电阻使电压表读数为 360 mV 保持不变;恒温装置从 443.15 K 开始降温,每次测量降低 1 K,即 $T_1 = 443.15$ K.将实验数据处理并与理论模拟计算对比得到图 2.

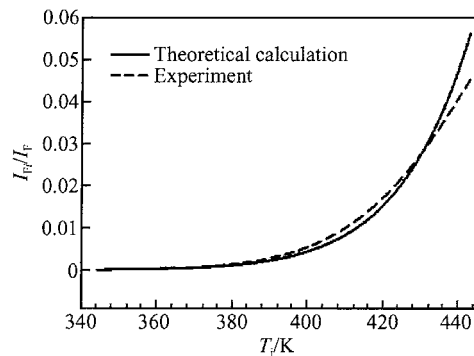


图 2 I_{Fi}/I_F 随结温 T_j 成单调递增的变化关系

Fig. 2 Monotone increasing relationship between I_{Fi}/I_F and junction temperature T

图 2 横坐标是结温,纵坐标是各子管电流跟所有子管电流之和即总电流之间的比值.对于表达式 I_{Fi}/I_F , I_F 是公分母,又因为每个子管具有相同的芯片面积,所以图 2 实际显示的是各子管电流密度 J_{Fi} 跟结温的关系.

由图 2 可以看出,在晶体管中,电流密度是随着结温的升高而增大的,即电流密度是结温的单调增函数,表明电流具有趋热效应,这也正是在晶体管电路中常出现的热电正反馈的根本原因.

3.2 小电流的过趋热现象

在这 100 个子管中任选择两个子管,它们的温度分别为 T_h 和 T_l ,其中 $T_h > T_l$. 流过这两个子管的电流密度分别为:

$$J_{Fi}(T_h) = J_{sh} (e^{\frac{qV_{BE}}{nkT_h}} - 1) = BT_h' e^{-\frac{qV_{g0}}{nkT_h}} (e^{\frac{qV_{BE}}{nkT_h}} - 1) \quad (7)$$

$$J_{Fi}(T_l) = J_{sl} (e^{\frac{qV_{BE}}{nkT_l}} - 1) = BT_l' e^{-\frac{qV_{g0}}{nkT_l}} (e^{\frac{qV_{BE}}{nkT_l}} - 1) \quad (8)$$

在温度不是很高的情况下,反向漏电流可以忽略不计,(7)式和(8)式可以改写为:

$$J_{Fi}(T_h) = BT_h' e^{\frac{q(V_{BE} - V_{g0})}{kT_h}} \quad (9)$$

$$J_{Fi}(T_l) = BT_l' e^{\frac{q(V_{BE} - V_{g0})}{kT_l}} \quad (10)$$

因此,可得流过高温子管和低温子管的电流密度的比值:

$$\begin{aligned} \frac{J_{Fi}(T_h)}{J_{Fi}(T_l)} &= \left(\frac{T_h}{T_l} \right)' \exp \left[\frac{q(V_{BE} - V_{g0})}{nk} \times \left(\frac{1}{T_h} - \frac{1}{T_l} \right) \right] \\ &= \left(\frac{T_h}{T_l} \right)' \exp \left[\frac{q(V_{g0} - V_{BE})}{nk} \times \left(\frac{1}{T_l} - \frac{1}{T_h} \right) \right] \end{aligned} \quad (11)$$

式中 $V_{BE} < V_{g0}$; $\frac{1}{T_l} - \frac{1}{T_h} > 0$. 由(11)式可见:随 V_{BE} 的减小,指数项 $\left[\frac{q(V_{g0} - V_{BE})}{nk} \times \left(\frac{1}{T_l} - \frac{1}{T_h} \right) \right]$ 增大,从而 $\frac{J_{Fi}(T_h)}{J_{Fi}(T_l)}$ 增大^[10],而 V_{BE} 的减小也就意味着流经芯片的总电流 I_F 减小. 也就是说随着测试电流 I_F 的减小,流经高温子管的电流密度与流经低温子管的电流密度的比值是成指数增大的,即测试电流的分布变得更不均匀.

我们给出理论模拟计算和实验数据对比,来看曲线走势. 模拟计算令 $T_h = 423.15\text{ K}$, $T_l = 373.15\text{ K}$, V_{BE} 从 $300 \sim 480\text{ mV}$ 连续取值,借助计算机程序便描绘出如图 3 中实线曲线. 实验上温度条件设定同模拟计算,为了操作简单, V_{BE} 在 300 mV 到 480 mV 之间选取 10 个值,用上述同样的方法分别记录下来两个温度点下 10 个 V_{BE} 对应的 I_F ,因为是一支晶体管,所以高温电流与低温电流的比值也就等于其电流密度的比值,作图得到图 3 中的虚线曲线.

从图 3 可以看出,随着 V_{BE} 的减小,流经高温区与低温区的电流密度的比值在增大,而 V_{BE} 的减小是伴随着总电流 I_F 的减小. 即随着总测试电流的减小,高温区与低温区电流密度的比值是在增大的. 这表明随着总测试电流的减小,电流会更加趋向于高温区,而低温区流过的电流所占总电流的比例则越来越少,我们将这种现象称为小电流过趋热效应^[4].

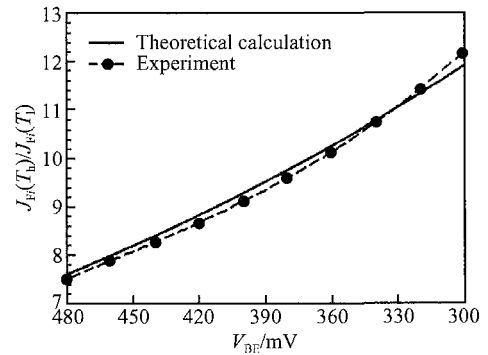


图3 高温与低温电流密度的比值随 V_{BE} 的变化关系

Fig.3 Ration of current density of high temperature region to low temperature region versus V_{BE}

而且图 3 还表明,随着总电流的减小,电流越来越趋向于高温区,这使得结上的电流分布变得更不均匀.

设有一个温度 T_j ,它所对应的管子序号为 j ,所有大于或等于这个温度的子管的电流之和与总电流的比值记为 κ ,结合(6)式,得:

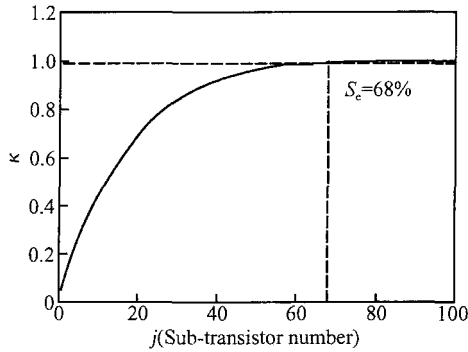
$$\kappa = \frac{\sum_{i=j}^{100} I_{Fi}}{I_F} = \frac{\sum_{i=j}^{100} T_i' e^{-\frac{qV_{g0}}{nkT_i}} (e^{\frac{qV_{BE}}{nkT_i}} - 1)}{\sum_{i=1}^{100} T_i' e^{-\frac{qV_{g0}}{nkT_i}} (e^{\frac{qV_{BE}}{nkT_i}} - 1)} \quad (12)$$

当 $\kappa = 99\%$,即此时 99% 的电流都在结温高于或等于 T_j 的子管内流过,而温度低于 T_j 的那些子管所流过的电流只占总电流的 1%,可以被忽略. 这样就把所有温度大于等于 T_j 的子管的面积之和与晶体管的总面积的比值看作是晶体管的有效面积,记为 S_e . 有效面积的意义是当晶体管结温分布不均匀时,绝大多数(我们选定为 99%)电流流过的区域占总有效源区的比例.

j 从 1 到 100 连续取值,即从高温子管到低温子管逐次累加电流. 将上面模型假定的系数代入(12)式计算出 κ (此时的 $V_{BE} = 360\text{ mV}$),一个 j 就对应一个 κ ,这样便可以计算出 100 个 κ ,描绘出如图 4 所示的曲线.

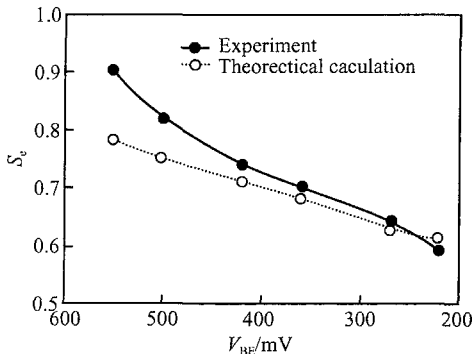
在图 4 曲线中读出纵坐标为 0.99 的点所对应的横坐标即是子管序号,该子管之前所有子管(包含该子管)的面积之和与晶体管的总面积的比值即是晶体管的有效面积,因为我们是从高温子管开始逐次累加的. 如图 4 所示,纵坐标为 0.99 的点所对应的子管序号 $j = 68$,那么从 1# 子管到 68# 子管之间所有子管面积之和所占晶体管总面积的比例为 68%. 即在结温从 $344.15 \sim 443.15\text{ K}$ 线性分布的情况下,用 $V_{BE} = 360\text{ mV}$ 计算所得的有效面积 $S_e = 68\%$.

由小电流过趋热效应,对于同样的结温分布,不

图 4 κ 与子管序号变量 j 的关系Fig. 4 κ versus serial number of sub-transistor

同的测试电流所得的电流密度分布也会不同,从而会使得有效面积因测试电流不同而不同.由(12)式可知,当 $\kappa=0.99$ 时解方程,一个 V_{BE} 会对应一个 j ,从而便可求出一个 S_e .在同样的结温分布情况下,我们给 6 个 V_{BE} 值计算出 6 个 S_e ,便得到 S_e 与 V_{BE} 的关系,如图 5 虚线曲线所示.同样采用上述的实验方法,恒温槽调温从 344.15 到 443.15 K 每隔 1 K 线性取值,分别记录 6 个 V_{BE} 值对应的 I_{Fi} ,然后利用

(12) 式 $\kappa = \frac{\sum_{i=1}^j I_{Fi}}{I_F} = 0.99$, 解方程求出 j , 从而得到对应的 S_e , 如图 5 实线曲线所示.

图 5 相同结温分布情况下,有效面积 S_e 随着 V_{BE} 的减小而减小Fig. 5 Effective area S_e decreases with V_{BE} decreasing in the case of same junction temperature distribution

从图 5 可以看出,随着 V_{BE} 的减小,有效面积逐渐减小,而 V_{BE} 的减小意味着测量电流 I_F 的减小,所以随着测试电流的减小,有效面积逐渐缩小.

综合上面的理论模拟计算和实验结果分析,晶体管在结温分布不均匀的情况下,使用的测试电流越小,电流的趋热性越明显,电流越集中,电流密度越大,有效面积就越小,我们将其总称为小电流过趋热效应.

4 结论

(1) 给出了晶体管管并联模型,在此模型的基础上可以很方便地对晶体管结温分布不均匀的情况进行理论模拟计算,也比较方便地设计实验进行验证理论推导结果.

(2) p_n 结结温分布不均匀时,高温区的电流密度高于低温区的电流密度,即电流具有趋热效应.随着总测试电流的减小,趋热效应会更加明显,电流会更加集中在高温区.

(3) 高温区与低温区电流密度的比值,随着测试电流的减小而增大,晶体管的有效面积也会随着测试电流的减小而减小,即随着测试电流的减小,高温区电流密度更大,晶体管有效面积更小.综合(2),(3)的结论我们将该现象称为小电流过趋热效应.

(4) 理论模拟计算时,给出的系数都是理想情况下假设的;而在实验验证时对于不同型号的晶体管,禁带宽度 V_{g0} , n , V , p_n 的伏安特性 (V_{BE} 和 I_E 的关系) 也都会不同,所以理论模拟的数据跟实验会有些小(有时会比较)的差异.但无论是理论模拟还是实验验证,其结果中曲线所反映的物理规律都是一致的、相互符合的,这才是我们真正所关心的.

参考文献

- [1] Yuan Mingwen. New conception of transistors. Micronano-Electronic Technology, 2005, 42 (1) : 1 (in Chinese) [袁明文. 晶体管的新概念. 微纳电子技术, 2005, 42 (1) : 1]
- [2] Lu C Z, Wang M Z, Gui X, et al. Semiconductor thermal measurement and management symposium. Seventh Annual IEEE Semi-Therm VII Proceedings, 1991 : 39
- [3] Yang Zhiwei, Miao Qinghai, Zhang Dejun, et al. Measuring junction temperature inhomogeneity of bipolar transistors by electrical method. Research & Progress of SSE, 2001, 21 (2) : 170 (in Chinese) [杨志伟, 苗庆海, 张德骏, 等. 双极晶体管结温分布不均匀性的电学测量方法. 固体电子学研究与进展, 2001, 21 (2) : 170]
- [4] Yang Zhiwei, Miao Qinghai, Zhang Dejun, et al. Measurement of junction temperature inhomogeneity of bipolar transistors by ΔV_{be} method. Chinese Journal of Semiconductors, 2000, 21 (10) : 1028
- [5] Yang Zhiwei, Miao Qinghai, Zhang Dejun, et al. Research on current thermotaxis of bipolar transistors and the effect on measuring the junction temperature. Semiconductor Technology, 1999, 24 (2) : 44 (in Chinese) [杨志伟, 苗庆海, 张德骏, 等. 双极晶体管发射结电流趋热效应及其对结温测量的影响. 半导体技术, 1999, 24 (2) : 44]
- [6] Feng Shiwei, Xie Xuesong, L ū Changzhi, et al. Measurement and study on thermal characteristics of semiconductor devices by electrical method. Chinese Journal of Semiconductors, 1999, 20 (5) : 358 (in Chinese) [冯士维, 谢雪松, 吕长志, 等. 半导体器件热特性的电学法测量与分析. 半导体学报, 1999, 20 (5) : 358]

- [7] Miao Qinghai , Du Wenhua , Zhang Xinghua , et al. Temperature spectrum on normalized area of emission region area for transistors. *Semiconductor Technology* , 2003 , 28 (12) : 53 (in Chinese) [苗庆海 , 杜文华 , 张兴华 , 等. 晶体管发射区归一化面积的温度谱. *半导体技术* , 2003 , 28 (12) : 53]
- [8] International standard IEC 60747-7 semiconductor devices-part 7 : bipolar transistors. 2nd ed. Geneva : International Electrotechnical Commission , 2000 : 137
- [9] Blackburn D L . An electrical technique for the measurement of the peak junction temperature of power transistors. *IEEE Reliability Physics Symposium* , Las Vegas , NV , 1975 : 142
- [10] Miao Q H , Miao Y , Zhu Y J , et al. Discussion on the relationship between ΔV_{EB} and IE presented in thermal resistance standard IEC60747-7 version 2000. *Progress in Natural Science (Chinese)* , 2005 , 15 (4) : 380

Excessive Thermotaxis Effect of Low Current in pn Junction and Theoretical Analog Calculation *

Miao Qinghai , Zhu Yangjun[†] , Zhang Xinghua , and Lu Shuojin

(School of Physics and Microelectronics , Shandong University , Ji ' nan 250100 , China)

Abstract : When a transistor dissipates power on work , its junction temperature distribution is commonly non-uniform. Based on a sub-transistor shunt connection model , by theoretical analog calculation and experiment , it is found that in a non-uniform junction temperature distribution , the current density of the high-temperature region is higher than that of the low-temperature region. The ratio of the current density of the high-temperature region to that of the low-temperature region increases with the decrease of the measuring current. This phenomenon is called the excessive thermotaxis effect of low current. Based on these characteristics , the uniformity of the junction temperature distribution is studied.

Key words : junction temperature ; current density ; uniformity of junction temperature ; effective area

PACC : 7115 ; 7120 ; 7200

Article ID : 0253-4177 (2006) 09-1595-05

* Project supported by the National Natural Science Foundation of China (No. 60476039)

[†] Corresponding author. Email : allan800713 @163. com ; allan _ 98 @mail. sdu. edu. cn