

离子注入诱导下制备薄的高弛豫 SiGe

许向东[†] 郭福隆 周 卫 刘志弘 张兆健 李希有 张 伟 钱佩信

(清华大学微电子学研究所, 北京 100084)

摘要: 通过离子注入硅衬底, 在表面引入缺陷, 诱导超高真空化学气相沉积(UHV/CVD)生长的外延 SiGe 发生弛豫, 以制备薄的高弛豫 SiGe. 利用微区 Raman 和 Tapping AFM 技术, 对所生长的 SiGe 材料进行了表征. 结果表明, 上述方法能够制备厚度为 100nm、弛豫度达 94% 的大面积(直径为 125mm)均匀 SiGe 材料. 然而, 相同条件下, 如果高能离子直接辐照 SiGe 层, 将极大地损坏外延材料的晶体结构, 得到多晶 SiGe. 此外, 还通过选择性腐蚀外层 SiGe 的实验, 对相关微观机制进行了研究.

关键词: 弛豫 SiGe; UHV/CVD; 离子注入

PACC: 6855; 8115H; 6170T **EEACC:** 0520F; 2520

中图分类号: TN304 **文献标识码:** A **文章编号:** 0253-4177(2006)S0-0140-04

1 引言

微电子材料正向高速率、多功能和高集成化的方向发展, 需要性能更加优良, 同时与传统硅 CMOS 工艺相兼容的新型材料. 虽然有多种改进微电子材料的实验室方案, 但是, “应变硅”技术是目前大规模量产中比较可行的一种^[1,2]. 测试结果显示, 实验室环境下, 电子在应变硅材料中的迁移速率要比在非应变硅中快 70%, 而制成芯片后其运行速度也要较非应变硅制成的芯片快 35%. 国际上最主要的芯片制造商, 如 AMD, Intel, IBM 等, 在其 90nm 节点以下工艺中都陆续采用应变硅技术. 所以, 应变硅技术是目前微电子学的研究热点, 是延续摩尔定律的有效途径.

目前, 应变硅一般采用递增锗浓度(graded SiGe growth)的方法生长^[1~4]. 这种方法能够得到低缺陷密度、高热稳定性的应变硅材料. 然而, 该方法有一个致命的缺点: 需要厚达数微米的 SiGe 过渡层. 较厚的 SiGe 层一方面增加了热开销, 另一方面大大增加了器件加工的难度和成本. 所以, 人们一直设法开发能够大面积制备薄的高弛豫 SiGe 的新方法^[4~6]. 实验表明, 采用离子注入 SiGe 的方法, 能够诱导薄的 SiGe 层发生弛豫^[6,7]. 然而, 该方法的不利因素(如本文下面揭示)是: 直接的高能离子辐照将使原子发生位移等, 损害 SiGe 的晶体结构. 与之相比, 通过离子注入到衬底, 间接地诱导外延的 SiGe 发生弛豫, 有可能降低离子辐照对材料的直接影响, 获得更好的弛豫 SiGe. 该设想得到日本 Sawano 小组近两年研究结果

的验证^[8,9]. 遗憾的是, Sawano 等人采用分子束外延(MBE)技术制备 SiGe 材料^[8,9]. 由于 MBE 不能大面积制备具有器件性能的外延材料, 即不具有大规模量产的能力. 所以, 有必要进一步研究大规模制备高质量弛豫 SiGe 的方法^[10].

我们结合离子注入和 UHV/CVD 两种技术的特点, 通过离子注入, 在硅衬底的表面引入缺陷, 利用这些缺陷诱导 UHV/CVD 外延的 SiGe 发生弛豫, 设法制备出大面积、薄的高弛豫单晶 SiGe^[10]. 此外, 还考察、比较了直接离子辐照对 SiGe 材料产生的影响.

2 实验

本文选取直径为 125mm 的 Si(100) 片作为外延衬底. 首先, 把这些硅衬底放在 piranha 溶液(70% H₂SO₄ + 30% H₂O₂) 里, 于 80°C 下清洗 10min; 然后, 把它们浸泡在刚配好的 HF 稀溶液里 90s, 以除去表面的有机和无机杂质; 经高纯氮气吹干后, 利用 VARIAN 350D 型离子注入机, 把 40keV Ar⁺ 离子注入到 Si(100) 衬底, 离子注入的倾斜角保持为 7°, 以防止沟道效应; 最后, 把这些经表面处理的 Si(100) 衬底立即送入到自行研制的 SGE500 型 UHV/CVD 外延系统中, 进行 SiGe 材料的生长. 外延条件为: 590°C, SiH₄/GeH₄ 的流量比为 4.1sccm/3.0sccm, SiGe 层的厚度为 100nm. 图 1 是相关的实验示意图. 利用 Raman 光谱(Renishaw RM2000) 和原子力显微镜(AFM, Solver-P47), 对所生长的外延材料分别进行了结构和形貌

[†] 通信作者. Email: xdxu@tsinghua.edu.cn

2005-12-06 收到, 2005-12-23 定稿

表征.

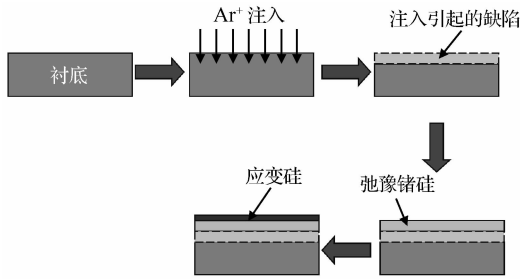


图1 实验步骤示意图

Fig.1 A schematic of the experimental procedure

3 结果与讨论

图2是相关材料的 Raman 测试结果. 图2(a)表明, 当 SiGe 生长在一个没有经过离子辐照的 Si

(100) 衬底时, Ge-Ge 与 Si-Ge 峰的位移分别是 290.4 和 409.3 cm^{-1} . 然而, 如果相同的 SiGe 生长在一个经过 40keV Ar⁺ 离子辐照过的 Si(100) 衬底上时, Ge-Ge 与 Si-Ge 峰都向低波数移动, 分别在 287.1 和 404.7 cm^{-1} 处出现, 说明图 2(b) 的 SiGe 层具有比图 2(a) 更大的弛豫度. 根据文献介绍的经验公式^[11~13], 可以计算出图 2(a) 和图 2(b) 中 SiGe 层的弛豫度分别是 43% 和 94%^[10]. 这些 Raman 结果与双晶 X 射线衍射(DCXR D)的结果^[10] 相一致, 它们都证明, 通过离子注入到硅衬底, 确实能够间接诱导 UHV/CVD 外延的 SiGe 发生弛豫, 制备出较薄(100nm)的高弛豫(94%)SiGe 层. 图 2(c) 是相关的 Raman 谱结果. 可以看出, 该情况下也能检测到 Ge-Ge 与 Si-Ge 峰, 但是, 它们的峰形都发生了较大的形变, 并有明显的拖尾, 完全不同于图 2(a) 和图 2(b) 谱图. 图 2(c) 清楚表明, 直接的高能离子辐照将极大地损坏 SiGe 材料的晶体结构.

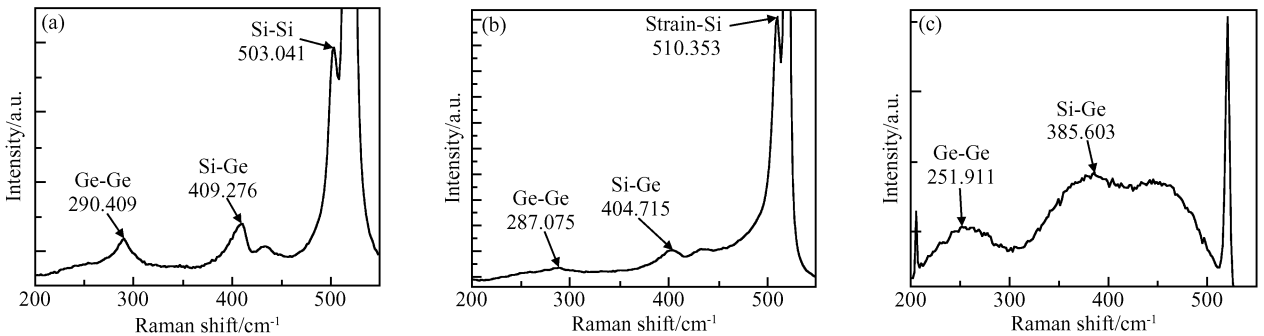


图2 厚度为 100nm 的不同样片的 Raman 光谱 (a) SiGe 生长在 Si(100) 上; (b) 先 Ar⁺ 离子注入 Si(100), 然后 SiGe 生长; (c) 先 SiGe 生长, 然后 Ar⁺ 离子注入

Fig.2 Raman spectra of 100nm-thick SiGe grown on a Si(100) substrate (a), SiGe grown on a Ar⁺ implanted Si(100) substrate (b), and a Ar⁺ implanted SiGe (c)

我们还采用 Tapping AFM, 对不同材料的表面形貌进行了表征. 图3是相关的 AFM 结果. 可以看

到, 间接离子注入(辐照硅衬底)下得到的是连续的单晶 SiGe 膜(图3(a)); 然而, 直接离子注入(辐照

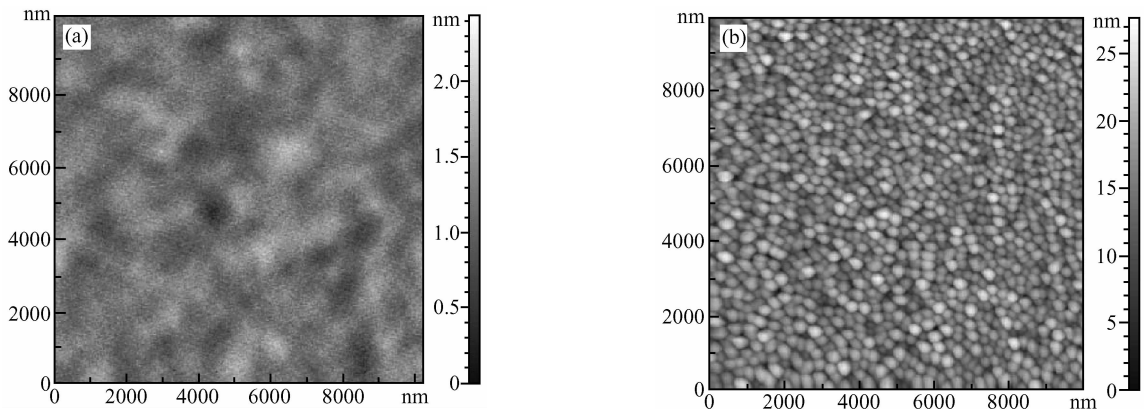


图3 不同注入方式下 SiGe 材料的 AFM 结果 (a) 离子注入间接诱导(Ar⁺ 离子辐照硅衬底); (b) 离子注入直接诱导(Ar⁺ 离子辐照外延 SiGe 层)

Fig.3 AFM images of SiGe grown on a Ar⁺ implanted Si(100) (a) and a Ar⁺ implanted SiGe (b)

外延 SiGe 层)将破坏外延材料的晶体结构,得到多晶的 SiGe 材料(图 3(b)).图 3(a)和图 3(b)的粗糙度(RMS)分别是 0.21 和 3.18nm. AFM 与 Raman (图 2(b)和图 2(c))的结果相符合,它们都证明采用间接离子注入的方法,能够降低对外延材料的负面影响,从而制备出理想的、薄的高弛豫 SiGe 单晶材料.但是,采用直接离子注入到 SiGe 层的方法,不能制备满足器件要求的单晶 SiGe.

仔细分析图 2 的 Raman 光谱,我们还发现一个现象:图 2(b)在 510cm^{-1} 处有一明显的尖峰,它不同于图 2(a)中的 503cm^{-1} 峰. 503cm^{-1} 峰是 SiGe 层中的 Si-Si 峰^[11,12],而处在高波数 510cm^{-1} 的峰应归结为新的应变硅峰^[8]. 在一定的范围下变化 Ar^+ 的注入能量,都能检测到此 510cm^{-1} 峰^[10]. 由于 510cm^{-1} 峰是在离子注入和外延 SiGe 之后检测到的,彼此可能存在着某些联系.为了验证这一点,我们利用合适的化学溶剂,把最外层 SiGe 溶解掉,然后通过 Raman 光谱检测其变化情况.与其他溶剂相比较, $\text{HF}:\text{H}_2\text{O}_2:\text{CH}_3\text{COOH}$ 混合溶剂具有溶解 SiGe 快、选择比高等特点^[14]. 所以,我们选用该混合溶剂,在室温下进行 SiGe 外延层的选择性溶解实验^[10]. 图 4(a)是 40keV Ar^+ 辐照硅衬底后生长

SiGe 层的 Raman 谱测试图,而图 4(b)是该材料经 $\text{HF}:\text{H}_2\text{O}_2:\text{CH}_3\text{COOH}$ 溶剂腐蚀之后的 Raman 谱图.比较图 4(a)和 4(b),可以发现,腐蚀实验之后,Ge-Ge 与 Si-Ge 峰都明显降低,说明部分 SiGe 的确已被溶解掉.此外,还能看出, 510cm^{-1} 处应变硅峰的强度也同时降低.我们以硅衬底的 Si-Si 峰 (500cm^{-1})作为参照,用 510cm^{-1} 处应变硅的峰强度与之相比(S-Si/Si-Si 峰强度比)来定量地描述材料的变化情况.计算结果表明,图 4(a)和 4(b)中 S-Si/Si-Si 峰强度比分别是 0.63 和 0.36. 明显地看出, S-Si/Si-Si 峰强度比随着 SiGe 层的变薄而减弱,证明了应变硅与其上面的 SiGe 层有联系.同时,我们还注意到,应变硅峰的减弱幅度(43%)低于 SiGe 厚度的减少幅度(65%)^[10];而且,在另外一个经离子辐照但没有生长 SiGe 的硅衬底,同样观察到变形的(晶体损伤) 510cm^{-1} 弱峰^[10]. 这些实验表明:在外延 SiGe 和衬底的界面处,存在有一应变硅层,它的产生与两个因素有关:一是外延高弛豫 SiGe 层的诱导,二是离子注入诱导.了解这些微观机理,将对未来调控 SiGe 层的弛豫度和制备理想的应变硅材料产生积极的影响.但是,由于作用机理比较复杂,还有待将来结合 TEM 等表征结果,进行相关的深入研究.

4 总 结

实验结果表明,通过离子注入到硅衬底,能够间接地诱导 UHV/CVD 外延的 SiGe 发生弛豫,从而制备出厚度仅 100nm 、弛豫度高达 94%、大面积(直径为 125mm)的均匀单晶 SiGe. 选择性腐蚀 SiGe 实验证明,在外延 SiGe 与硅衬底的界面处,存在有一应变硅层,它的产生与高弛豫 SiGe 层和离子注入两个因素相关.然而,相同条件下,如果高能离子直接辐照 SiGe 层,将极大地损坏材料的晶体结构,使之变成多晶的 SiGe 材料.所以,离子注入的条件和方式,都对材料的质量产生较大的影响.本文特别之处在于:利用现有设备,只改变生长方式,成功地制备出大面积、高弛豫的 SiGe 新材料.在此基础上,能够原位生长出高质量的应变硅,而且,此项技术与传统的硅工艺完全兼容.为将来的应变硅材料和相关超高速器件的深入研究创造了条件.

参 考 文 献

- [1] Takagi S, Sugiyama N, Mizuno T, et al. Device structure and electrical characteristics of strained-Si-on-insulator (strained-SOI) MOSFETs. *Mater Sci Eng B*, 2002, 89(1~3): 426
- [2] Kasper E, Lyutovich K. Strain adjustment with thin virtual

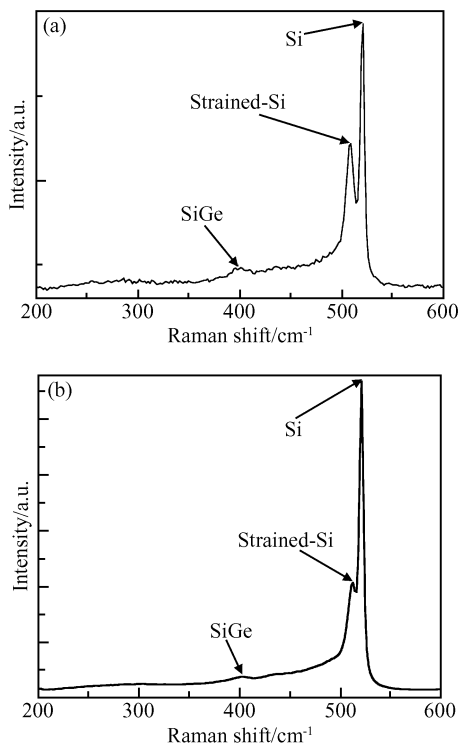


图 4 腐蚀实验前后 Raman 光谱比较 (a) 40keV Ar^+ 注入 Si(100)衬底后生长的 SiGe 材料的 Raman 光谱;(b) (a) 图样品被 $\text{HF}:\text{H}_2\text{O}_2:\text{CH}_3\text{COOH}$ 腐蚀后的 Raman 光谱
Fig. 4 Raman spectra of SiGe grown on a 40keV Ar^+ implanted Si(100) before (a) and after (b) $\text{HF}:\text{H}_2\text{O}_2:\text{CH}_3\text{COOH}$ etching

- substrates. *Solid-State Electron*, 2004, 48(8):1257
- [3] Wu Guibin, Ye Zhizhen, Liu Guojun, et al. UHV / CVD grown strain relaxed SiGe buffer layers for strained silicon. *Chinese Journal of Semiconductors*, 2005, 26(11): 2139 (in Chinese)[吴贵斌, 叶志镇, 刘国军, 等. 超高真空化学气相生长用于应变硅的高质量 SiGe 缓冲层. *半导体学报*, 2005, 26(11):2139]
- [4] Li Jingchun, Tan Jing, Yang Mohua, et al. Strained-Si pMOS-FETs on very thin virtual SiGe substrates. *Chinese Journal of Semiconductors*, 2005, 26(5): 881 (in Chinese)[李竞春, 谭静, 杨谟华, 等. 薄虚拟 SiGe 衬底上的应变 Si pMOSFETs. *半导体学报*, 2005, 26(5):881]
- [5] Lyutovich K, Bauer M, Kasper E, et al. Thin SiGe buffers with high Ge content for n-MOSFETs. *Mater Sci Eng B*, 2002, 89(1~3):341
- [6] Izyumskaya N F, Avrutin V S, Vyatkin A F. Control over strain relaxation in Si-based heterostructures. *Solid-State Electron*, 2004, 48(8):1265
- [7] Trinkaus H, Holländer B, Rongen St, et al. Strain relaxation mechanism for hydrogen-implanted $\text{Si}_{1-x}\text{Ge}_x/\text{Si}(100)$ heterostructures. *Appl Phys Lett*, 2000, 76(24):3552
- [8] Sawano K, Hirose Y, Koh S, et al. Relaxation enhancement of SiGe thin layers by ion implantation into Si substrates. *J Cryst Growth*, 2003, 251(1~4):685
- [9] Sawano K, Koh S, Shiraki Y, et al. Fabrication of high-quality strain-relaxed thin SiGe layers on ion-implanted Si substrates. *Appl Phys Lett*, 2004, 85(13):2514
- [10] Guo Fulong. Study on growth of strained silicon by UHV/CVD. BS Thesis, Tsinghua University, 2005 (in Chinese)[郭福隆. UHV/CVD 制备应变硅材料的研究. 清华大学本科毕业论文, 2005]
- [11] Tsang J C, Mooney P M, Dacol F, et al. Measurements of alloy composition and strain in thin $\text{Ge}_x\text{Si}_{1-x}$ layers. *J Appl Phys*, 1994, 75(12):8098
- [12] Pérez-Rodríguez A, Cornet A, Morante J R. Physical techniques for silicon layer analysis. *Microelectron Eng*, 1998, 40(3/4):223
- [13] Demczyk B G, Naik V M, Hameed S, et al. Comparison of strain relaxation in epitaxial $\text{Si}_{0.3}\text{Ge}_{0.7}$ films grown on Si(001) and Ge(001). *Mater Sci Eng B*, 2002, 94(2/3):196
- [14] Carns T K, Tanner M O, Wang K L. Chemical etching of $\text{Si}_{1-x}\text{Ge}_x$ in $\text{HF}:\text{H}_2\text{O}_2:\text{CH}_3\text{COOH}$. *J Electrochem Soc*, 1995, 142:1260

Thin Highly-Relaxed SiGe Induced by Ion Implantation into the Epitaxial Substrates

Xu Xiangdong[†], Guo Fulong, Zhou Wei, Liu Zhihong, Zhang Zhaojian, Li Xiyu, Zhang Wei, and Qian Peixin

(*Institute of Microelectronics, Tsinghua University, Beijing 100084, China*)

Abstract: We propose an approach for preparation of thin highly-relaxed SiGe by combining ion implantation and UHV/CVD techniques. The as-yielded materials are analyzed by micro-Raman spectroscopy and atomic force microscope. The results reveal that large area, thin (100nm) SiGe layer with high relaxation (94%) is thus successfully prepared. Selective chemical etching of SiGe, with the etching rate of 25.4nm/min, is also performed to study the mechanism. It is found that a strained-Si layer exists at the interface between the epi-SiGe and Si substrate, which is believed to be resulted from both ion implantation and formation of a relaxed-SiGe layer.

Key words: relaxed-SiGe; UHV/CVD; ion implantation

PACC: 6855; 8115H; 6170T **EEACC:** 0520F; 2520

Article ID: 0253-4177(2006)S0-0140-04

[†] Corresponding author. Email: xdxu@tsinghua.edu.cn

Received 6 December 2005, revised manuscript received 23 December 2005