

一种结构调整后的 DSOI 器件^{*}

江 波 何 平 田立林 林 羲

(清华大学微电子学研究所, 北京 100084)

摘要: 提出一种改进的 DSOI 结构, 在保留 DSOI 解决浮体效应和散热问题的基础上, 能提高电路速度和驱动能力等器件性能. 采用不完全除去沟道下绝缘层的办法, 使 DSOI 器件的结构更接近 SOI. 采用准二维器件模拟器 MEDICI 对结构进行模拟, 结果证明这种改进后的结构使器件具有更优越的性能.

关键词: SOI; DSOI; MOSFET; 器件结构; 模拟

EEACC: 2570D; 1265B; 6210

中图分类号: TN47 **文献标识码:** A **文章编号:** 0253-4177(2002)09-0966-06

1 引言

人们对 SOI (silicon on insulator) 器件进行了长期的研究, SOI 器件在抑制衬调效应方面和提高电路速度上确实有巨大的优势, 但 IC 工艺的主流技术仍旧是体器件. 造成这一局面的原因是 SOI 器件有两个无法克服的弱点: 浮体效应和自热效应^[1,2]. 浮体效应产生的原因是 SOI 中的 MOSFET 器件的衬底是没有电极引出的, 即其电位悬浮, 因而随着器件偏压和工作状态的改变, 其电位跟着变化, 导致一些不利的效应. 自热效应的产生原因则是因为沟道中产生的热没有泄放通道. SOI 的弱点来自沟道下的埋氧. DSOI (drain/source on insulator) 考虑到这种情况, 除去了沟道下的埋氧, 使沟道区域与衬底保持接触, 从而固定衬底电位, 同时提供热泄放通道. 这种方法大大减弱了浮体效应和自热效应^[3,4].

但是 DSOI 器件在改善浮体效应和自热效应的同时相对 SOI 器件在电路速度和衬调效应上大大退化了. 因此自然提出的问题是 DSOI 的结构能否进一步做出调整, 使器件性能更符合需要? 什么样的 DSOI 结构可以得到最优的器件性能? 本文提出一种经过调整的 DSOI 器件结构——M-DSOI (Modified DSOI), 这种器件结构相对原有的 DSOI 更趋近

于 SOI, 且源漏区与衬底的隔离更加完全. 这种器件结构介于 SOI 和原有的 DSOI 之间, 预期它具有折衷的器件特性, 从而为寻找优化的器件结构找出一个方向.

2 器件的工艺模拟

本文采用 Avanti 公司 TSUPREM 4 工艺模拟器^[5]模拟不同结构的器件. 共模拟了四个器件, 分别是体器件, SOI 器件, DSOI 器件和调整后的 DSOI 器件, 代表四种结构类型. 在下面的文字和图表中, 分别采用 BULK, SOI, DSOI, M-DSOI 来代表. 四种器件的不同在于埋氧, 除去与埋氧有关的模拟步骤, 器件生成采用了同样的模拟工艺流程.

器件栅长均为 $0.6\ \mu\text{m}$, 栅氧厚度 $20\ \text{nm}$. SOI 顶层硅厚度为 $200\ \text{nm}$, 埋氧厚度为 $90\ \text{nm}$. DSOI 和 M-DSOI 埋氧厚度与 SOI 相同. 采用离子注入进行沟道掺杂和源漏区掺杂, 器件采用了 LDD 结构. 根据工艺模拟的结果, 有效沟道长度主要由 LDD 结构掺杂的横向扩散决定, LDD 掺杂结深小于顶层硅厚度 $200\ \text{nm}$, 结构对有效沟道长度的影响非常微小, 认为四种器件的有效沟道长度一致.

根据公式

^{*} 国家重点基础研究专项经费资助项目

江 波 1978 年出生, 硕士研究生, 从事深亚微米器件建模的研究.

2001-11-18 收到, 2002-03-07 定稿

$$x_{dmax} = \frac{4 \epsilon_i \phi}{q N_a} \quad (1)$$

其中 ϕ 为费米势,可表示为 $\frac{kT}{q} \ln \left(\frac{N_a}{n_i} \right)$. 根据工艺模拟的情况取 $N_a = 1 \times 10^{17} \text{ cm}^{-3}$, 近似计算最大耗尽区宽度,得到最大宽度为约 $100 \text{ nm}^{[1]}$.

DSOI 与 M-DSOI 结构如图 1 所示. W_a 为沟道下埋氧开口长度, DSOI 为 $W_a = L_g = 0.6 \mu\text{m}$, M-DSOI 为 $W_a = 0.2 \mu\text{m}$.

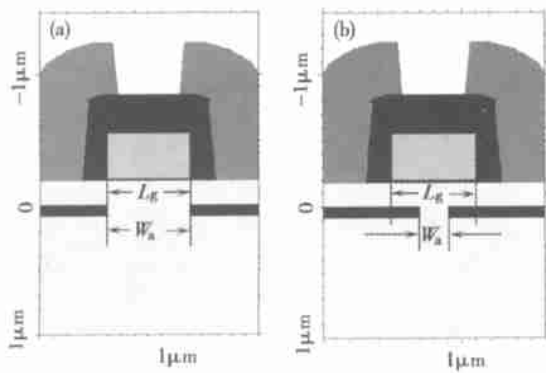


图 1 两种 DSOI 结构 (a) 文献[1]中提出的 DSOI 结构;(b) 本文中提出的 M-DSOI 结构

Fig. 1 DSOI (a) and M-DSOI (b) structures The different is location of buried oxidation.

M-DSOI 的埋氧开口长度 W_a 根据热阻和器件抑制衬调效应的能力折衷选择. 经过实验的模拟比较, $W_a = 0.2 \mu\text{m}$ 是一个比较合适的长度.

埋氧结构采用热氧化, 这样可以忽略离子注入中一些次级效应从而专注于主要效应的研究.

3 模拟比较

本文采用 Avanti 公司 Medici 器件模拟器^[6]作为器件模拟的工具.

3.1 DIBL 效应的模拟与比较

DIBL 效应可以从一个灵敏度公式得到反映^[4]: $\frac{\partial V_t}{\partial V_{DS}} = \frac{V_t(V_{DS} = 0.05) - V_t(V_{DS} = V_{DD})}{V_{DD} - 0.05}$ (2)

在模拟中, 选择 $V_{DD} = 3\text{V}$.

模拟得到 $V_{DD} = 0.05\text{V}$ 和 $V_{DD} = 3\text{V}$ 的转移特性曲线如图 2 所示.

采用如下的方法定义开启电压:

令 $\frac{I_{DS}}{W} = \frac{10^{-7}}{L}$, 定义此时的栅电压 V_g 就是开启

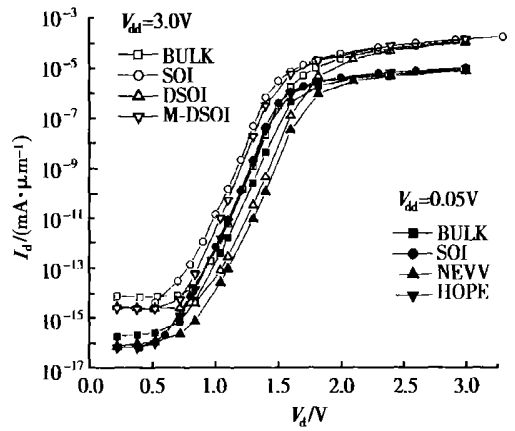


图 2 四种器件的转移特性曲线

Fig. 2 Simulation curves of transferring characterizations of the devices

电压 V_t .

从图上得到四种器件的开启电压, 计算的结果如表 1 所示.

从表 1 中可以看出: DSOI 器件在抑制 DIBL 效应方面相对 SOI 器件具有优势. 这个结论与文献 [4] 是相符的. 同时, BULK 器件和两种不同结构的 DSOI 器件, 在此方面没有明显区别. 造成 SOI 的 DIBL 效应显著的原因是衬底电位漂浮, 其余三种器件结构都不存在此问题.

表 1 DIBL 效应引起的开启电压变化

Table 1 Threshold voltage changes affected by DIBL

器件类型	V_t/V at $V_{DD} = 0.05\text{V}$	V_t/V at $V_{DD} = 3\text{V}$	$\partial V_t / \partial V_{DD}$
BULK	1.45	1.38	0.07/2.95
SOI	1.37	1.26	0.11/2.95
DSOI	1.68	1.61	0.07/2.95
M-DSOI	1.46	1.38	0.07/2.95

3.2 衬调效应的模拟与比较

模拟条件: 源漏电压保持 0.05V , 衬底电位分别设为 $0, -1, -2, -3\text{V}$.

开启电压随衬底偏压变化如表 2 所示.

表 2 衬底偏置引起的开启电压变化

Table 2 Threshold voltage changes affected by BULK bias

器件类型	V_t/V				$\Delta V_t/V$
	$V_{sub} = 0$	$V_{sub} = -1\text{V}$	$V_{sub} = -2\text{V}$	$V_{sub} = -3\text{V}$	
BULK	1.43	1.69	1.92	2.15	0.72
SOI	1.36	1.38	1.39	1.39	0.03
DSOI	1.68	1.95	2.18	2.38	0.70
M-DSOI	1.46	1.67	1.84	2.00	0.54

与比较 DIBL 效应类似,选择比较开启电压随栅压的变化来比较衬调效应.得到衬底偏压为 -3V 与 0V 时的开启电压差值 ΔV_t ,如表 2 最后一列所示.

从表 2 可以得到:BULK 和 DSOI 的衬调效应非常严重,M-DSOI 相对 DSOI 和 BULK 衬调效应得到了较好的抑制.衬调效应的根本原因在于源漏区与衬底的电荷感应,M-DSOI 更好地隔离了源漏区与衬底,从而减弱了衬调效应.

3.3 输出特性的模拟

输出特性标志着器件的驱动能力,是器件性能的一个重要指标.在模拟测试器件的输出特性时,设置偏置条件为 $V_{\text{sub}} = 0\text{V}$; $V_s = 0\text{V}$; $V_g = V_t$ 或 $V_t + 2$ 或 $V_t + 4$.

模拟得到各器件的输出特性曲线如图 3 所示.从器件结构的角度来说,DSOI 和 M-DSOI 可以看作 BULK 器件和 SOI 器件之间的过渡类型. SOI 具有较好的驱动能力,这已经得到了理论和实验上的证明^[2].从模拟结果可以看到, M-DSOI 的驱动能力与 SOI 几乎没有区别, DSOI 驱动能力略强于 BULK,但是大大弱于 M-DSOI 和 SOI. M-DSOI 的驱动能力与 DSOI 相比具有较大的优越性,这是一个巨大的优势.

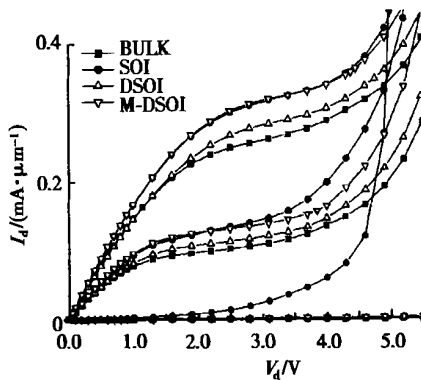


图 3 器件的输出特性 同一组曲线的栅压间隔为 2V , 由下而上栅压分别为 V_t , $V_t + 2\text{V}$, $V_t + 4\text{V}$.

Fig. 3 Output characteristics of four devices

The output current of M-DSOI is greater than DSOI and close to SOI.

3.4 器件延时

SOI 相对于体器件的一个优势是寄生电容减小.这一点可以从电路速度上得到体现^[7,8].电容减小的

主要原因是 SOI 器件采用介质隔离取代了体器件的 pn 结隔离和场氧隔离,从而减小了源漏区对于衬底寄生电容.因此考虑仅仅采用 DSOI 结构也可以获得这个优势. M-DSOI 则进一步减小埋氧开口长度,以求得更好的隔离,得到更小的寄生电容.

采用本文工艺模拟得到的 NMOS 管(包括四个器件)和一个 PMOS 管构成 CMOS 反相器,两个反相器相连得到测量电路,如图 4 所示. V_{in} 为方波电压,高电平为 5V ,低电平为 0V ,经过两个反相器延时后,得到输出 V_{out} .模拟得到反相器延时如图 5 所示.定义电压下降为高电平的 10% 完成翻转,从图上得到四种器件各自的延时,列在表 3 中.

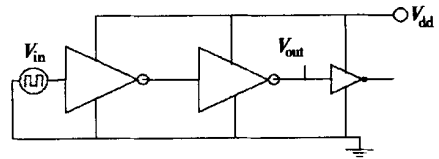


图 4 测试延时的电路结构 反相器为 CMOS 结构,其中的 NMOS 采用本文设计的器件.

Fig. 4 Circuit of simulating delay characteristics Delay between V_{in} and V_{out} is measured and plotted in Fig. 5.

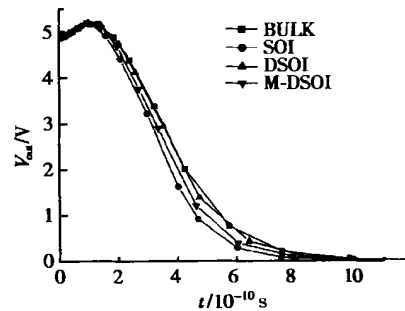


图 5 模拟得到的延时波形放大

Fig. 5 Simulation results of delay characteristics

表 3 电路延时

Table 3 Delay per periods

器件类型	BULK	SOI	DSOI	M-DSOI
延时/ns	0.66	0.56	0.63	0.58

预期结果是 M-DSOI 将比 DSOI 具有更好的速度特性,模拟结果证实了猜想.模拟的管子尺寸较大,栅电容相对源漏电容很大,所以看到的速度优势不是非常明显,随着管子尺寸减小,源漏电容在总电

容中份量增大, M-DSOI 速度上的优势将会进一步体现出来.

3.5 自热效应

本节讨论的是 SOI 中最严重的问题——自热效应. 因为自热效应的存在, SOI 的驱动能力严重下降, 甚至出现负阻情况, 这是影响 SOI 应用的最主要的原因.

自热效应在小尺寸器件中比较严重. 为了能够将模拟的管子内部电场和小尺寸器件相比拟, 我们加大了栅电压. 偏置为: $V_g = V_t + 10V$; $V_{sub} = V_s = 0$. 得到输出特性如图 6 所示. 图 6 中的同一器件的两条曲线分别属于添加热模型和无热模型的情况, 在有热模型的情况下, 设定温度边界条件为 300K. 热效应的表现为输出电流减小, 对于 SOI 器件, 由于

严重的热效应, 输出曲线出现负阻特性. 添加热模型得到器件内部的温度分布, 如图 7 所示.

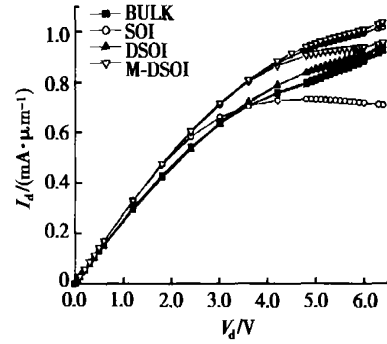


图 6 在有热模型两种情况下的输出特性 偏置为 $V_g = V_t + 10V$

Fig. 6 Simulation of output characteristics with and without thermal model

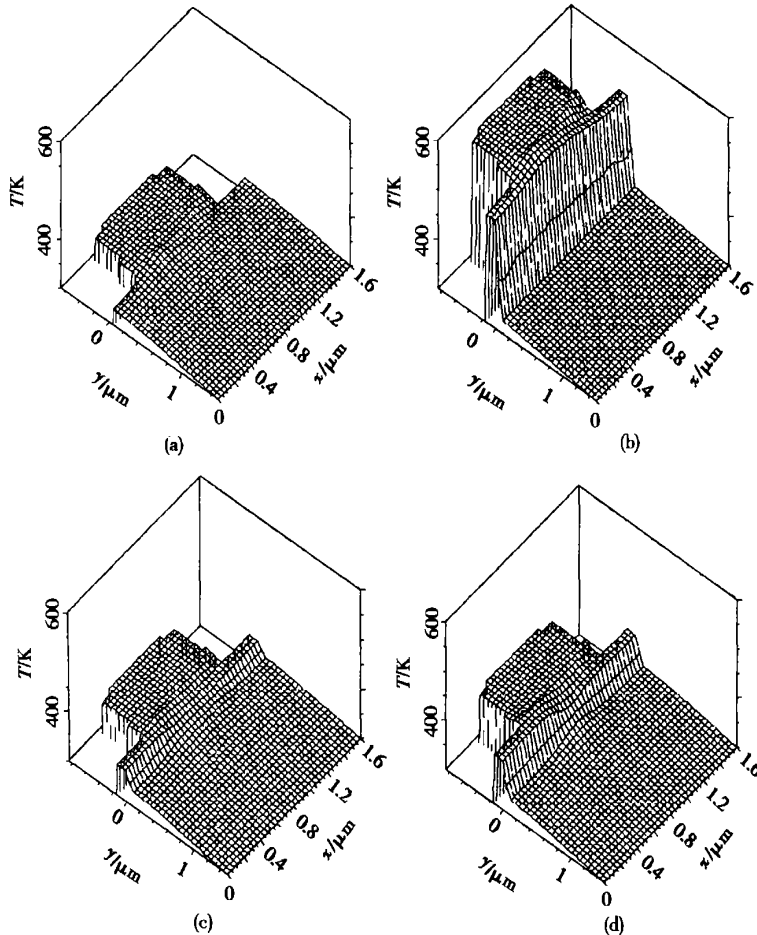


图 7 四种器件的温度分布示意 (a) BULK;(b) SOI;(c) DSOI;(d) M-DSOI $x-y$ 平面为器件剖面, z 轴为温度分布, 温度边界条件为 300K.

Fig. 7 Temperature distributions of the devices $x-y$ planes represent the profiles of the devices; z coordination represents the value of temperature. The four 3-D plots are BULK, SOI, DSOI and M-DSOI, respectively.

热模型对 SOI 器件的影响是显而易见的. 在饱和区, 出现了负阻情况. 从温度分布上也可以看出 SOI 器件热效应的严重性. 四种器件的最高温度分别为, SOI: 553.05K; M-DSOI: 409.18K; DSOI: 371.04K; BULK: 351.31K.

考察 M-DSOI 和 DSOI. 从散热的角度来说, DSOI 当然具有优势, 因为它对沟道完全没有介质隔离. 但是我们必须看到, 虽然 M-DSOI 的输出电流因为热效应而降低, 却仍旧比 DSOI 的输出电流要高. 同时, M-DSOI 相对 SOI 最高温度下降了将近 140K, DSOI 相对 M-DSOI 却仅仅下降了不到 40K. 同时, M-DSOI 没有负阻现象出现. 因此, 从散热的角度说, DSOI 虽然牺牲了一定的散热能力, 却仍旧能够满足散热要求, 大大降低了沟道区的温度, 而且仍旧保持了驱动能力强的优点.

4 结论

在本文中, 作者通过工艺和器件的模拟, 对比了原有的 DSOI 结构和一种经过调整后的 DSOI 结构在器件性能上的优劣.

从器件结构的角来说, M-DSOI 更接近于 SOI 器件, 而 DSOI 更接近于体器件. 因此 M-DSOI 器件相对 DSOI 器件具有 SOI 相对体器件的优势: 驱动能力强, 对衬偏调制的抑制作用强, 电路速度快. 而对于 SOI 中的两个缺陷: DIBL 效应显著, 自热效应显著, M-DSOI 器件完全克服了前者, 大大改善了后者, 这种改善使得自热效应不能掩盖 M-DSOI 器件在其他方面的优势.

综合考虑, 经过调整后的 M-DSOI 器件在各种性能上靠近 SOI, 同时抑制了 SOI 的不利因素——DIBL 效应和自热效应, 在器件性能上 M-DSOI 比 DSOI 具有明显的优势. 可以预见, 随着器件尺寸不断减小, SOI 器件的自热效应得不到解决将制约它的应用, DSOI 是一种较好的解决方法, 而 M-DSOI 类型的 DSOI 器件是一个较优的选择.

参考文献

- [1] Colinge J P. Silicon-on-insulator technology material to VLSI. Kluwer Academic Publishing, 1991
- [2] Zhang Xing, Wang Yangyuan. Design and application of full depletion thin film MOS/SOI device. Chinese Journal of Semiconductors, 2000, 21: 156 [张兴, 王阳元. 薄膜全耗尽 MOS/SOI 器件的设计和应用. 半导体学报, 2000, 21: 156]
- [3] Chen Wensong, Tian Lilin, Li Zhijian. A novel drain/source on insulator (DSOI) structure to fully suppress the floating-body and self-heating effects. International Conference on Solid-State and Integrated Circuit Technology Proceeding, 1998
- [4] Li Zhijian, Zhou Runde, et al. ULSI device circuit and system. Beijing: Science Press, 2000 [李志坚, 周润德, 等. ULSI 器件电路与系统. 北京: 科学出版社, 2000]
- [5] AVANTI, TSUPREM4 Version 1999.4, 1999
- [6] AVANTI, MEDICI Version 2000.2, 2000
- [7] Sze S M. High-speed semiconductor devices, 1990
- [8] Bu Weihai, Huang Ru, Xu Wenhua, et al. Simulation and analysis of transient floating-body effect for SOI devices. Chinese Journal of Semiconductors, 2001, 22: 1147 [卜伟华, 黄如, 徐文华, 等. SOI 器件中瞬态浮体效应的模拟与分析. 半导体学报, 2001, 22: 1147]

A Modified DSOI Device^{*}

Jiang Bo, He Ping, Tian Lilin and Lin Xi

(*Institute of Microelectronics, Tsinghua University, Beijing 100084, China*)

Abstract: A new device structure called DSOI (drain/source on insulator) is proposed to alleviate the thermal transfer problem and floating body effects in SOI (silicon on insulator) device. The purpose of present work is to modify DSOI structure to get the best device electrical capability. Simulation results approve that this modified structure has better electrical performance than prototype.

Key words: SOI; DSOI; simulation; MOSFET; device structure

EEACC: 2570D; 1265B; 6210

Article ID: 0253-4177(2002)09-0966-06

^{*} Project supported by the Special Funds for Major State Basic Research Projects

Jiang Bo male, was born in 1978, master candidate. He is engaged in the research on modeling for deep submicron devices.

Received 18 November 2001, revised manuscript received 7 March 2002

©2002 The Chinese Institute of Electronics
(C)1994-2023 China Academic Journal Electronic Publishing House. All rights reserved. <http://www.cnki.net>