

LPE-GaAs 中 0.72eV 电子陷阱 与生长条件的关系

杨锡权 向贤碧 吴让元

(中国科学院半导体研究所)

1984年1月26日收到

本文采用 DLTS 方法,研究 LPE-GaAs 层中深电子陷阱 ($E_c - 0.72\text{eV}$) 的成因。通过改变外延生长条件,发现该电子陷阱的浓度明显受生长温度、降温速率及掺杂情况的影响。该陷阱中心可能是一个点缺陷和氧、碳杂质形成的络合物。

一、引言

随着用 GaAs 材料制备的各种器件的发展和应用的日趋广泛,人们对 GaAs 材料本身的研究日渐深入,对材料中深能级的研究也同样十分重视。多年来,大多数作者认为,在 LPE-GaAs 中不存在电子陷阱能级^[1-7],即使在掺杂生长的 LPE-GaAs 中通常也很少发现电子陷阱的存在^[5,6],只有个别作者 (T. Okumura 和 T. Ikoma) 报道,他们曾在 840℃ 以上生长的掺 Ga_2O_3 的液相外延层中观察到一个 ($E_c - 0.82\text{eV}$) 的电子陷阱^[5]。

几年来,我们在研究 LPE-GaAs 里的深能级的工作中,观察到一些与上述报道不同的实验结果:常在 LPE-GaAs 样品中测到一个位于导带下面 0.72eV 的电子陷阱能级。

为了弄清这个电子陷阱与哪些因素有关,我们在不同条件下生长样品,然后用 DLTS 法检测外延层中该电子陷阱浓度的变化情况,并由此对该电子陷阱可能的化学组成提出了我们的看法。

二、样品的制备及测量

采用滑动石英舟液相外延系统进行样品生长。实验中使用的 Ga 的纯度为 7 个 9, GaAs 源是不掺杂水平合成的多晶材料。衬底分高阻和低阻: HB 生长的 n^+ 、 p^+ 衬底,掺 Cr 高阻衬底既有 HB 生长的,也有 LEC 生长的。衬底取向均为 $\langle 100 \rangle$,有少数曾测过位错密度。每次外延都同时放入两片衬底:一片高阻,一片低阻 (n^+ 或 p^+)。

作了三类不同的对比实验:(1)掺 Ga_2O_3 与不掺的;(2)外延起始生长温度较低的与较高的(740—885℃);(3)降温生长时降温速率较慢的与较快的(30—190℃/小时)。

其中掺 Ga_2O_3 的实验是把纯度为 5 个 9 的 Ga_2O_3 粉末直接投入母液槽内,并在石英舟上加一石英盖片,以防止 Ga_2O_3 在高温下与 Ga 反应生成的 GaO 气体跑掉,影响氧的

掺入。同时为了保证有足够的氧掺入到外延层中,放入的 Ga_2O_3 都是过饱和的。

生长得到的高阻衬底样品,用霍尔测量定出外延层的载流子浓度和导电类型。对不掺 Ga_2O_3 的样品还作了 77K 的霍尔测量,得到外延材料的补偿度。

低阻衬底样品在进行 DLTS 测量前,还需制作肖特基结和背面的欧姆接触。对 n 型外延层一般采用 $n^+-n\text{-Au}$ 肖特基势垒结构,而对 p 型外延层则采用 $p^+-p\text{-}n^+$ 结构。DLTS 测量的条件通常取: 样品偏置电压为 -6V ; 激励脉冲宽度为 $20\mu\text{s}$; 窗口速率为 100s^{-1} ; 温度扫描范围为 $150\text{--}400\text{K}$ 。

三、测量结果

霍尔测量结果表明,不掺 Ga_2O_3 的样品,当外延生长温度高于 800°C 时,表现为 p 型导电,而当生长温度低于 800°C 时,表现为 n 型导电,这和以前的报道相同^[8]。而对于掺 Ga_2O_3 的样品,则无论生长温度的高低,无一例外均呈 n 型导电。

在 DLTS 测量中,除了测到几个早已报道过的空穴陷阱(包括 A、B 能级)之外,还在许多样品中检测到一个共同的电子陷阱能级,其位置在导带下 0.72eV 处。它不仅存在于外延层与衬底的界面处(见图 1),而且在外延层内和外延层表面也能观察到(见图 2)。为了减少来自衬底的影响,还对外延层表面附近区域的陷阱情况进行了研究。

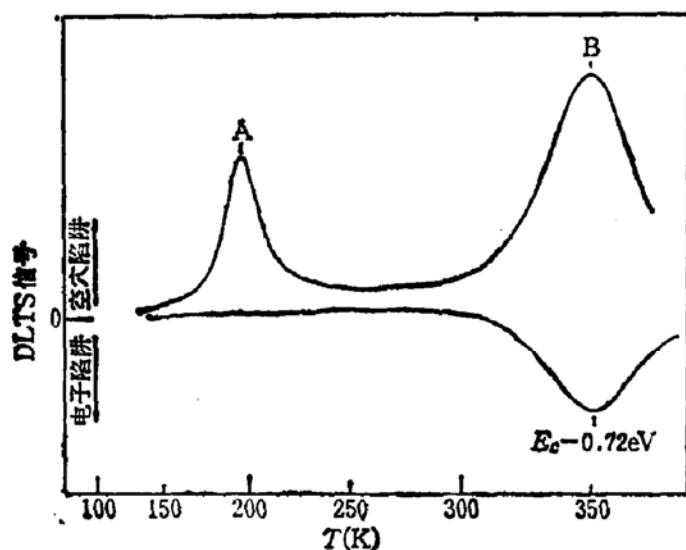


图1 LPE-GaAs 与衬底界面处的 DLTS 谱
样品: p^+-n

在掺 Ga_2O_3 的实验系列中,起始生长温度高于 800°C 时,外延层内 ($E_c - 0.72\text{eV}$) 电子陷阱浓度约在 3×10^{12} — $1.3 \times 10^{13}\text{cm}^{-3}$ 范围。如果起始生长温度低于 800°C 但高于 740°C 时,仍能在样品中检测到该电子陷阱,但其浓度已下降到低于 $2 \times 10^{12}\text{cm}^{-3}$ 。当起始生长温度低于 740°C 时,则外延层内观察不到电子陷阱的信号,说明其浓度已下降到系统的检测限以下。

在不掺 Ga_2O_3 的样品中,当起始生长温度高于 800°C 时,由于得到的是 p 型外延层,

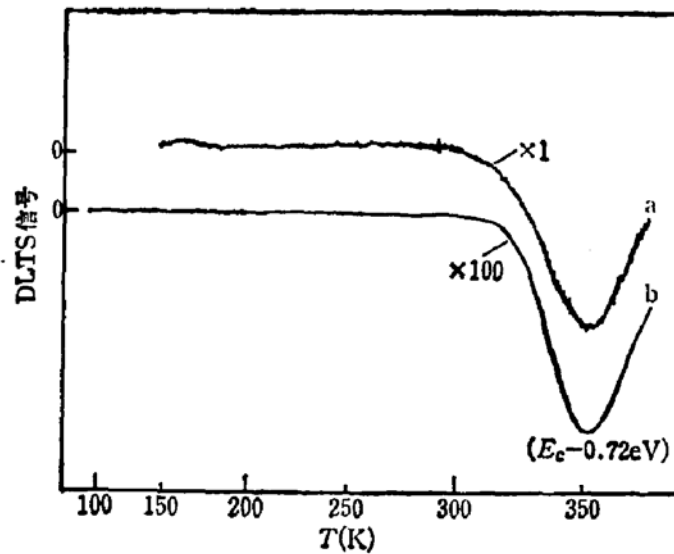


图2 LPE-GaAs 外延层内(b)和外延层表面(a)的 ($E_c - 0.72\text{eV}$) 电子陷阱

(a) 样品: D831035, $N_T \approx 10^{13}\text{cm}^{-3}$

(b) 样品: D81517, 表面化学剥离 $25\mu\text{m}$, $N_T \approx 10^{14}\text{cm}^{-3}$

电子陷阱的测量需要以少子注入方式进行,同时由于与其峰值温度相近的B能级的影响,使得该电子陷阱的测量变得很困难,仅能大略地判断其有无。对于起始生长温度低于 800°C 的不掺杂样品,一般都未能观察到该电子陷阱的信号。仅有两个特殊样品(D81517和D82714)^[9],它们的生长温度虽然低于 800°C ,且未掺 Ga_2O_3 ,而 0.72eV 电子陷阱的浓度却高达 10^{14}cm^{-3} (图2b)。这两个样品的共同点是补偿度十分高,外延层处于 $n \rightarrow p$ 转换边缘。对同炉生长的高阻衬底样品的测量表明,外延层在室温下为半绝缘材料,而在高温下呈P型导电。

在改变外延生长降温速率的实验中,发现对不同的样品当生长温度和掺杂情况相近时,慢降温样品的电子陷阱浓度要高于快降温样品的电子陷阱浓度。

各样品的生长条件及测量结果列于表1和表2。

表1 不掺杂样品的生长条件及测量结果

样品编号	样品结构	生长温度 ($^\circ\text{C}$)	载流子浓度 n 或 p (cm^{-3})	0.72eV 电子 陷阱浓度 N_T (cm^{-3})	附 注
D82601	$\text{N}^+-\text{N}-\text{Au}$	665—545	2.5×10^{13}	无($<10^{11}$)	
D82604		662—540	1.4×10^{13}	无($<10^{11}$)	
D82714		760—729	2.3×10^{13}	2.4×10^{14}	陪片为P型
D81517		778—749	5.2×10^{13}	4.2×10^{14}	陪片为P型
84418	$\text{P}^+-\text{P}-\text{N}^+$	830—771	5.6×10^{14}	$\sim 10^{11}$	外延层为P型
84419		825—764	5.8×10^{14}	$\sim 10^{11}$	外延层为P型

此外,我们还作了光照电容实验,即在低温下 ($<130\text{K}$),用适当能量的强光照样品,观察样品结电容随时间的变化情况。样品D82714的光照电容实验曲线示于图3a,为

表 2 掺 Ga_2O_3 样品的生长条件及测量结果

样品编号	生长温度 ($^{\circ}\text{C}$)	降温速率 ($^{\circ}\text{C}/\text{小时}$)	载流子浓度 $n(\text{cm}^{-3})$	0.72eV 电子陷阱 浓度 $N_T(\text{cm}^{-3})$
D83931	812—780	32	8.5×10^{13}	9.0×10^{12}
D83932	782—752	30	7.2×10^{13}	6.0×10^{12}
D83933	820—755	33	9.9×10^{13}	1.3×10^{13}
D831034	885—830	55	4.7×10^{13}	1.3×10^{13}
D831035	855—794	61	2.6×10^{13}	8.0×10^{12}
84206	830—755	75	4.7×10^{13}	1.9×10^{12}
84207	800—729	71	1.0×10^{13}	1.5×10^{12}
84208	770—708	62	3.1×10^{13}	1.5×10^{12}
84309	740—683	57	3.1×10^{13}	1.0×10^{12}
84311	824—766	58	1.6×10^{13}	3.5×10^{12}
84312	820—629	191	3.0×10^{13}	2.5×10^{11}
84727	810—734	38	9.5×10^{13}	1.0×10^{13}
84730	810—723	122	2.4×10^{13}	无($<10^{11}$)
D821121	730—661	69	1.7×10^{16}	无($<10^{12}$)
D821122	700—634	55	2.5×10^{16}	无($<10^{12}$)
D821223	650—500	150	6.1×10^{16}	无($<10^{12}$)

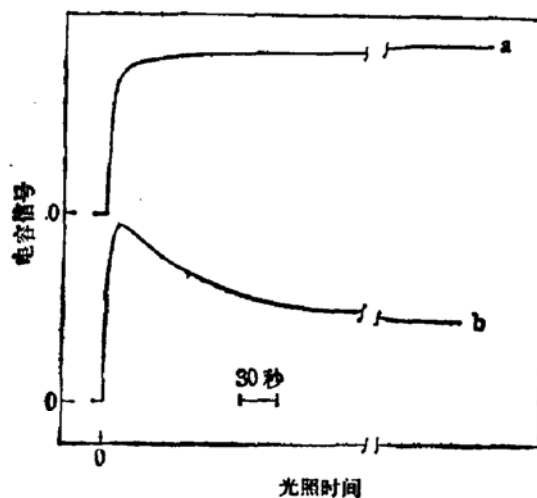


图 3 光照电容变化瞬态

a. D82714, LPE-GaAs, 110K

b. 082-D, 体 GaAs, 100K

了比较,同时给出了体 GaAs 样品(它的 EL2 浓度约 10^{15}cm^{-3})的实验曲线(图 3b)。可见 0.72eV 电子陷阱不具有 EL2 能级所特有的光照电容淬灭效应,这一结果与 G. M. Martin 等人用离子注入 LPE-GaAs 所得的结果类似^[10]。

四、讨 论

最初,我们是在 p^+-n 结构的样品中发现 0.72eV 电子陷阱的(见图 1)。众所周知,界面处受衬底影响很大,缺陷、杂质沾污远较外延层表面严重,这样把该电子陷阱与缺陷和

杂质连系起来,推测为缺陷与杂质的络合物就是很自然的了。特别是在两个生长条件相同但衬底位错密度不同的样品中发现,衬底位错密度高的,界面处电子陷阱密度也大,更加证明原来的推测是有道理的。此结果与邹元熾等人提出的位错与 EL2 浓度之间的关系近似^[11]。

通过上述外延层表面陷阱的实验结果,也可以说明该电子陷阱与晶格点缺陷密切相关。为了更加直观地看清生长温度的作用,把表 2 中两组不同降温速率样品的测量结果描于单对数坐标上(图 4),得到两条平行直线。上面一条线对应的降温速率为 30—33℃/小时;下面一条线对应于 55—62℃/小时。

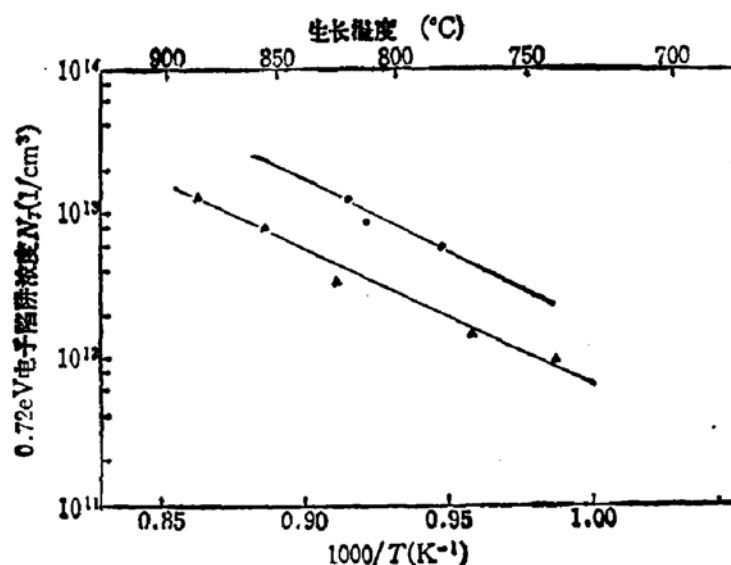


图 4 掺 Ga_2O_3 样品的 N_T-10^3/T 关系

⊗ 降温速率为 30—33℃/小时

▲ 降温速率为 55—62℃/小时

从图 4 中的两条直线,可以求出降温速率相近的样品的电子陷阱浓度 N_T 与生长温度 T 的关系式分别为:

$$N_T = 2.2 \times 10^{21} \exp(-1.8\text{eV}/kT) \quad (1)$$

和

$$N_T = 7.4 \times 10^{20} \exp(-1.8\text{eV}/kT) \quad (2)$$

式中 k 为玻尔兹曼常数。(1)式对应于上线,(2)式对应于下面的直线。

图 4 表明,外延生长温度对 0.72eV 电子陷阱浓度有显著的作用。该电子陷阱浓度随生长温度升高而增大的原因,一方面是高温易产生较多的晶格缺陷;另一方面温度高时还会在生长过程中引入较多的杂质沾污,这样就有利于杂质缺陷络合物的形成。从上两式看出激活能为 1.8eV,这个值远比一些简单缺陷相应的值要大得多(如 V_{Ga} 仅为 0.4eV, V_{As} 为 0.7eV)^[12]。这也说明该电子陷阱不是一个简单缺陷,而是一个络合物。

在掺 Ga_2O_3 的样品中能普遍测到 0.72eV 电子陷阱的实验结果表明该电子陷阱与氧有一定关系。表 2 中有几个样品未能观察到该电子陷阱的信号的原因有两方面:(1)样品的载流子浓度偏高,使得系统的检测限随之增高,降低了灵敏度;(2)生长条件的变化(生长温度和降温速率)使得该陷阱浓度降低。

从图 4 还可以看出,该电子陷阱的浓度还与外延生长时的降温速率有关,在(1),(2)两式中表现为指数项前的系数因子对不同的降温速率有不同的值。当降温速率慢时系数值较大,反之则较小。这个结果仅从陷阱浓度与缺陷的关系的角度来看是不可理解的,因为降温速率快的,生成的晶格缺陷应当多些,该陷阱的浓度似乎也应当大些。但是我们认为,晶格缺陷虽然是组成络合物的必不可少的部分,但并不是唯一的成分,材料中与陷阱有关的杂质的多少同样也决定着络合物浓度的大小。上述降温速率的实验结果似乎暗示这个陷阱与一种分凝系数大于 1 的杂质有关。另外,两个高补偿样品(D81517 和 D82714)中存在高浓度电子陷阱的事实又暗示络合物还与一种受主杂质有关。已知 LPE-GaAs 中主要的残留浅杂质为 O、Si、C 等^[1,13]。但是,要同时具备上述两个特征(分凝系数大于 1 和可能显现为受主)的杂质,就只有“C”。因此,我们认为“C”是与该电子陷阱有关的又一杂质。最近,两个不同降温速率样品的光致发光测量结果表明,降温慢的样品(D84727)中的碳含量远远高于降温速率快的样品(D84730)中的含量,这与它们的电子陷阱浓度对应得很好。

可以从(1),(2)两式得到一个该电子陷阱浓度 N_T 与生长温度 T 的关系的统一表达式:

$$N_T = A \exp(-1.8\text{eV}/kT) \quad (3)$$

我们推想,式中的系数因子 A 表征了络合物形成过程中络合的有效程度,它应当受有关杂质的浓度(如 O, C) 影响。而式中 1.8eV 则表示有关杂质、缺陷互相络合时所需能量的大小。

五、结 论

通过对上述实验结果的讨论和分析,我们可以得出如下几点结论:

在生长温度高于 740℃ 且掺 Ga_2O_3 的 LPE-GaAs 中,能观测到一个位于导带下 0.72 eV 的电子陷阱。其浓度可表述为 $N_T = A \exp(-1.8\text{eV}/kT)$ 。

该电子陷阱的浓度与以下诸因素有关:(1)随着外延生长的起始温度的升高而增加;(2)当改变外延生长过程的降温速率时,慢降温样品中的电子陷阱浓度大于快降温样品中的浓度;(3)还与外延层材料的补偿度有一定关系,补偿度高的样品中该电子陷阱的浓度也高;(4)还与材料中的缺陷情况有关。

综合上述情况,可以认为, LPE-GaAs 中的 ($E_c - 0.72\text{eV}$) 电子陷阱是由材料中的某种点缺陷与 O、C 等杂质形成的络合物;此外,该电子陷阱不具有光照电容淬灭效应,因而是一个与体 GaAs 中主要电子陷阱 EL2 中心无关的陷阱。

本工作中李瑞云同志进行了霍尔测量,陈廷杰同志进行了光致发光测量,在样品制备过程中得到朱素珍同志的帮助,王占国同志也提出了有益的意见,在此一并致谢。

参 考 文 献

- [1] D. V. Lang and R. A. Logan, *J. Electron. Mater.*, 4, 1053 (1975).
- [2] A. Mircea and A. Mitonneau, *Appl. Phys.*, 8, 15 (1975).

- [3] T. Okumura, M. Takikawa and T. Ikoma, *Appl. Phys.*, **11**, 187 (1976).
- [4] Y. Nanishi, K. Takahei and K. Kuroiwa, *J. Crystal Growth*, **45**, 272 (1978).
- [5] T. Okumura and T. Ikoma, *J. Crystal Growth*, **45**, 459 (1978).
- [6] S. Subramanian, B. M. Arora and S. Guha, *Solid State Electron.*, **24**, 287 (1981).
- [7] 生驹俊明, 栗原由纪子, 生产研究(日), **31**, 555 (1979).
- [8] Lin Langing, Fang Zhaoqiang, Zhou Bojun, Zhu Suzhen, Xiang Xianbi and Wu Rangyuan, *J. Crystal Growth*, **56**, 533 (1982).
- [9] 向贤碧, 杨锡权, 方兆强, 朱素珍, 林兰英, 1983 年全国砷化镓及其有关化合物会议.
- [10] G. M. Martin, P. Terriac, S. Makram-Ebeid, G. Guillot and M. Gavand, *Appl. Phys. Lett.*, **42**, 61 (1983).
- [11] Zou Yuanxi, Zhou Jicheng, Mo Peigen, Lu Fengzhen, Li Liansheng, Shao Jiuan and Huang Lei, *Gallium Arsenide and Related Compounds*, **49** (1982).
- [12] S. Y. Chiang and G. L. Pearson, *J. Appl. Phys.*, **46**, 2986 (1975).
- [13] M. Otsubo, K. Segawa and H. Miki, *Jpn. J. Appl. Phys.*, **12**, 797 (1973).

Relation between 0.72 eV Electron Trap and Growth Conditions in LPE-GaAs

Yang Xiquan, Xiang Xianbi and Wu Rangyuan
(Institute of Semiconductors, Academia Sinica)

Abstract

The origin of deep electron trap ($E_c-0.72$ eV) in LPE-GaAs is investigated using DLTS method. Through varying growth conditions the authors found that the concentration of the electron trap is influenced by the growth temperature, cooling rate and doping condition of the layer. It is supposed that the electron trap is a complex formed by point defects, oxygen and carbon impurities in the layer.