

双层多晶硅电极间隙势垒的两维分析

王守武 何乃明 夏永伟

(中国科学院半导体研究所)

1984年11月12日收到

通过解二维泊松方程,对有覆盖的双层多晶硅电极 MOS 结构进行了数值模拟。模拟结果表明,电极覆盖明显降低了双层多晶硅电极间隙的势垒高度。对 P 型硅衬底,双层多晶硅电极间隙处的势垒高度,随着栅电压的增加先增加,达到一个最大值,然后又下降,在高栅压下趋于一个稳定值。势垒高度出现最大值的栅电压,就在相应的无电极间隙的 MOS 结构的阈电压附近。界面电荷的存在降低了势垒高度,当界面电荷密度大于 $1 \times 10^{11}/\text{cm}^2$ 时,势垒不出现。这种结构的阈电压随电极间隙长度的增加而急剧增加。对间隙长度 L_{GO} 为 $0.3\mu\text{m}$, 栅氧化层厚度 T_{ox} 为 $1000\text{\AA}$ 的结构,如果衬底掺杂浓度 N_A 为 $1 \times 10^{15}/\text{cm}^3$, 势垒高度最大值为 66meV , 在高栅压下仅为 30meV 。它的阈电压比无电极间隙 MOS 结构高 0.13V 。

一、引 言

随着 MOS 集成电路集成度的提高,双层多晶硅工艺已成为大规模 MOS 存储器 and CCD 器件研制过程的一个重要工艺,双层多晶硅的间隙一般为 $0.2-0.3\mu\text{m}$, 即薄氧化层厚度的 2 到 3 倍。在两个电极间隙处产生了一个势垒,其高度与间隙大小和外加电压大小有关。反型层中的载流子通过势垒区的传输过程对用反型层作存储电容的 MOS 电容器,或者 CCD 器件的性能都有重要的影响。有不少工作已对双层多晶硅结构中的衬底电势分布和载流子分布作了研究。但是,以往的工作或者是一维的^[1],或者研究的是 CCD 器件中电极上加上不同时钟电压时的传输过程^[2],或者没有考虑双层多晶硅的覆盖^[3,4]。前几年, G. W. Taylor 和 P. K. Chatterjee^[5] 用 CCD 结构的电荷传输过程研究了有覆盖的双层栅结构,确立了测量势垒高度的实验方法。然而,该文未能给出完整的二维分析。我们这里通过解二维泊松方程,研究了有覆盖的双层多晶硅电极下的电势分布,进而得到了势垒高度的一些特性,为理解器件特性提供了新的数据和信息。本文的数值分析表明,对有覆盖的双层多晶硅电极结构而言,在电极间隙处存在一个电子势垒,其高度与电极间隙大小,外加栅电压和界面电荷密度有关。随着栅电压的增加,在相应无间隙结构的阈电压值附近,势垒高度达到一个最大值,然后下降,趋向一个饱和值。双层多晶硅电极结构的阈电压随电极间隙增大,而急剧增大。

二、结构和方程

我们研究的双层多晶硅电极结构见图 1(a)。实际的结构可能与图示不完全相同,为简单起见,我们假定两个栅电极下的氧化层厚度相同,为 $1000 \text{ \AA}$ 。P 型硅衬底掺杂浓度为 $1 \times 10^{15} / \text{cm}^3$ 。下层多晶硅厚度为 $5000 \text{ \AA}$ 。下层多晶硅上的氧化层厚度为 $4000 \text{ \AA}$ 。考虑到上层多晶硅对硅衬底的影响一部分区域被下层多晶硅所屏蔽,图 1(a) 的结构可以用图 1(b) 的结构作近似分析。我们采用的是对称结构,即多晶硅间隙在结构的正中。假设多晶硅电极的间隙为 L_{GG} 。在这样的结构中,两个栅电极和衬底电极间无电流流过,

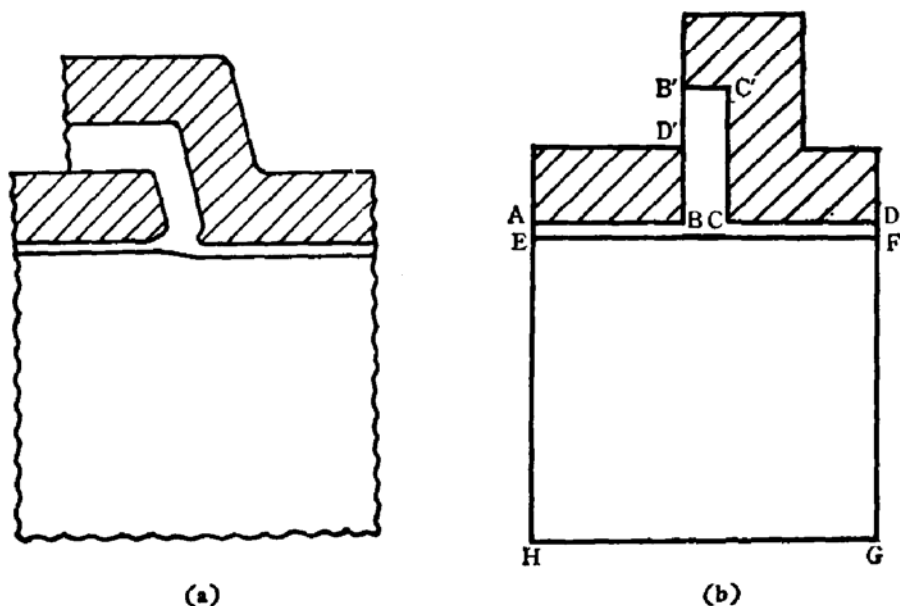


图 1 双层多晶硅电极结构

(a) 实际结构, (b) 近似理想的结构

因此处于热平衡状态。若 ϕ_F 为衬底费米电势,则衬底内电子和空穴浓度分别为:

$$\begin{aligned} n &= n_i e^{\frac{q}{kT}(\phi - \phi_F)} \\ p &= n_i e^{\frac{q}{kT}(\phi_F - \phi)} \end{aligned} \quad (2-1)$$

式中 n_i 为本征载流子浓度, k 为玻尔兹曼常数, T 为绝对温度, ϕ 为电势, q 为电子电荷。

在硅衬底中,即在图 1(b) 中的 EFGH 区域,电势满足泊松方程

$$\frac{\partial^2 \phi}{\partial x^2} - \frac{\partial^2 \phi}{\partial y^2} = -\frac{q}{\epsilon_0 \epsilon_{si}} (N_B + p - n) \quad (2-2)$$

式中 $N_B = N_D - N_A$ 为离化杂质浓度, N_D 和 N_A 分别为离化施主和受主杂质浓度, ϵ_0 为真空介电常数, ϵ_{si} 为硅的相对介电常数, x 和 y 分别为垂直界面和平行界面的坐标(见图 1(b))。

在氧化层中,即在 ADFE 和 B'C'D' 区域,电势满足拉普拉斯方程:

$$\frac{\partial^2 \phi}{\partial x^2} + \frac{\partial^2 \phi}{\partial y^2} = 0 \quad (2-3)$$

假设衬底足够厚(在我们的分析中,假定为 $2 \mu\text{m}$ 厚),则衬底体内满足电中性条件。我

们取衬底体内的电势为电势的参考零点,即在边界 GH 上:

$$\phi = 0 \quad (2-4)$$

如果两个多晶硅电极上加的电压都为 V_G ,则在边界 AB 、 CD 、 BD' 、 CC' 和 $B'C'$ 上,

$$\phi = V_G + V_{GC} \quad (2-5)$$

式中 $V_{GC} = -0.55V$, 是多晶硅电极与硅衬底的功函数差. 在边界 EH 、 FG 、 AE 、 DF 和 $B'D'$ 上,电场为零,即

$$\frac{\partial \phi}{\partial y} = 0 \quad (2-6)$$

在硅-二氧化硅界面上,按照高斯定律

$$\epsilon_0 \epsilon_{Si} \frac{\partial \phi}{\partial x} \Big|_{Si} - \epsilon_0 \epsilon_{ox} \frac{\partial \phi}{\partial x} \Big|_{SiO_2} = q D_{it} \quad (2-7)$$

式中 ϵ_{ox} 为二氧化硅的介电常数, D_{it} 为有效界面态电荷密度.

方程(2-1)至(2-7)确定了双层多晶硅结构的电学状态. 数值分析就归结为解这个方程组.

三、数值方法

这一节简单叙述采用的数值方法. 根据有限差分法,采用五点格式把方程离散化. 为计算方便起见,整个网格划分成三个区域(图2),区域 III 为硅本体, I 和 II 为二氧化硅区域,图中标明了网格点的起点和终点编号. x 方向网点间距用矩阵 g 表示, y 方向网点间距用矩阵 h 表示. 网格是不均匀划分的(图3). 在垂直硅-二氧化硅界面方向,即 x 方向,网格划分最密(间距为 $10 \text{ \AA}$)的是在界面附近,在硅衬底体内网格最稀,最大间距为 $5000 \text{ \AA}$. 在二氧化硅中网格最大间距为 $1000 \text{ \AA}$. 在平行硅-二氧化硅界面方向,即 y 方向,两个多晶硅电极间隙处划分最密,为 $50 \text{ \AA}$. 当电极间隙为 $0.1 \mu\text{m}$ 时, y 方向最密处网格间

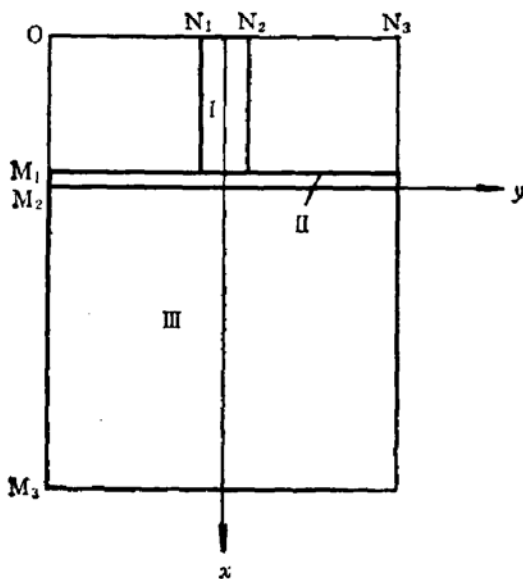


图2 网格分区

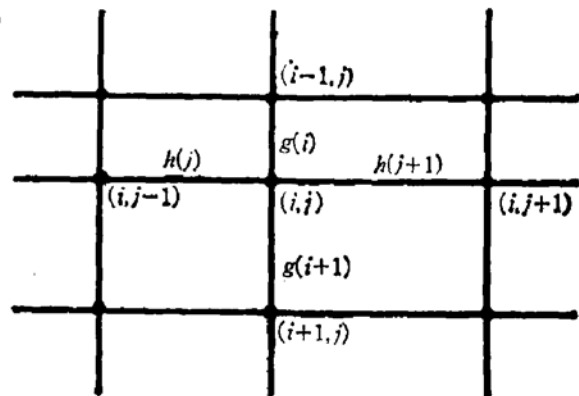


图3 不均匀网格

距为 $25 \text{ \AA}$ 。总的网点数为 624。电极间隙增大时, 网格点数增加, 电极间隙为 $0.5 \mu\text{m}$ 时, 总的网格点数为 912。为方便起见, 我们记 x 方向网格点为 $0, 1, 2, \dots, M_1, \dots, M_2, \dots, M_3$, y 方向的网格点为 $0, 1, 2, \dots, N_1, \dots, N_2, \dots, N_3$ 。

经过离散化, 泊松方程成为:

$$\begin{aligned} & \frac{2}{g(i)[g(i) + g(i+1)]} \phi(i-1, j) + \frac{2}{g(i+1)[g(i) + g(i+1)]} \phi(i+1, j) \\ & - 2 \left(\frac{1}{g(i)g(i+1)} + \frac{1}{h(j)h(j+1)} \right) \phi(i, j) \\ & + \frac{2}{h(j)[h(j) + h(j+1)]} \phi(i, j-1) \\ & + \frac{2}{h(j+1)[h(j) + h(j+1)]} \phi(i, j+1) \\ & + \frac{q}{\epsilon_0 \epsilon_{si}} [p(i, j) - n(i, j) + N_B(i, j)] = 0 \end{aligned} \quad (3-1)$$

对 $i = M_2 + 1, \dots, M_3 - 1$ (在区域 III 中)
对 $j = 1, 2, \dots, N_3 - 1$

这是二维非线性方程组。使用 Newton-Raphson 方法线性化, 方程成为:

$$\begin{aligned} & \frac{2}{g(i)[g(i) + g(i+1)]} \Delta\phi(i-1, j) + \frac{2}{g(i+1)[g(i) + g(i+1)]} \Delta\phi(i+1, j) \\ & - \left\{ 2 \left[\frac{1}{g(i)g(i+1)} + \frac{1}{h(j)h(j+1)} \right] \right. \\ & + \frac{q}{\epsilon_0 \epsilon_{si}} \frac{q}{kT} [p(i, j) + n(i, j)] \left. \right\} \Delta\phi(i, j) \\ & + \frac{2}{h(j)[h(j) + h(j+1)]} \Delta\phi(i, j-1) \\ & + \frac{2}{h(j+1)[h(j) + h(j+1)]} \Delta\phi(i, j+1) \\ & + \left\{ \frac{2}{g(i)[g(i) + g(i+1)]} \phi(i-1, j) \right. \\ & + \frac{2}{g(i+1)[g(i) + g(i+1)]} \phi(i+1, j) \\ & - 2 \left[\frac{1}{g(i)g(i+1)} + \frac{1}{h(j)h(j+1)} \right] \phi(i, j) \\ & + \frac{2}{h(j)[h(j) + h(j+1)]} \phi(i, j-1) \\ & + \frac{2}{h(j+1)[h(j) + h(j+1)]} \phi(i, j+1) \\ & \left. + \frac{q}{\epsilon_0 \epsilon_{si}} [p(i, j) - n(i, j) + N_B(i, j)] \right\} = 0 \end{aligned} \quad (3-2)$$

对 $i = M_2 + 1, \dots, M_3 - 1$,
对 $j = 1, 2, \dots, N_3 - 1$

对于区域 I 和 II, 离散化和线性化的形式完全相同, 只是将方程中的 $N_B(i, j)$ 、 $n(i, j)$ 和 $p(i, j)$ 各项取为零, 而相应的 i, j 范围改为 $i = 1, 2, \dots, M_1$ 和 $j = N_1 + 1, \dots, N_2 - 1$ 与 $i = M_1 + 1, \dots, M_2 - 1$ 和 $j = 1, 2, \dots, N_3 - 1$ 即可。

对于 II 区和 III 区的界面, 即硅-二氧化硅界面, 方程 (2-7) 经离散化和线性化后成为:

$$\begin{aligned} & \frac{\epsilon_0 \epsilon_{ox}}{g(M_2)} \Delta\phi(M_2 - 1, j) + \frac{\epsilon_0 \epsilon_{si}}{g(M_2 + 1)} \Delta\phi(M_2 + 1, j) \\ & - \left[\frac{\epsilon_0 \epsilon_{ox}}{g(M_2)} - \frac{\epsilon_0 \epsilon_{si}}{g(M_2 + 1)} \right] \Delta\phi(M_2, j) \\ & + \left\{ -\frac{\epsilon_0 \epsilon_{ox}}{g(M_2)} \phi(M_2 - 1, j) + \frac{\epsilon_0 \epsilon_{si}}{g(M_2 + 1)} \phi(M_2 + 1, j) \right. \\ & \left. - \left[\frac{\epsilon_0 \epsilon_{ox}}{g(M_2)} + \frac{\epsilon_0 \epsilon_{si}}{g(M_2 + 1)} \right] \phi(M_2, j) - qD_{L_1}(M_2, j) \right\} = 0 \quad (3-3) \end{aligned}$$

对 $j = 0, 1, 2, \dots, N_3$

在边界 EH 上, 用开拓方法形成方程, 就是假定在边界外有一网点 A, 与边界内相对的网点对称 (图 4 为 $j = 0$ 的边界), 认为网格间距为 $h(1)$ 。边界方程经离散化和线性化后成为:

$$\begin{aligned} & \frac{2}{g(i)[g(i) + g(i+1)]} \Delta\phi(i-1, 0) + \frac{2}{g(i+1)[g(i) + g(i+1)]} \Delta\phi(i+1, 0) \\ & - \left\{ 2 \left[\frac{1}{g(i)g(i+1)} + \frac{1}{h^2(1)} \right] + \frac{q}{\epsilon_0 \epsilon_{si}} \frac{q}{kT} [p(i, 0) + n(i, 0)] \right\} \Delta\phi(i, 0) \\ & + \frac{2}{h^2(1)} \Delta\phi(i, 1) \\ & + \left\{ \frac{2}{g(i)[g(i) + g(i+1)]} \phi(i-1, 0) \right. \\ & + \frac{2}{g(i+1)[g(i) + g(i+1)]} \phi(i+1, 0) \\ & - 2 \left[\frac{1}{g(i)g(i+1)} + \frac{1}{h^2(1)} \right] \phi(i, 0) \\ & + \frac{2}{h^2(1)} \phi(i, 1) \\ & \left. + \frac{q}{\epsilon_0 \epsilon_{si}} [p(i, 0) - n(i, 0) + N_B(i, 0)] \right\} \\ & = 0 \end{aligned} \quad (3-4)$$

对 $i = M_2 + 1, \dots, M_3 - 1$

对 GF、AE、DF 和 B'D' 边界, 可用完全类似的方法建立差分方程。

由上列差分方程及相应的边界条件, 构成了一组线性方程组, 可以确定这种结构内各点电势和载流子密度。这个方程组是对 $\Delta\phi$ 的五对角线线性方程组。用 $\Delta\phi(i, j)$ 项的系数除各项, 以矩阵 C 表示相应的系数, 以矩阵 d 表示相应的常数项, 方程可简写成下列形式:

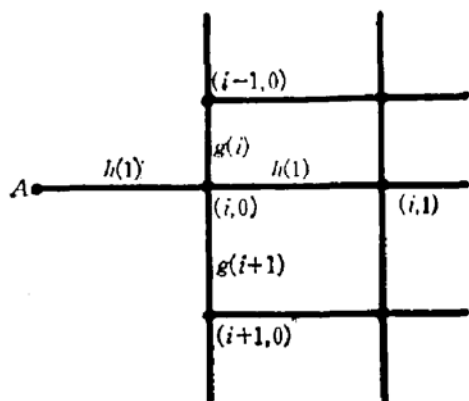


图 4 用开拓法形成边界差分方程

$$\begin{aligned}
 & C(i, j, 1)\Delta\phi(i-1, j) + C(i, j, 2)\Delta\phi(i+1, j) + \Delta\phi(i, j) \\
 & + C(i, j, 3)\Delta\phi(i, j-1) + C(i, j, 4)\Delta\phi(i, j+1) + d(i, j) \\
 & = 0
 \end{aligned} \tag{3-5}$$

为了节约内存,我们采用超松弛迭代法。相应的迭代公式为:

$$\begin{aligned}
 \Delta\phi^{(m+1)}(i, j) = & \Delta\phi^{(m)}(i, j) - \omega [C(i, j, 1)\Delta\phi^{(m+1)}(i-1, j) \\
 & + C(i, j, 2)\Delta\phi^{(m)}(i+1, j) + \Delta\phi^{(m)}(i, j) \\
 & + C(i, j, 3)\Delta\phi^{(m+1)}(i, j-1) + C(i, j, 4)\Delta\phi^{(m)}(i, j+1) \\
 & + d^{(m)}(i, j)]
 \end{aligned} \tag{3-6}$$

其中 ω 为松弛因子,由下列公式计算:

$$\omega = 2 - \sqrt{2} \pi \sqrt{\frac{1}{M^2} + \frac{1}{N^2}}, \tag{3-7}$$

式中 M 和 N 分别为 x 、 y 方向 II 和 III 区网点数。通过上机试验, ω 为 1.7 左右。

为提高计算速度,在求 $\Delta\phi$ 迭代的前六次迭代中,收敛标准放松。第一次迭代的收敛标准为最终要求的 50 倍,然后每次迭代提高一倍。直到所需精度,并保持该值直到计算结束。求电势增量 $\Delta\phi$ 的迭代收敛标准,是两次迭代间电势增量 $\Delta\phi$ 的绝对差值小于 $1 \times 10^{-6}V$ 。

用求得电势增量 $\Delta\phi(i, j)$ 计算电势值,采用下列亚松弛公式:

$$\phi^{(n+1)}(i, j) = \phi^{(n)}(i, j) + \omega_M \Delta\phi^{(n)}(i, j) \tag{3-8}$$

其中 ω_M 为亚松弛因子,由下列公式

$$\omega_M = \frac{B}{V_G + A} + C \tag{3-9}$$

算出。 ω_M 与网格划分具体方式和结构尺寸关系不大。 V_G 是栅压。经过几次试验,可求出 A 、 B 、 C 的最佳值。在我们的计算中, ω_M 值在 0.04—0.5 范围内。然后,由方程(2-1)求出 $p^{(n+1)}(i, j)$ 和 $n^{(n+1)}(i, j)$ 的值,作为下一次迭代求 $\Delta\phi^{(n+1)}$ 的“初始值”。

迭代的原始初值 $\phi^{(0)}(i, j)$ 如何选取对收敛速度影响极大。栅压接近零伏时,我们把 $\frac{1}{2}$ 到 $\frac{2}{3}$ 的电势(功函数差与外加电压迭加)分配在二氧化硅内,然后在二氧化硅和硅内分区线性插值。高栅压工作点必须从低栅压算起才能收敛。对于比较低的栅压,用在更低栅压时算出的电势分布,按栅压递增的比例确定电势初值。对于比较高的栅压,可以用前一个工作点计算出的单位栅压引起的平均电势增量乘以现在栅压增量来确定电势分布的初值。

迭代计算步骤如下:

(1) 先给定 ϕ 的初值,并用方程(2-1)算出 n 和 p 的值。

(2) 用超松弛法计算 $\Delta\phi$, 直到满足精度要求。

(3) 检查 ϕ 是否满足精度要求。如不满足,用(3-8)式计算 ϕ 值,再算 n 、 p , 返回(2)。如满足执行(4)。

(4) 用(3-8)式计算 ϕ , 再算 n 、 p , 检查 n 和 p 是否满足精度要求。如不满足返回(2); 如满足此工作点计算结束, 输出结果。

我们对电势采用两次迭代的绝对差别小于 $1 \times 10^{-5} \text{V}$ 的收敛标准, 对载流子密度要求两次迭代相对误差小于 1×10^{-4} 的收敛标准。

我们用 ASCII FORTRAN 语言编制了 MOSCAZ 程序^[6]计算。

四、模拟结果和讨论

我们针对图 1(b) 的结构进行模拟分析。考虑到下层多晶硅电极侧向氧化速率与单晶硅上氧化速率的不同, 根据工艺通常能够达到的水平, 我们主要针对间隙为 $0.3 \mu\text{m}$ 的结构进行模拟。假定衬底为 P 型。

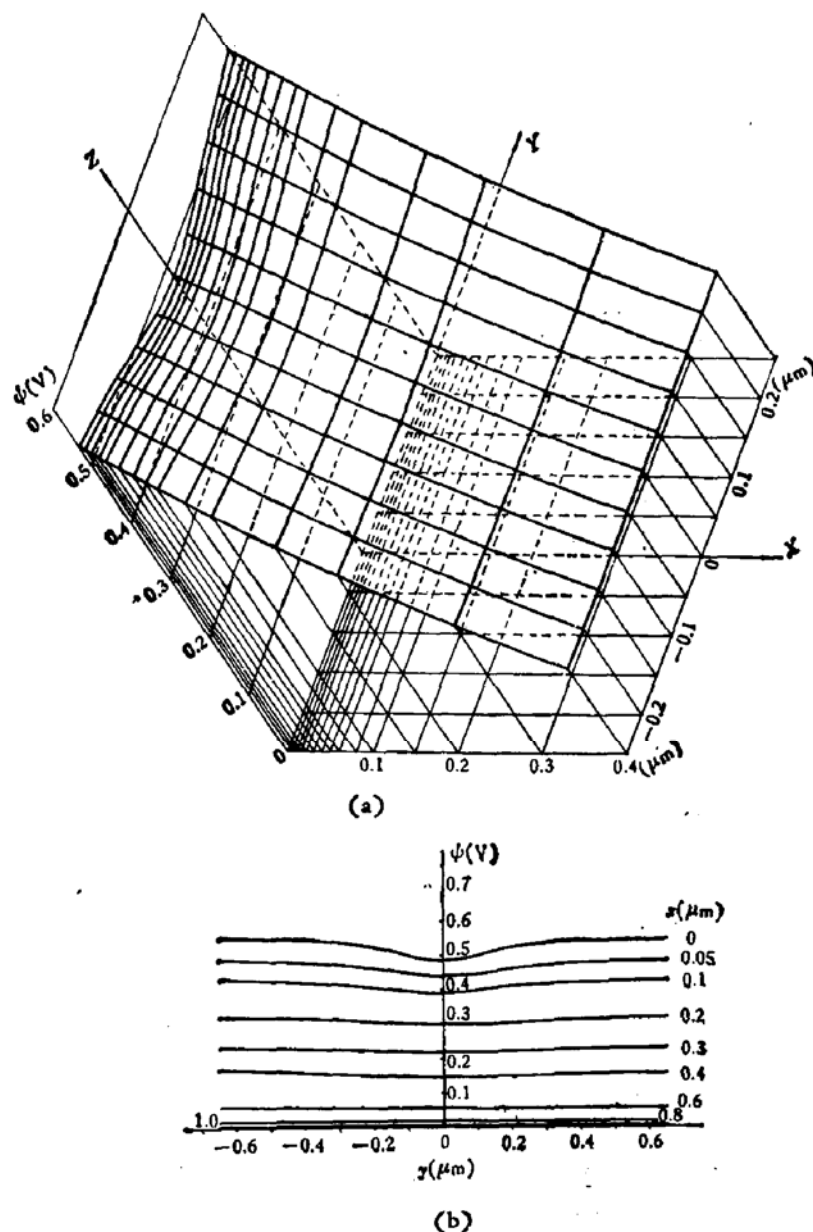


图 5 有覆盖的双层多晶硅栅电极结构的两维电势分布

其中, $N_A = 1 \times 10^{17} / \text{cm}^3$, $T_{ox} = 1000 \text{ \AA}$, $L_{GG} = 0.3 \mu\text{m}$, $D_{it} = 0$, $V_G = 0.4 \text{V}$

图 5 给出这种结构的两维电势分布, 其中电极间隙长度 $L_{GG} = 0.3 \mu\text{m}$, 两个栅电极

上的电压 $V_G = 0.4V$ 。图 5(a) 粗略地反映了网格稀疏, 但并没有画出全部网格。图 5(b) 是电势 ϕ 的平面表示图。图 5(a) 中, x 方向是电势 ϕ 。在表面中心存在一个电势低凹的区域, 即有一个电子势垒。这个势垒的高度, 在硅-二氧化硅界面附近最大, 随着进入衬底内部, 势垒高度迅速降低。在衬底内 $1\mu m$ 深以后, 已看不到电子势垒。图 6 给出的是同样参量下, 在两个栅压上加了不同电压时的界面电势, 即表面电势 ϕ_s 的分布。图中包括两组曲线。下面一组曲线是 $V_{G1} = V_{G2} = 0.4V$ 和 $V_{G1} = 0.4V$ 、 $V_{G2} = 0.3V$ 时的结果, 上面一曲线是 $V_{G1} = V_{G2} = 6V$ 和 $V_{G1} = 6V$ 、 $V_{G2} = 4V$ 的结果。可以看出, 栅电压愈高, 栅电压变化引起的表面势差别愈小。当然 ϕ_s 的绝对值要高。

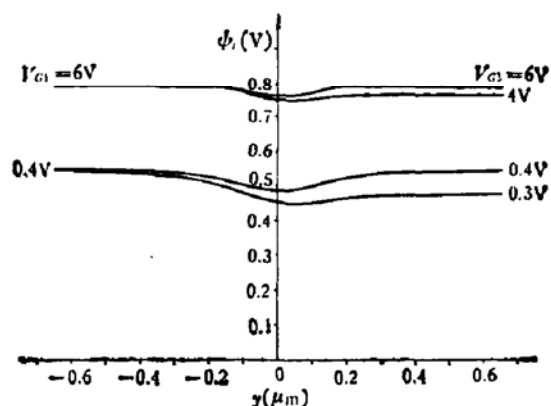


图 6 栅电极加上不同栅压时的表面电势分布

其中, $N_A = 1 \times 10^{15}/cm^3$, $T_{ox} = 1000 \text{ \AA}$, $L_{GG} = 0.3\mu m$, $D_{it} = 0$

图 7 给出了在电极间隙正中位置上和远离中心位置上的表面势 ϕ_s 与栅压 V_G 的关系。曲线 C 是在电极间隙中心位置上的表面势分布, 曲线 0 是在远离电极间隙中心位置上的表面势分布。从图 5(b)、图 6 和图 7, 我们可由远离中心的表面势与间隙中心的表面势的最大差别来定义势垒高度

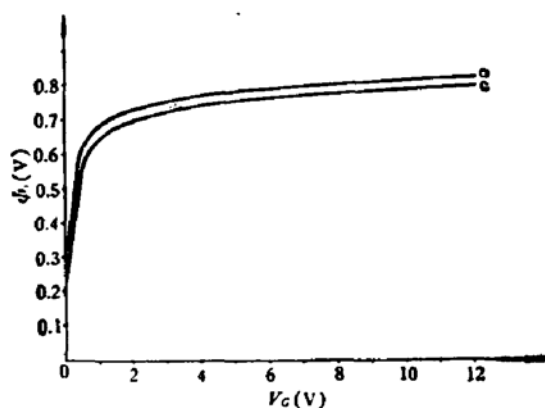


图 7 表面势 ϕ_s 与栅压 V_G 的关系

C——电极间隙中心位置的表面势 ϕ_{sc} 分布

0——远离电极间隙中心位置的表面势 ϕ_{so} 分布

其中, $N_A = 1 \times 10^{15}/cm^3$, $T_{ox} = 1000 \text{ \AA}$,

$L_{GG} = 0.3\mu m$, $D_{it} = 0$

$$\Delta\phi_B = -q(\phi_{sc} - \phi_{so})$$

单位为 eV。另外, 我们假设以电势绝对值 $\phi = \phi_{so} + 0.001V$ 处定义为势垒边界, 由此

确定势垒宽度 L_p 。

势垒高度 $\Delta\phi$ 与电极间隙 L_{GG} 、氧化层厚度 T_{ox} 和界面电荷密度 D_{it} 的关系见图 8。从图 8(a) 可以看出, 势垒高度 $\Delta\phi_B$ 随栅压 V_G 先增加, 在 $V_G = 0.44V$ 附近达到最大

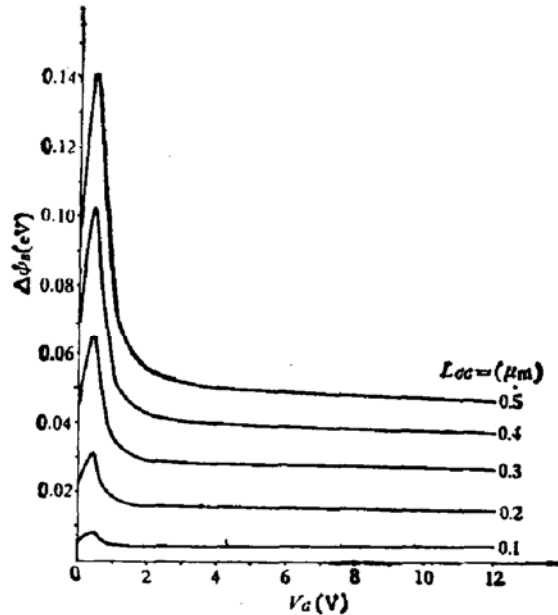


图 8(a) 势垒高度 $\Delta\phi_B$ 与电极间隙长度 L_{GG} 的关系
其中, $N_A = 1 \times 10^{15}/cm^3$, $T_{ox} = 1000 \text{ \AA}$, $D_{it} = 0$

值, 然后势垒高度 $\Delta\phi_B$ 随栅压 V_G 增加而下降, 趋于一个饱和值 $\Delta\phi_s$ 。最大值的位置与电极间隙宽度无关。饱和值 $\Delta\phi_s$ 随 L_{GG} 增大而增大。当 $L_{GG} = 0.3 \mu m$ 时, $\Delta\phi_s$ 小于 30 meV。另一方面, 电极间隙长度 L_{GG} 愈大, 势垒高度 $\Delta\phi_B$ 也愈大, 高栅压下饱和值 $\Delta\phi_s$ 也愈大。衬底掺杂浓度 $N_A = 1 \times 10^{15}/cm^3$ 、 $T_{ox} = 1000 \text{ \AA}$ 的单栅 MOS 电容结构, 其阈电压为 0.44V, 此值正好也就是远离中心位置上, 强反型开始时之阈电压值。也就是, 外加栅压达到远离中心位置的阈电压值时, 这时势垒达到最大值。图 8(b) 为不同栅氧化层厚度时, 势垒高度 $\Delta\phi_B$ 与栅压 V_G 的关系。曲线形状是一样的, 氧化层愈薄, 势垒高度愈

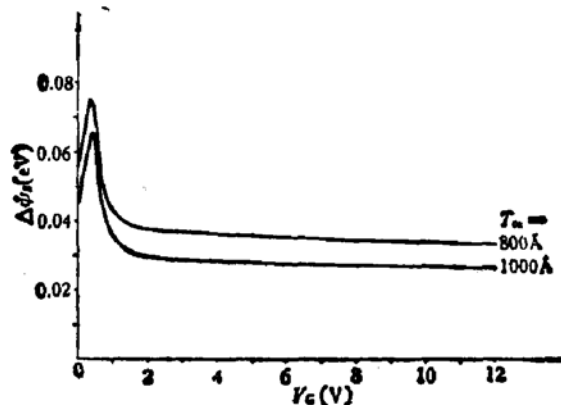


图 8(b) 势垒高度 $\Delta\phi_B$ 与栅氧化层厚度 T_{ox} 的关系
其中, $N_A = 1 \times 10^{15}/cm^3$, $L_{GG} = 0.3 \mu m$, $D_{it} = 0$

高。与 800 Å 相应的那条曲线, $\Delta\phi_B$ 峰值所在位置左移, 也恰好是该结构远离中心位置的阈电压值 0.35V。图 8(c) 给出不同界面电荷密度 D_{it} 时, 势垒高度 $\Delta\phi_B$ 与栅压 V_G 的

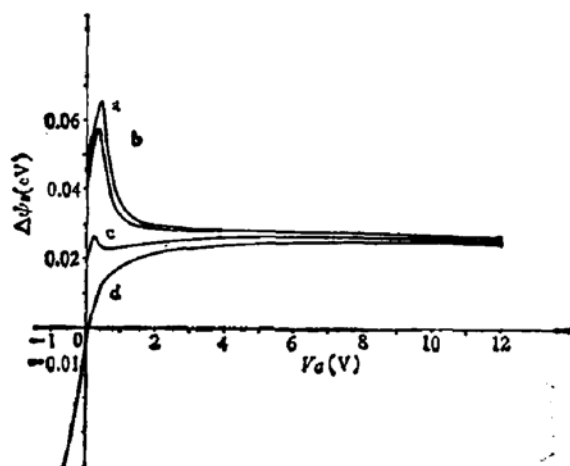


图 8(c) 势垒高度 $\Delta\psi_B$ 与界面电荷密度 D_{it} 的关系
 其中, $N_A = 1 \times 10^{15}/\text{cm}^3$, $L_{GG} = 0.3 \mu\text{m}$, $T_{ox} = 1000 \text{ \AA}$
 a: $D_{it} = 0$; b: $D_{it} = 1 \times 10^{10}/\text{cm}^2$; c: $D_{it} = 5 \times 10^{10}/\text{cm}^2$; d: $D_{it} = 1 \times 10^{11}/\text{cm}^2$

关系。界面电荷密度的存在使结构的阈值电压下降。从曲线 a、b 和 c 看出, 峰值位置是往栅压降低的方向移动的。另外, 界面电荷也改变了界面电势分布, 使势垒高度下降。当 $D_{it} = 5 \times 10^{10}/\text{cm}^2$ 时, 势垒高度峰值已经很小。界面电荷密度 $D_{it} = 1 \times 10^{11}/\text{cm}^2$ 时, 势垒高度 $\Delta\psi_B$ 随栅压 V_G 增加而增加, 趋于饱和值, 且没有出现峰值。还值得指出的是, 即使界面电荷密度 D_{it} 值不同, 高栅压下的饱和值是相差不大的, 在 25—27 meV 范围内, 这与 kT/q 值很接近。

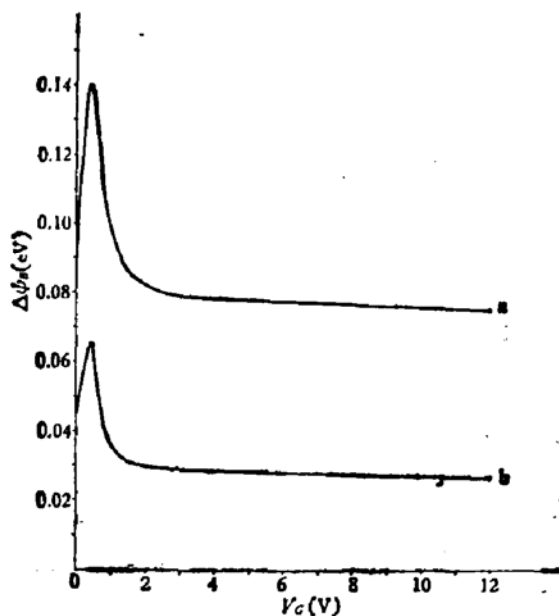


图 9 双层多晶硅电极覆盖与不覆盖两种情况的比较
 其中, $N_A = 1 \times 10^{15}/\text{cm}^3$, $T_{ox} = 1000 \text{ \AA}$, $L_{GG} = 0.3 \mu\text{m}$, $D_{it} = 0$

图 9 对双层栅电极覆盖与不覆盖的两种情况进行了比较。曲线 a 是双层栅电极不覆盖的情况, 其势垒高度比有覆盖的明显要高出 1—2 倍。从这里可以看到电极覆盖减小势垒高度, 从而有利于电荷传输的作用, 即使在电极间隙宽度为 $0.3 \mu\text{m}$ 时仍是明显的。

依照前述的势垒宽度的定义,我们也研究了势垒宽度与栅压的关系,由于 y 方向网格划分不够细,从而只作一个粗略的估计。在 V_G 小于阈值电压 V_T 时, $L_{GG} = 0.3$ 、 0.4 和 $0.5 \mu\text{m}$ 时,其势垒宽度 L_p 分别为 1.3 、 1.5 和 $1.6 \mu\text{m}$; $L_{GG} = 0.2 \mu\text{m}$ 时 $L_p = 0.8 \mu\text{m}$; $L_{GG} = 0.1 \mu\text{m}$ 时 $L_p = 0.5 \mu\text{m}$ 。当栅压 V_G 超过 1.5V 时, L_{GG} 为 0.1 — $0.5 \mu\text{m}$ 范围, $L_p = L_{GG} + 0.1 \mu\text{m}$ 。对 $L_{GG} = 0.1 \mu\text{m}$ 的结构, V_G 超过 3V 后, $L_p = L_{GG} + 0.05 \mu\text{m}$ 。

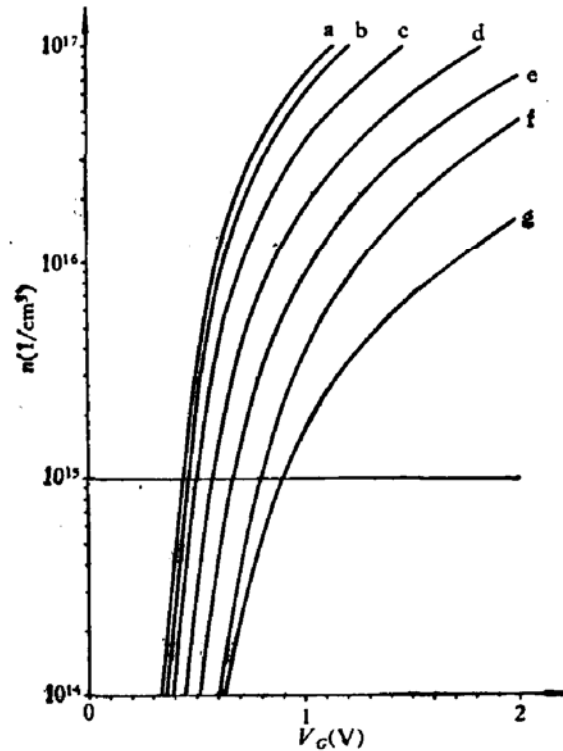


图 10 界面少数浓度与栅压的关系

其中, $N_A = 1 \times 10^{15}/\text{cm}^3$, $T_{ox} = 1000 \text{ \AA}$, $D_{it} = 0$

a: $L_{GG} = 0$; b: $L_{GG} = 0.1 \mu\text{m}$; c: $L_{GG} = 0.2 \mu\text{m}$;
d: $L_{GG} = 0.3 \mu\text{m}$; e: $L_{GG} = 0.4 \mu\text{m}$; f: $L_{GG} = 0.5 \mu\text{m}$

图 10 是对于不同电极间隙长度的结构,在间隙中心位置上界面少数浓度与栅压的关系。曲线 b、c、d、e 和 f 分别相应于 $L_{GG} = 0.1$ 、 0.2 、 0.3 、 0.4 和 $0.5 \mu\text{m}$ 的情况。曲线 a 是电极间隙长度为零的情况,即单一栅电极或远离中心位置的结果。曲线 g 是 $L_{GG} = 0.3 \mu\text{m}$, 但双层电极并不覆盖的情况。以 $n = 1 \times 10^{15}/\text{cm}^3$ 画一横线,与曲线 a—g 相交,相交的交点对应的横坐标即为相应的阈值电压值,这就是强反型开始的定义。对研究的结构,我们确定的阈值电压是以界面上间隙中心处即势垒最高位置的强反型开始为准的。图 11 给出了阈值电压 V_T 与电极间隙宽度 L_{GG} 的关系。曲线 a 是 $T_{ox} = 1000 \text{ \AA}$ 时的结果,曲线 b 是远离中心处的阈值电压 (0.44V)。可以看出电极间隙 L_{GG} 愈大,阈值电压 V_T 愈高,而且增加很快。点 A 相应于 $L_{GG} = 0.3 \mu\text{m}$, $T_{ox} = 1000 \text{ \AA}$ 时两个栅电极不覆盖的情况, V_T 为 0.91V 。点 B 是 $L_{GG} = 0.3 \mu\text{m}$, $T_{ox} = 800 \text{ \AA}$ 时电极覆盖的情况, $V_T = 0.51\text{V}$ 。曲线 c 是 $L_{GG} = 0.3 \mu\text{m}$, $T_{ox} = 800 \text{ \AA}$ 时,远离中心处的结果, $V_T = 0.355\text{V}$ 。从图可以得出,对 $T_{ox} = 1000 \text{ \AA}$ 的结构,采用有电极覆盖的结构,电极间隙长度不宜很大,否则阈值电压太高;在 $L_{GG} = 0.3 \mu\text{m}$ 时,采用较薄的氧化层对阈值电压的变化并不改善多少。

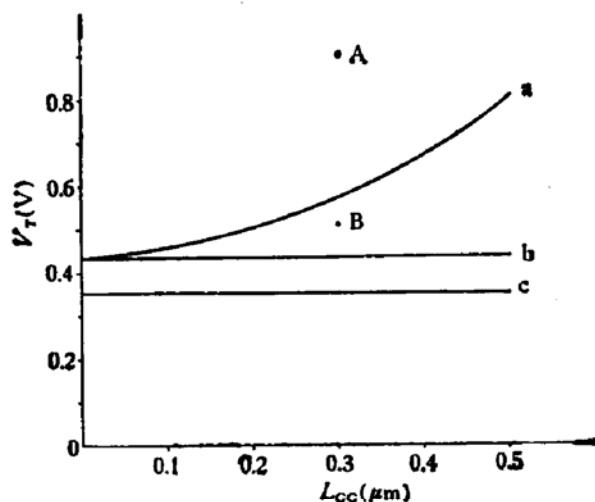


图 11 阈值电压 V_T 与电极间隙宽度 L_{GG} 的关系
其中, $N_A = 1 \times 10^{15}/\text{cm}^3$, $D_{it} = 0$

五、结 论

通过计算机模拟,我们可以概括出下列结论:

(1) 双层多晶硅电极结构,无论有无覆盖,在电极间隙处存在一个势垒。电极覆盖明显降低了电极间的势垒,有利于电荷的传输。

(2) 在电极间隙中心位置上,在硅-二氧化硅界面处势垒最高,愈往体内,势垒愈低。对于 P 型硅衬底,掺杂浓度为 $1 \times 10^{15}/\text{cm}^3$ 时,体内 $1\mu\text{m}$ 深处电势分布已见不到势垒。

(3) 在双层多晶硅电极结构中,势垒高度随栅压增加先增加,在栅压与相应无间隙结构的阈值电压相等时,势垒高度达到最大值,然后随着栅压增加,势垒高度下降,趋于一个饱和值。

(4) 电势分布的整个曲线与电极间隙大小有关。电极间隙愈小,势垒高度最大值愈小;高栅压下的势垒高度值也愈小。对于 $L_{GG} = 0.3\mu\text{m}$ 的结构,对 $N_A = 1 \times 10^{15}/\text{cm}^3$,高栅压下的势垒高度还不到 30meV ,与 kT/q 值相当。

(5) 电势分布与界面电荷密度有关。正界面电荷使势垒高度最大值的对应栅电压往电压负方向移动,而且降低了势垒高度。甚至在 $D_{it} = 1 \times 10^{11}/\text{cm}^2$ 时,势垒高度只呈现单调增加,而在高栅压下趋于一个饱和值,而不出现先增加后减小的现象。

最后,谨向孔令坤、张冬萱同志的协助表示感谢。同时谨向杨沁清、吴幼碧和仇玉林同志的有意义的讨论表示感谢。

参 考 文 献

- [1] J. E. Carne, et al., *IEEE Trans.*, ED-19, 798(1972).
- [2] G. F. Amelio, *Bell Syst. Tech. J.*, 51, 705 (1972).
- [3] N. Suzuki and H. Yanai, *IEEE Trans.*, ED-21, 73 (1974).
- [4] H. W. Hanneman and I. J. M. Esser, *Philips Res. Reports*, 30, 56 (1975).
- [5] G. W. Tayler and P. K. Chatterjee, *IEEE Trans.*, ED-27, 1579 (1980).
- [6] 何万明、夏永伟、张冬萱 “MOS 电容器二维分析程序研究报告”中国科学院半导体研究所, 1983 年。

Two Dimensional Analysis of the Potential Barrier under the Gap between Two Electrodes in a Double-Level Polycrystal Silicon Structure

Wang Shouwu, He Naiming and Xia Yongwei

(*Institute of Semiconductors Academia Sinica*)

Abstract

A MOS structure with double level polycrystal Silicon electrodes is simulated by solving two dimensional Poisson equation. The simulated results show that the overlapping between two electrodes obviously lowers the potential barrier height under the gap between double level electrodes; the barrier height increases first with the increase of gate voltage reaching a maximum value and then reduces, tending towards a stable value at higher gate voltage. The gate voltage, at which the barrier height has its maximum, just corresponds to the threshold voltage of a MOS structure with zero electrode gap. The barrier height is reduced by interface state charge and when the interface states are greater than $1 \times 10^{11}/\text{cm}^2$, the barrier does not occur. The threshold voltage with electrode gap increases abruptly as the gap length distance increases. For the structure with a gap length $0.3 \mu\text{m}$, a gate dioxide thickness $1000 \text{ \AA}$ and a substrate doping density $1 \times 10^{15}/\text{cm}^3$, the maximum barrier height is 66 meV and only 30 meV at higher gate voltages, its threshold voltage is 0.13 V greater than that in the MOS structure with zero gap length.