

研究简报

GD 类多晶硅薄膜的电导特性

何宇亮 邵达 马晓娟*

(南京大学固体物理研究所)

1984年9月11日收到

文中提出,在GD法中用提高 $r.f$ 射频功率的办法能淀积出含氢的类多晶硅薄膜。由于氢原子的作用,填充晶粒间界中大量的缺陷态,使晶间势垒降低从而使电导率升高了三个数量级。这种多晶硅薄膜对研制多晶硅器件是有利的。

一、引言

随着硅器件及IC工艺的进展,对多晶硅薄膜的应用以及质量的要求越来越高。用多晶硅材料制作硅器件的发射区或部份发射区能提高E-B结的少子注入效率,从而增大了双极晶体管的直流电流增益^[1]。因此,从80年代以来国内外一系列的工作着重于研究如何改善多晶硅薄膜的结构和降低晶粒间界的缺陷态密度以及提高电导特性。

近来,G. Harheke 等人的工作表明^[2],高质量的多晶硅膜是从非晶相中淀积,随后在高温下晶化获取的。他们认为,在560—580℃温度下用LPCVD法制成的非晶硅膜,再在900—1000℃下经过热处理而生成的多晶硅薄膜,不论是掺杂的还是未掺杂的其结构完整性皆优于在600℃以上温度范围直接生长的多晶硅膜。另一方面,许多科学工作者^[3,4]从 $\alpha\text{-Si:H}$ 膜中的氢能钝化非晶硅中的悬挂键和缺陷这一事实中得到启发,期望对多晶硅薄膜通过氢化作用也能使晶粒间界中的缺陷态密度降低,以提高掺杂效率,改进电导率以及光电导特性。C. H. Seager 等人^[5]的工作还表明,氢在许多固体材料中具有高的迁移率,氢能消除薄膜中大量的陷阱态。例如,经过氢等离子体处理后的多晶硅太阳能电池,发现其晶粒间界的复合效应以及P-N结的退化作用确实明显地降低了。

然而,经过高温退火的多晶硅膜或是再通过氢等离子体后处理对IC工艺会带来许多不方便。本文提出,在等离子体辉光放电(GD)系统中用提高 $r.f$ 淀积功率的办法在低温下(T_s 在200—300℃)直接淀积成含氢的类多晶硅膜^[4]。GD类多晶硅膜中晶粒大小及氢含量可由工艺条件来控制。对电导率及电导激活能的测量分析表明,GD类多晶硅薄膜的电学性质与用CVD法生长的多晶硅膜再通过氢处理是类似的。

* 在上海无线电19厂工作。

二、实验与结果

在通常用来淀积非晶硅薄膜的电容式耦合 GD 系统中,选取衬底温度 $T_s = 250-300^\circ\text{C}$,硅烷流量 $\sim 50\text{SCCM}$ (用高纯氢稀释成 20% 浓度),淀积时气体压强 ~ 5 托时,当选取 r.f 淀积功率 $W > 60$ 瓦 (极板直径 100mm, 间距 15—20mm) 以上时能获得类多晶硅薄膜^[4]。这种多晶硅薄膜(我们称之为 GD 类多晶硅膜)与用其它方法制备的多晶硅薄膜(如 CVD 多晶硅膜)具有明显的不同。首先,在晶粒大于 200 埃的类多晶硅膜中它仍含有 5—3 原子%的氢,如图 1 所示。在 GD 类多晶硅薄膜中,存在明显的晶粒间界区域,晶间区域具有大量的宏观缺陷和悬挂键,它是多晶硅膜电流传输过程中的主要障碍物,起着复合中心作用。晶粒本身则是一中程有序区域,在其中接近于完整的周期结构。我们的工作表明^[6],在晶粒内部氢含量大大降低。GD 多晶硅膜中的氢主要填充在晶间区域,起着补偿晶粒表面悬挂键及缺陷的作用,其硅-氢键合形式以 Si-H_2 及 Si-H_3 为主,而在 GD 非晶硅薄膜中则是以 Si-H 为主的。一种可能的含氢类多晶硅微观结构模型绘于图 2 中。

在含氢的类多晶硅膜中,氢原子填补了晶粒间界区域里大量的缺陷态,降低了晶间区域对载流子的俘获作用,同时也使晶间势垒降低从而影响到薄膜的电传导特性。我们对

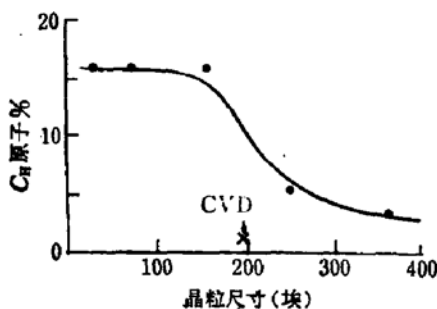


图1 GD 类多晶硅膜中氢含量随晶粒尺寸的变化

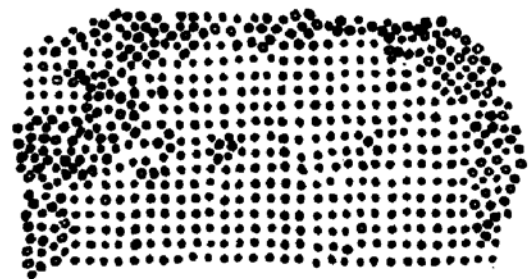


图2 一种可能的含氢多晶硅膜结构模型
(“·”Si, “○”H)

一些晶粒大小 ~ 200 埃的 GD 多晶硅膜测量了电导率随温度的变化特性,并与具有类似晶粒尺寸的 CVD 多晶硅膜以及进行过氢处理的多晶硅膜进行了对比。其实验曲线如图 3 所示。

图 3 明确表明,与 CVD 多晶硅相比,经过氢处理的样品以及 GD 类多晶硅样品其室温电阻率皆下降了三个数量级,并且其电导激活能由 $0.63\text{eV} \rightarrow 0.42\text{eV}$ 。这显然是由于在含氢的类多晶硅膜中,晶粒被大量的氢原子所包围,从而降低了晶粒间界区域缺陷态密度并使晶间势垒降低之故。

三、小 结

本文提出,在等离子体辉光放电系统中用升高 r.f 淀积功率的办法能获得含氢的类

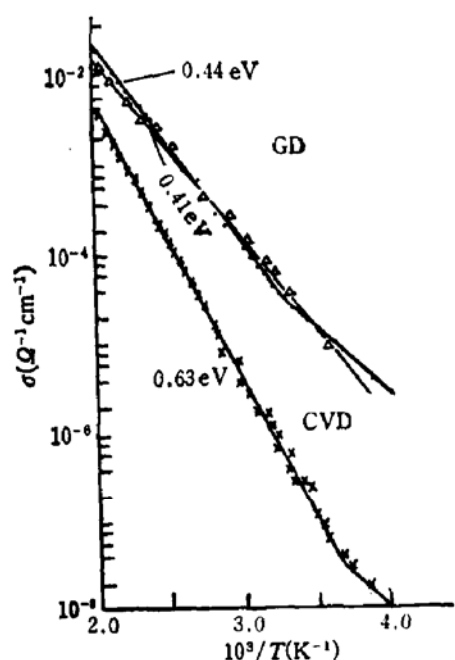


图3 多晶硅膜(晶粒~200埃)电导率随温度变化

表1 多晶硅膜电学参数

编 号		电导激活能 (eV)	$\rho_{tt}(\Omega \cdot \text{cm})$	晶粒(埃)
GD 法	23#	0.39	1.2×10^4	~200
	20#	0.44	2.7×10^4	
	19#	0.44	1.8×10^4	
	18#	0.41	2.1×10^4	
CVD 法		0.63	$\sim 10^7$	~250
CVD+后氢处理		0.40	$\sim 10^4$	$250 \pm 100[7]$

多晶硅薄膜。硅膜中氢含量及晶粒大小可由工艺条件控制。在 GD 类多晶硅膜中氢原子是集中在晶粒间界区域的(图 2), 并以 Si-H_2 键合形式为主。由于 GD 类多晶硅中大量的悬挂键及宏观缺陷被氢原子所填补, 因而使其质量更优于 CVD 或 LPCVD 多晶硅膜。这对研制多晶硅器件是有利的。

参 考 文 献

- [1] 蒋期六,《集成电路研究》(内部刊物), 1984 年第 1 期第 1 页。
- [2] G. Harbeke, et al., *Appl. Phys. Lett.*, 43, 249 (1983).
- [3] T. Makino et al., *J. Appl. Phys.*, 51, 586 (1980).
- [4] 颜永红、何宇亮、吴汝麟, 电子学报, 12, 51 (1984).
- [5] C. H. Seager et al., *J. Appl. Phys.*, 52, 1050 (1981).
- [6] 何宇亮、颜永红, 物理学报, 33, 1472 (1984).

Conductivity Performance of GD Poly-Crystalline Silicon-like Films

He Yuliang, Shaw Da and Ma Xiaojuan

(Institute of Solid State Physics, Nanjing University)

Abstract

The hydrogenated poly-crystalline silicon-like films can be prepared by using increased r. f. deposition power in GD method. The hydrogen atoms compensates the defects in grain boundaries. Therefore, the barrier of grain boundaries decreases and the conductivity increases by three orders of magnitude. This kind of poly-crystalline silicon films has some advantages in manufacturing poly-silicon devices.