

界面异型掺杂层对肖特基二极管的影响

潘士宏 莫 党

(南开大学物理系) (中山大学物理系)

1982年12月6日收到

提 要

本文用耗尽层近似研究了用界面异型掺杂层提高肖特基二极管势垒的方法。给出了势垒高度作为掺杂层参数的函数的公式和相应的数值计算曲线。同时也给出了用 $C-V$ 测量法得到的这种二极管的势垒的公式和它的物理意义。理论计算结果与用分子束外延法制造的 $Al-p-n-GaAs$ 二极管的测量结果符合得较好。

一、引 言

近年来仍然有许多工作继续对肖特基势垒的形成进行了研究。由于肖特基二极管在技术上的重要性,研制一种势垒高度可以方便地控制的肖特基二极管是一项相当有意义的工作。由于共价键半导体肖特基势垒高度几乎与所用的金属无关,故改变势垒高度需要寻求新的方法。Shannon^[1]用离子注入的方法制造一个掺杂的界面层,这样能在较大范围内增加或减小肖特基势垒高度。Van der Ziel^[2]曾指出,这种界面层可以做得较厚而中等程度地掺杂。以后,类似的方法被用来研制新的肖特基二极管^[3]。

根据对金属和 III-V 族半导体之间界面的光电子谱的研究,Spicer 等^[4]提出了一个“统一缺陷模型”来解释 III-V 族化合物上肖特基势垒的形成机理。他们认为,在金属-半导体界面附近的半导体中存在着由晶格缺陷引起的某些电子能级,能把费米能级“钉扎”在半导体禁带某个位置中,从而决定了肖特基势垒的高度。基于这假设,Spicer 等^[5]提出,在 n 型半导体的肖特基二极管的界面处加入一极薄的 p^+ 型界面层,令 p^+ 层的受主能级补偿界面态的施主能级,从而增加势垒高度。

本工作主要是从理论上分析界面异型掺杂层对肖特基势垒的影响,探索控制肖特基势垒的方法,并且和我们最近进行的实验作比较。在上述两种方法中,Shannon 提出的方法是加入一层不同掺杂的界面层使空间电荷重新分布,但费米能级在界面禁带中的钉扎位置被认为是不变的。Spicer 等提出的方法则是试图加入极薄的重掺杂界面层去改变费米能级的钉扎位置。它们是相互有关的,在本文的分析中将给以统一的考虑。

我们注意到 Shannon 对于 $Ni-n-p-Si$ 二极管的实验结果与他的理论计算之间有很大的差别,至今尚无精确的实验去验证简单的耗尽层理论分析的可用性。因此,这个问题在理论方面和实验方面都有进一步研究之必要。虽然,文献[1]和[2]等对反型夹层的肖特基二极管的耗尽层理论给过一些叙述,但本工作中某些近似和具体计算与过去的工作有所不同,所以在本文中,将在下一节中简练地介绍所用的理论分析,并给出具体的数值

计算曲线。

分子束外延被认为是一种理想的生长多层结构的方法。我们研究了分子束外延制造的 Al-p-n-GaAs(100) 二极管, 实验情况另行发表 (见 S. Eglash 等^[6])。势垒高度的 I-V 测量结果与理论计算符合得相当好, 比 Shannon 的结果大有改进。

除 I-V 特性外, 我们还分析了这种类型二极管的 C-V 特性。据我们所知, 过去未见有工作对这种肖特基势垒的 C-V 关系作具体分析。我们分析结果表明, 由 C-V 测量所得到的 M-p-n-S (金属-n-p-半导体) 二极管的势垒高度值并不代表真正的势垒高度, 而是有效值, 与真正势垒高度具有一定关系。C-V 测量的结果也与理论计算符合得相当好。

二、M-p-n-S 二极管的耗尽层理论

图 1 表示一个 M-p-n-S 二极管的能带图。如果 P 区足够厚, 其中存在一个势能最大值。在它的两边正负电荷的总和均为零。在空间电荷区中, 电势的变化由泊松方程决定。在耗尽层近似下, 得到三个区域的电势差为:

$$V_1 = \frac{qN_D}{2\epsilon_s} L^2, \quad (1)$$

$$V_2 = \frac{qN_A}{2\epsilon_s} (t-l)^2, \quad (2)$$

$$V_3 = \frac{qN_A}{2\epsilon_s} l^2. \quad (3)$$

结合电中性条件:

$$N_A(t-l) = N_D L \quad (4)$$

和电势平衡条件:

$$V_3 + V_0 - \zeta - V = V_1 + V_2, \quad (5)$$

求得从金属-半导体交界面到势能极大处的距离 l :

$$l = \left(1 + \frac{N_D}{N_A}\right)t - \sqrt{\frac{N_D}{N_A} \left(1 + \frac{N_D}{N_A} + \frac{V_0 - V - \zeta}{V_1}\right)^{1/2}} t. \quad (6)$$

其中 $V_1 = qN_A t^2 / 2\epsilon_s$ 。于是, 势垒高度 $\phi_B = qV_B$ 便可求出如下:

$$V_B = V_0 + \frac{qN_A}{2\epsilon_s} l^2. \quad (7)$$

式 (7) 中, V_0 具有如下的意义, 即 qV_0 表示费米能级在半导体表面禁带中的钉扎位置。如果界面态的密度很高, 而且表示 P 区耗尽层电荷总数的乘积 $N_A t$ 不是十分大, V_0 可以认为是不变的。这时, 势垒高度的变化 $\Delta\phi_B = q\Delta V_B$ 所对应的 $\Delta V_B = qN_A l^2 / 2\epsilon_s$, 或写作

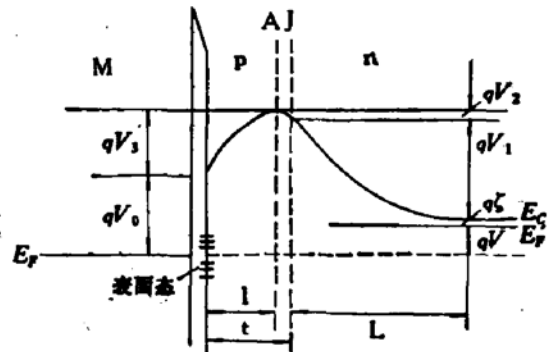


图 1 M-p-n-S 二极管的能带结构

J: p 区与 n 区交界面; t : p 区厚度; A: p 区中势能极大值位置; l : 界面至 A 点的距离; L : n 区中耗尽层宽度; V : 外加电压; qV_0 : 界面导带底至费米能级的能差; qV_1 : J 点与体内能带弯曲之量; qV_2 : A 点与 J 点能带弯曲之量; qV_3 : 界面与 A 点能带弯曲之量; qV_4 : 半导体体内导带底至费米能级的能差; N_D : n 区杂质浓度; N_A : p 区杂质浓度。

$$\Delta V_B = V_i \left(1 + \frac{N_D}{N_A} \right) \left(1 + 2 \frac{N_D}{N_A} \right) + \frac{N_D}{N_A} (V_0 - V - \zeta) - 2V_i \left(1 + \frac{N_D}{N_A} \right) \left[\frac{N_D}{N_A} \left(1 + \frac{N_D}{N_A} + \frac{V_0 - V - \zeta}{V_i} \right) \right]^{1/2}. \quad (8)$$

但是,当 P 区很薄,以至在 P 区中并没有势能极大峰出现时,上述结果是不正确的。上式成立的临界 P 区厚度是

$$t_0 = \sqrt{\frac{2\epsilon_s (V_0 - \zeta) N_D}{q N_A (N_A + N_D)}}. \quad (9)$$

这式可根据(6)式,令 $I = 0$ 和 $V = 0$ 而得到。

界面异型掺杂层的这些公式,曾经由不同作者以略有不同的形式得到过^[11,12]。但是,从发表过的资料看,这些公式还没有被认真地验证过。为了与实验对照,图 2 给出了一组对 GaAs 的计算曲线。这组曲线,以 V_B 作为 P 层厚度的函数,并以 V_0 作为参量。选取符合我们实验条件的 $N_A = 1 \times 10^{18} \text{cm}^{-3}$ 和 $N_D = 5 \times 10^{16} \text{cm}^{-3}$ 。 $N_A \gg N_D$, 并且接近于简并。图 3 画出另两组对于 GaAs 的曲线。 V_B 作为掺杂浓度 N_A 的函数,并以 V_0 作为参量。一组对应于 P 层厚度 $t = 30 \text{\AA}$, 另一组对应 $t = 50 \text{\AA}$ 。这些 t 选择得较小,这时耗尽层理论可能会有一定误差。图 2 和 3 对于这类器件的工程设计是有用的。

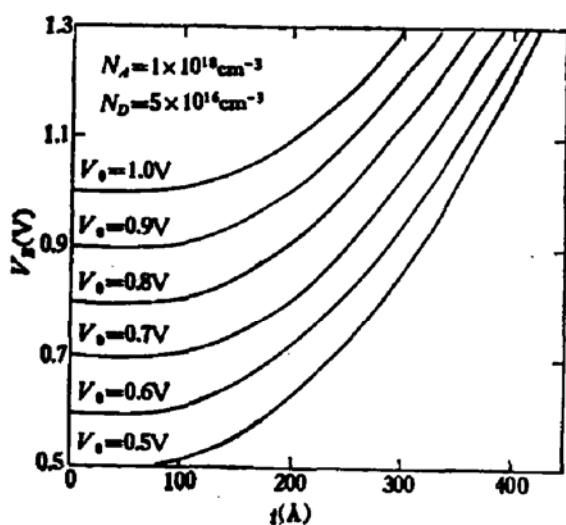


图 2 M-p-n-GaAs 二极管势垒高度相应的 V_B 随 P 层厚度的变化

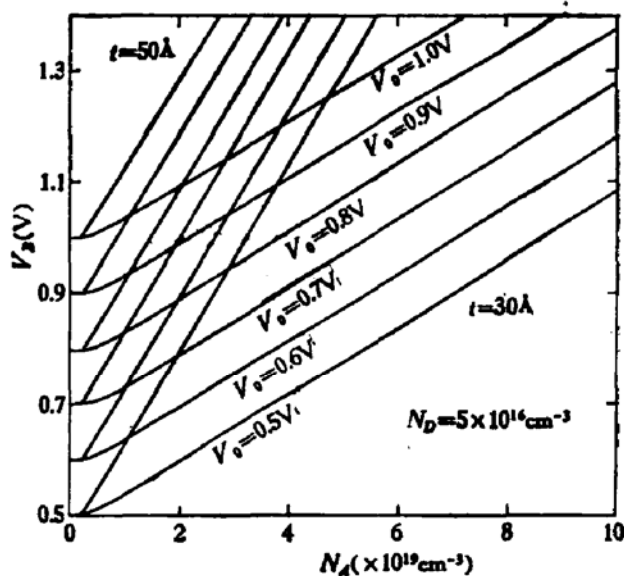


图 3 M-p-n-GaAs 二极管势垒高度相应的 V_B 随 P 层掺杂浓度的变化

可以预料,当 P 层的厚度 t 比 n 区中的耗尽层厚度 L 小得多时,即 $t \ll L$ 时, M-p-n-S 二极管的 I-V 特性应与普通的肖特基二极管相似。但是, V_B 现在是外加电压的函数,所以二极管的理想系数 n 会偏离于 1。根据二极管理论的描述 I-V 关系的公式,把 V_B 随外加电压的变化并入 $\exp(qV/nkT)$ 项中,于是获得二极管的理想系数 n 值:

$$n = \left[1 + \frac{N_D}{N_A} - \left(1 + \frac{N_D}{N_A} \right) \sqrt{\frac{N_D}{N_A} \left(1 + \frac{N_D}{N_A} + \frac{V_0 - \zeta}{V_i} \right)^{-1/2}} \right]^{-1}. \quad (10)$$

对于 $t > t_0$, n 总大于 1 的。并且对于一个确定的 V_i 值, N_D/N_A 愈小则 n 也愈小。

三、M-p-n-S 二极管的电容和 C-V 特性

通常认为 C-V 特性是除 I-V 特性之外测定势垒高度的主要方法之一。但是, 用 C-V 特性得到的势垒高度的数值, 常常与用 I-V 特性得出的数值不同, 往往略大。

对 M-p-n-S 二极管来说, 理论分析表明, 由通常的 $1/C^2-V$ 图解法得到的势垒高度并不是真正的势垒高度, 也可说是 C-V 有效势垒高度。由图 1 看出, 单位面积的耗尽层电荷总量是

$$Q_{sp} = -N_A q l - N_A q (t - l) + N_D q L.$$

利用(4)式, 得到

$$Q_{sp} = -N_A q l. \quad (11)$$

结合(6)式和(11)式, 得到 M-p-n-S 二极管单位面积的电容为

$$C = \left| \frac{dQ_{sp}}{dV} \right| = \sqrt{\epsilon_s N_D q / 2} \left[\left(1 + \frac{N_D}{N_A} \right) V_i + V_0 - V - \zeta \right]^{-1/2}. \quad (12)$$

如果仍然用 $1/C^2 - V$ 作图法来求势垒高度, 那么势垒高度 $\phi'_B = qV'_B$ 由下式表达:

$$V'_B = \left(1 + \frac{N_D}{N_A} \right) V_i + V_0 - \zeta. \quad (13)$$

比较(13)式和(7)式, 并利用实际情况下 $\zeta \sim 0$ 的条件, 这两种方法所确定的势垒高度之差所对应的 ΔV_B^C 为:

$$\Delta V_B^C = V'_B - V_B = \frac{q}{2\epsilon_s} [N_A(t^2 - l^2) + N_D L^2]. \quad (14)$$

其数值总是正的, 所以由电容法确定的势垒高度在理论上就大于肖特基势垒的真正高度。并且, 根据(14)式, ΔV_B^C 常常是大到不可忽略的程度。图 4 是 V'_B 对 t 的图解曲线, 以 V_0 为参量。 N_A 和 N_D 是常量, 其值的选取与图 2 的一样。比较图 2 和图 4, 可以看出两者有很大的差别。

由方程(12)看出 M-p-n-S 二极管的电容比普通肖特基二极管的电容要小。M-p-n-S 二极管的电容可以被看作两个电容的串联。一个电容是 $C_1 = \epsilon_s / l$, 另一个电容是 $C_2 = \epsilon_s / (t - l + L)$ 。

比较 V_B 和 V'_B 可以看出, V'_B 和外加电压无关, 而肖特基势垒高度相应的 V_B 则是外加电压的函数。并且, 由(13)

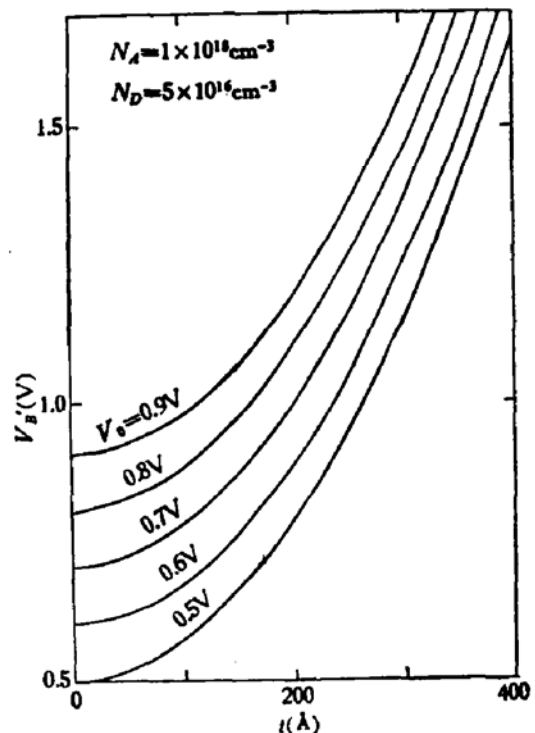


图 4 M-p-n-GaAs 二极管的电容法有效势垒相应的 V'_B 随 P 层厚度的变化

式,非常容易根据实验值 V'_B 计算出费米能级的钉扎位置。

四、和实验结果的比较

实验是在 Al-p-n-GaAs 二极管上进行的。实验情况已在别处说明^[6]。这里着重讨论 I - V 和 C - V 特性测量的结果。

全部二极管都是用分子束外延方法在超高真空室里制造的。在 n^+ 型 GaAs(100) 基片上用分子束外延约 $1\mu\text{m}$ 的 n 型层,其掺杂浓度为 $N_D = 5 \times 10^{16}\text{cm}^{-3}$ 。然后在 n 层上继续用分子束外延法生长 p 型层和铝层。用光刻法刻蚀成直径约 0.76mm 的二极管。

I - V 测量表明,在同一基片上的二极管特性几乎完全一致。由 I - V 测量得到的势垒高度值和理论计算比较由图 5 表示。实验结果与理论计算符合的程度远比以前发表的 Shannon 结果为好。对于 V_B , 理论和实验之间的最大偏差是 10% 左右;对于 ΔV_B , 最大偏差约 22%。

C - V 测量的结果表明,同一基片上不同二极管的特性也是一致的。正如公式(13)所预料那样,由 $1/C^2$ - V 作图法求得的势垒高度相应的 V'_B 与 I - V 测量得到的结果有很大差别。实验结果与理论计算的比较示于图 6 中。其符合程度大体上和 I - V 测量情况相似。 $\Delta V'_B = V'_B - V_0$ 的理论值与实验值之间的最大偏差大约为 20%。

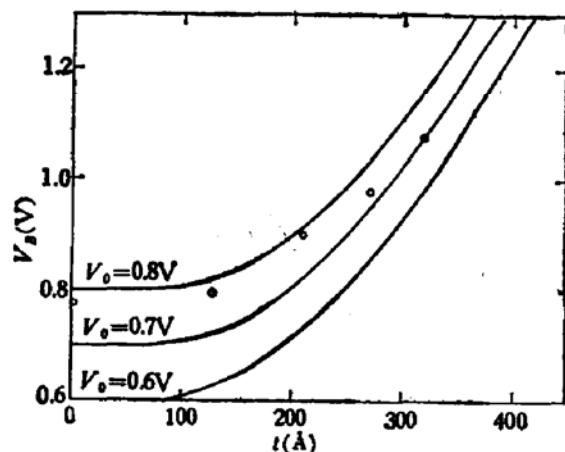


图 5 势垒高度相应的 V_B 的理论计算曲线与实验点之比较 (I - V 测量)

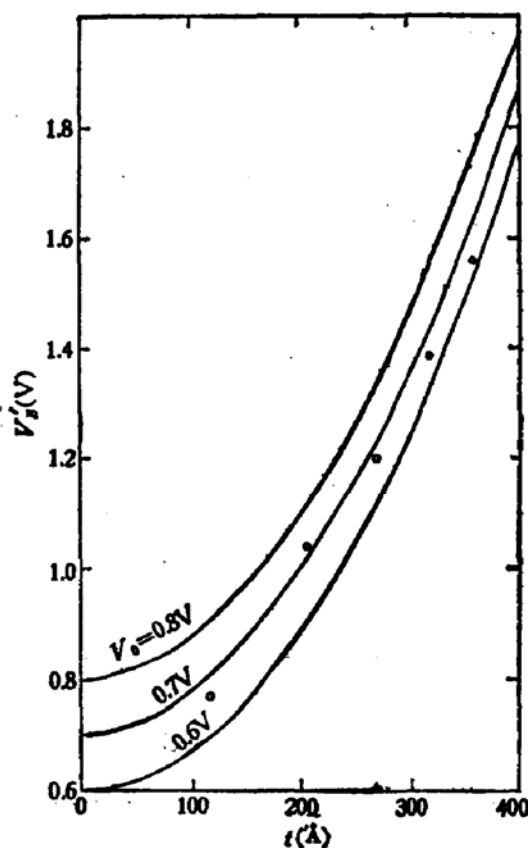


图 6 有效势垒高度相应的 V'_B 的理论计算曲线与实验点之比较 (C - V 测量)

与我们的结果不同, Shannon 用离子注入法制造的 n 型界面层对 Ni-n-p-Si 二极管势垒的影响,与理论计算有很大的差别。他认为造成这种差别的原因是离子注入的杂质的电活性较低。在本工作中,二极管制造方法与理论计算两方面均与 Shannon 有所不同。仔细对比表明,计算上的改进对势垒值的影响虽然有一些,但不是很大。这次理论与实验

符合较好,主要是实验方法,分子束外延能制造较理想的界面层。本工作表明,只要适当选择界面层参数,耗尽层近似基本上能适用于 Al-p-n-GaAs 二极管势垒的计算。

至于 ΔV_B 和 $\Delta V_B'$ 实测值都比理论值小,最大偏差约为 20% 这点,有几种可能的原因。考虑到费米能级钉扎位置随着 P 层的掺杂浓度和厚度而变化,也可以引起实验结果对计算曲线的偏离。

值得注意的是,如果认为界面态是分布于单原子层中,P 层的加入使耗尽层电荷由正变负,因此界面态中相应的电荷变化是减少电子或相当于增加正电荷。这应导致 V_0 的增加而不是减小。由此可见,只用无限薄界面态和简单的耗尽层理论,不能解释全部实验事实。

如果认为界面态不是无限薄,而是分布于几个原子层之中,那么 P 层中的空间电荷将部分补偿界面态中的电荷。这导致费米能级在界面处钉扎位置的变化,同时也减少了有效的空间电荷。这就要求把 Spicer 等的方法和耗尽层计算结合在一起。但是,若没有关于界面态的空间分布和能量分布的具体知识,详细计算是困难的。这需要进一步研究。

还要指出,用本文所述方法制造的 GaAs 肖特基二极管,其理想系数 n 值大于耗尽层理论计算结果[参考(10)式]。其原因尚不清楚。但用极薄的 p^+ 层来增高势垒的二极管的理想系数,比较宽的中等掺杂 P 层的二极管的理想系数要低一些。

本文是作者在美国 Stanford 大学访问期间写成的。作者对 Stanford 大学和 Spicer 教授提供的方便和帮助致以深刻的谢意。本文引用的实验结果,是作者与 Spicer 教授的研究生 Eglash 一起完成的,作者也表示感谢。

参 考 文 献

- [1] J. M. Shannon, *Solid-State Electronics*, 19, 537 (1976).
- [2] Van de Zeil, *Solid-State Electronics*, 20, 269 (1977).
- [3] Hiroshi Ishiwara and Seijiro Furukawa, *Jpn. J. Appl. Phys.*, 16, Supp., 53 (1976); J. M. Shannon, *Appl. Phys. Lett.*, 35, 63 (1979); C. Y. Chen, A. Y. Cheng and P. A. Garbink, *Appl. Phys. Lett.*, 40, 401 (1982); S. S. Li, *Jpn. J. Appl. Phys.*, 17-1, 291 (1978).
- [4] W. E. Spicer, I. Lindau, P. Skeath and C. Y. Su, *J. Vac. Sci. Technol.*, 17, 1019 (1980); W. E. Spicer, I. Lindau, P. Skeath, C. Y. Su, and P. Chye, *Phys. Rev. Lett.*, 44, 420 (1980).
- [5] W. S. Spicer, S. Eglash, I. Lindau, C. Y. Su and P. R. Skeath, *Thin Solid Films*, 89, 447 (1982).
- [6] S. J. Eglash, S. Pan (潘士宏), D. Mo (莫 党), W. E. Spicer and D. M. Collins, *Jpn. J. Appl. Phys.*, (1983). 待发表。

Effect of Interfacial Layer Doped with Opposite Type Impurities on Schottky Diode

Pan Shihong

(Department of Physics, Nankai University)

Mo Dang

(Department of Physics, Zhongshan University)

Abstract

The use of interfacial layer doped with opposite type impurities to increase the Schottky barrier height has been investigated by depleted layer approximation. The equation of barrier height as a function of doping parameters and the corresponding calculated curves are given. The similar equation, calculated curves and corresponding physical meaning are also given by the C-V measurement. The theoretical calculation is in agreement with the experimental result obtained by the measurement on Al-p-n-GaAs diode prepared by molecular beam epitaxy.