

利用 ISSG 退火技术实现沉积二氧化硅薄膜平坦化

陶 凯^{1,2,3,†} 孙震海^{1,2,3} 孙 凌^{1,2,3} 郭国超²

(1 中国科学院上海微系统与信息技术研究所, 上海 200050)

(2 中国上海宏力半导体制造有限公司, 上海 201203)

(3 中国科学院研究生院, 北京 100039)

摘要: 利用现场水汽生成(in-situ steam generation, ISSG)退火这种新型的低压快速氧化热退火技术, 在对沉积二氧化硅薄膜热退火的同时进行补偿氧化生长, 最终实现了沉积二氧化硅薄膜的平坦化. 实验数据表明, ISSG 退火补偿生长后整个晶圆表面的薄膜厚度波动(最大值与最小值之差)从 0.76nm 降到了 0.16nm, 49 点厚度值的标准偏差从 0.25nm 降到了 0.04nm. 同时, 薄膜的隧穿场强增加到 4.3MV/cm, 硅氧界面与传统的氧气快速退火工艺相比更为良好. 实验结果为二氧化硅薄膜平坦化提供了新的思路, 对实际生产具有重要意义.

关键词: ISSG 退火; 低压化学气相沉积; 薄膜平坦化

PACC: 7755; 8160; 7360H

中图分类号: TN305.5

文献标识码: A

文章编号: 0253-4177(2006)10-1785-04

1 引言

二氧化硅薄膜在大规模集成电路制造中有着极其广泛的应用, 它既可以作为 MOS (metal-oxide-semiconductor) 晶体管的栅氧材料, 也可以充当集成器件之间的绝缘介质. 在非挥发性半导体存储器中, 它还常被用作隧穿介质. 实际工业生产中, 为了减少硅氧界面界面态 (interface state) 和热预算 (thermal budget), 隧穿二氧化硅薄膜通常利用低压化学气相沉积法 (low pressure chemical vapor deposition, LPCVD) 制备^[1]. 然而在利用炉管进行薄膜沉积的过程中, 由于反应气体是顺着炉壁进入反应腔的, 因此晶圆边缘部分的反应气体浓度总是高于晶圆中心部分, 最终造成了晶圆表面薄膜从晶圆边缘向晶圆中心逐渐减薄. 数据显示 (参见图 5), 当沉积二氧化硅薄膜 15nm 时, 晶圆边缘部分的薄膜往往比中心部分厚 1nm. 隧穿二氧化硅薄膜厚度的这一差异会造成器件特性的变化, 导致产品良率损失高达 10% 以上.

为了克服沉积二氧化硅薄膜厚度分布不均匀的缺点, 业界往往采用改变反应气体流动方式、使用新型晶舟等涉及硬件改动的方法, 费时费力且成本高昂. 现场水汽生成 (in-situ steam generation, ISSG) 是一种新型低压快速氧化热退火技术^[2], 目前主要应用于超薄氧化薄膜生长^[3,4]、浅槽隔离边缘圆角化 (STI corner rounding)^[5] 以及氮氧薄膜的制

备^[6]. 它采用掺入痕量氢气的氧气作为反应气氛, 在高温下氢会与氧产生类似于燃烧的化学反应, 生成大量的气相活性自由基 (其中主要是原子氧)^[7]. 不同于传统的常压氧化退火技术, ISSG 退火工艺的反应压强通常在 667~2000Pa 之间. 从化学动力学的观点来看, 反应气压的变化在改变化学反应速率的同时也将改变对腔内化学反应发生区域的限制, 从而会导致晶圆表面 (只占据反应腔内特定空间) 气相活性自由基 (原子氧) 浓度分布的变化. 正是这一特点, 使得 ISSG 氧化退火时可以做到可控补偿生长.

本文在对 ISSG 补偿生长特性进行充分研究的基础上, 首次报道了如何利用薄膜沉积后的 ISSG 退火工艺来进行薄膜平坦化, 并对反应机理进行了分析讨论.

2 ISSG 退火补偿生长特性

利用应用材料公司的 RTP Centura XE + 5200 快速退火设备, 对 ISSG 退火补偿生长特性进行了研究. 图 1 首先给出了不同温度下 ISSG 氧化生长的特性. 可以看到在 800℃, 1000℃ 时 ISSG 退火的生长曲线在 60s 内基本上是线性的, 而 600℃ 时薄膜厚度几乎没有变化. 这说明 ISSG 退火生长和正常氧化生长一样, 对反应温度有基本要求.

考虑到退火过程中对原子氧浓度的测量不可行, 我们通过测量空白硅晶圆表面热生长二氧化硅薄膜的厚度分布来表征退火过程中晶圆表面对应的

† 通信作者. Email: axinsgy@yahoo.com.cn

2006-03-20 收到, 2006-04-17 定稿

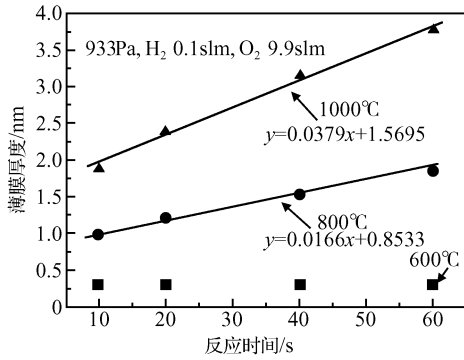


图 1 ISSG 氧化生长特性

Fig.1 ISSG anneal growth curves for different anneal temperatures

原子氧浓度分布^[8]. 薄膜的厚度测量由 Rudolph 公司的 Spectral Laser200 完成(椭圆偏振测量法), 所用衬底均为 200mm p 型(100)硅晶圆, 电阻率为 8~12Ω·cm.

图 2、图 3 分别给出了反应温度以及氢气流量对于薄膜厚度分布的影响. 可以看到反应温度与氢气流量的改变只能影响薄膜生长快慢, 对于薄膜厚度分布(即反应过程中原子氧浓度的分布)影响甚微. 图 4 给出了采用 400, 667 和 933Pa 的反应气压, 在氢气流量 0.2slm, 氧气流量 9.8slm, 反应温度 1000°C 下对空白晶圆片进行 60s 的氧化所得到的薄膜厚度分布. 可以看到反应压强的变化在影响二氧化硅薄膜生长快慢的同时, 也对氧原子浓度分布产生了显著影响, 反应压强的轻微变化(400~667Pa)可以形成完全不同的薄膜生长模式.

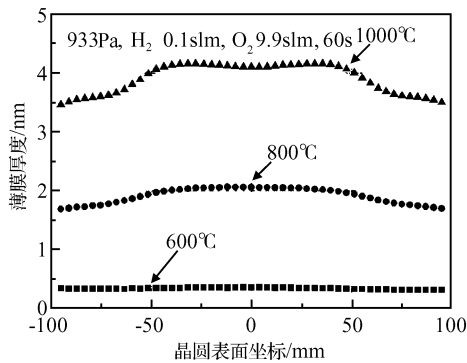


图 2 反应温度对薄膜厚度分布的影响

Fig. 2 Influence of anneal temperature on ISSG-grown oxide film thickness

3 沉积二氧化硅薄膜平坦化

15nm 的二氧化硅薄膜利用 800°C 下二氯硅烷(SiH₂Cl₂)与笑气(N₂O)的低压化学气相反应沉积得到, 设备采用东京电子公司的 α-8SE LPCVD 炉

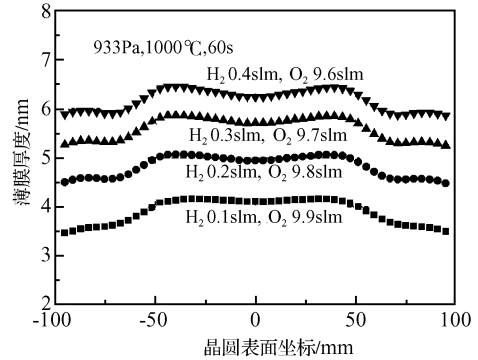


图 3 氢气流量对薄膜厚度分布的影响

Fig.3 H₂ flow rate influence on ISSG-grown oxide film thickness distribution

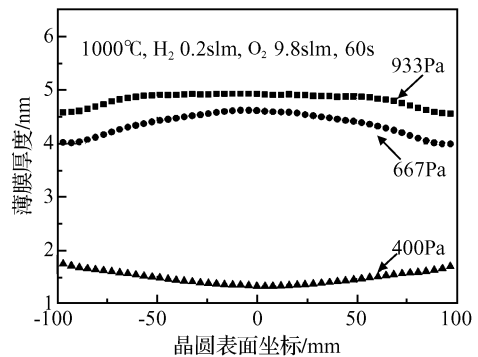
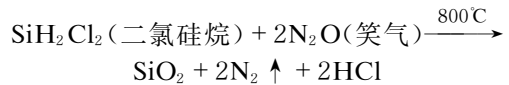


图 4 反应压强对薄膜厚度分布的影响

Fig.4 Influence of anneal pressure on ISSG-grown oxide film thickness

管, 反应方程式如下:



沉积得到的薄膜厚度分布如图 5 所示. 可以看到, 在离晶圆中心 70mm 的圆形区域内, 薄膜厚度波动(最大值与最小值之差)是 0.22nm, 标准偏差

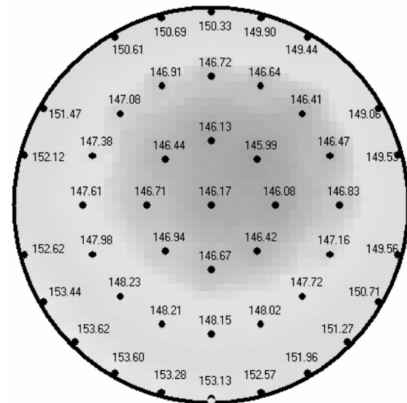


图 5 ISSG 退火前的氧化薄膜厚度分布

Fig.5 Deposited SiO₂ film thickness distribution before ISSG anneal

为 0.07nm;而整个晶圆表面对应的薄膜厚度波动是 0.76nm,标准偏差是 0.25nm.因此可知,薄膜厚度剧烈波动主要发生在离晶圆中心超出 70mm 的区域内.根据这一特征,参照图 2~4 选取最终退火补偿生长的条件如下:退火气压 933Pa,氢气流量 0.2slm,氧气流量 9.8slm,退火温度 1000℃,退火时间 60s.退火后晶圆表面的二氧化硅薄膜厚度分布如图 6 所示,整个晶圆表面薄膜厚度波动从 0.76nm 降到了 0.16nm,标准偏差从 0.25nm 降到了 0.04nm.这一结果充分证明了利用 ISSG 退火补偿生长进行沉积二氧化硅薄膜平坦化的有效性.

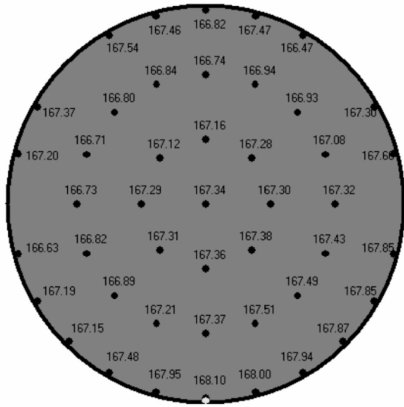


图 6 ISSG 退火后的氧化薄膜厚度分布

Fig.6 Deposited SiO₂ film thickness distribution after ISSG anneal

ISSG 退火与传统氧气退火(退火温度、退火时间相同)对二氧化硅薄膜电学质量的影响参见表 1,可以看到 ISSG 退火后的薄膜质量更为优良.这是

表 1 ISSG 退火氧化薄膜与氧气退火氧化薄膜的电学性质对比

Table 1 Electrical quality comparison between the deposited SiO₂ films annealed by ISSG and those annealed by O₂

	ISSG 退火后	O ₂ 退火后
陷阱电荷密度/(10 ¹⁰ cm ⁻²)	133	142
界面态密度/(10 ¹⁰ eV ⁻¹ ·cm ⁻²)	105	133
隧穿场强/(MV/cm)	4.3	3.8

由于 ISSG 退火过程中产生了大量的原子氧.由于原子氧的化学活性远强于分子氧,最终得到的二氧化硅薄膜体内缺陷相对较少,硅氧界面也更为良好.

4 结论

本文在对 ISSG 低压快速氧化热退火技术的补偿生长特性进行充分研究的基础上,成功地利用这一特性对沉积二氧化硅薄膜进行了平坦化,最终得到了二氧化硅薄膜厚度分布均匀,且电学质量优于传统 O₂ 退火技术后的氧化薄膜.实验的成功,为大规模集成电路生产中的薄膜平坦化提供了一种新的思路,具有非常广阔的应用前景.

参考文献

[1] Ushiyama M, Miura H, Yashima H, et al. Improving program/erase endurance by controlling the inter-poly process in flash memory. IEEE International Reliability Physics Symposium 33rd Annual Proceedings,1995:18

[2] Kuppura S, Joo H S, Miner G, et al. In situ steam generation: a new rapid thermal oxidation technique. Solid State Technol,2000;233

[3] Kar N H, L L S. Dual gate oxide formation using ISSG selective oxidation on 2nd thin oxide without influence on 1st thick oxide thickness. Semiconductor Manufacturing, 2005: 190

[4] Luo T Y, Laughery M, Brown G A, et al. Effect of H₂ content on reliability of ultrathin in-situ steam generated(ISSG) SiO₂. IEEE Electron Device Lett,2000,21(9):430

[5] Forstner H J L, Nouri F, Olsen C. In-situ steam generation for shallow trench isolation in sub-100nm devices. 11th IEEE International Conference on Advanced Thermal Processing of Semiconductors RTP,2003:163

[6] Pan T M, Lin H S, Chen M G, et al. Comparison of electrical and reliability characteristics of different 1.4nm oxynitride gate dielectrics. IEEE Electron Device Lett,2002,23(7):416

[7] Sullivan N, Raja L L, Kee R J. Exploring ISSG process space. 9th IEEE International Conference on Advanced Thermal Processing of Semiconductors RTP,2001,2001:95

[8] Deal B E, Grove A S. General relationship for the thermal oxidation of silicon. J Appl Phys.1965,36:3770

Planarizing Deposited SiO₂ Thin Films Using ISSG Annealing Technology

Tao Kai^{1,2,3,†}, Sun Zhenhai^{1,2,3}, Sun Ling^{1,2,3}, and Guo Guochao²

(1 *Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China*)

(2 *Grace Semiconductor Manufacturing Corporation, Shanghai 201203, China*)

(3 *Graduate School of the Chinese Academy of Sciences, Beijing 100039, China*)

Abstract: Due to the reaction vapor concentration gradient in LPCVD furnaces, as-grown oxide films tend to be thinner at the wafer edge than at the wafer center. ISSG (in-situ steam generation) annealing, a new low-pressure rapid oxidation annealing technique, is used to compensate this non-uniformity in thickness from oxide deposition and obtain uniform SiO₂ thin films. Experimental data show that the variation of the oxide thickness (between the maximum and the minimum) is reduced from 0.76 to 0.16 nm, and the standard deviation for 49 points is reduced from 0.25 to 0.04 nm. The ISSG-annealed oxide films, with a tunneling electrical field improved to 4.3 MV/cm, also show better interface quality than those annealed by conventional O₂. The results provide a convenient and effective solution for planarizing deposited SiO₂ thin films for VLSI manufacture.

Key words: ISSG anneal; LPCVD; thin film planarization

PACC: 7755; 8160; 7360H

Article ID: 0253-4177(2006)10-1785-04

† Corresponding author. Email: axinsgy@yahoo.com.cn

Received 20 March 2006, revised manuscript received 17 April 2006