

干法氧化制备 SiGe 弛豫缓冲层及其表征*

蔡坤煌 张永 李成[†] 赖虹凯 陈松岩

(厦门大学物理系 半导体光子学研究中心, 厦门 361005)

摘要: SiGe 弛豫缓冲层是高性能 Si 基光电子与微电子器件集成的理想平台. 通过 1000°C 干法氧化组分均匀的应变 $\text{Si}_{0.88}\text{Ge}_{0.12}$ 层, 在 Si 衬底上制备了表面 Ge 组分大于 0.3, 弛豫度大于 95%, 位错密度小于 $1.2 \times 10^5 \text{cm}^{-2}$ 的 Ge 组分渐变 SiGe 弛豫缓冲层. 通过对不同氧化时间的样品的表征, 分析了氧化过程中 SiGe 应变弛豫的主要机制.

关键词: 氧化; 锗硅弛豫缓冲层; 位错

PACC: 8160; 7360F; 3320F

中图分类号: TN304

文献标识码: A

文章编号: 0253-4177(2007)12-1937-04

1 引言

硅基 SiGe 异质结构因其优良的物理性质, 与成熟的硅工艺相兼容, 成为制备高性能硅基微电子与光电子器件的重要材料. 特别是低位错密度 SiGe 弛豫缓冲层构成的 Si 基虚衬底, 是实现高速率应变硅 MOSFET、硅基长波长 Ge 光电探测器、中远红外 SiGe/Si 量子级联探测器以及硅基光电子与微电子器件集成的基础^[1~3], 具有重要的应用价值.

传统的制备 SiGe 弛豫缓冲层的方法有: (1) 用 MBE 或 CVD 在 Si 衬底上外延 Ge 组分渐变的 SiGe 弛豫缓冲层^[4]. 为了有效地将晶格失配引入的位错限制在缓冲层内, Ge 组分变化缓慢, Ge 组分每增加 10% 就需要增加 $1 \mu\text{m}$ 的缓冲层厚度, 因此需要很厚的缓冲层才能实现高 Ge 组分, 生长费时且表面起伏较大, 需化学机械抛光. (2) 在 Si 衬底上低温条件下生长一层 Si^[5] 作为释放应力的激活源. 在其上淀积 SiGe 层, 退火过程中位错主要产生于低温 Si 界面附近, 形成低位错密度 SiGe 弛豫缓冲层. 该方法主要缺点是 SiGe 层的生长温度对低温 Si 层有较大的影响, 难以达到完全弛豫且 Ge 组分不能太高. (3) 在 Si 衬底上生长 SiGe/Si 超晶格, 将位错阻挡于超晶格的界面上以减小表面的位错, 但效果并不理想. 其他如利用图形衬底选区外延、在 SiGe 层中加入中间层和高低温退火等方法也可得到弛豫 SiGe 缓冲层, 但是对后续器件的制作, 特别是集成电子与光电子回路是很不方便的. 因此需要寻找一种制备表面平整、表面 Ge 组分可控、薄的有效的弛

豫缓冲层的方法, 以降低成本和方便后续的器件制作工艺.

氧化组分均匀的应变 SiGe 层, 由于 Si 和 Ge 的活性不同, SiGe 被选择性地氧化形成 SiO_2 , 而 Ge 析出后聚集在 SiO_2 界面形成富 Ge 的 SiGe 层^[6,7], 同时高温下通过扩散形成 Ge 组分渐变的 SiGe 层^[7]. Tezuka^[1] 和 Di 等人^[8] 先后报道了氧化 SOI 衬底上的 SiGe 层实现 Ge 浓缩, 制备了 SGOI (SiGe-on-insulator) 弛豫衬底. SOI 中的 SiO_2 层与氧化时表面所形成的 SiO_2 层对 Ge 实现了有效的空间限制, 因此氧化后形成了较薄的、Ge 组分均匀的 SiGe 弛豫缓冲层.

本文采用 1000°C 干法氧化 Si 衬底上组分均匀的应变 $\text{Si}_{0.88}\text{Ge}_{0.12}$ 层, 制备出了穿透位错密度低、表面平整、较薄的、Ge 组分较高且渐变的 SiGe 弛豫缓冲层.

2 实验

实验样品是利用超高真空化学气相沉积 (UHV/CVD) 系统制备. 首先在 850°C 下对 100mm Si(001) 衬底进行脱氧, 然后在 750°C 外延一层 300nm 的 Si 缓冲层, 接着在 650°C 下外延一层 180nm 的 $\text{Si}_{0.88}\text{Ge}_{0.12}$ 层. 将完成外延后的样品解理成若干个 $2\text{cm} \times 2\text{cm}$ 的小片后, 经清洗后放入氧化炉. 在 1000°C 下干氧气氛中分别氧化 2, 4, 6 和 10h 等. 在氧化过程中放入若干单晶 Si 片做为陪片一起氧化, 以便比较.

氧化层的厚度由椭圆测厚仪测得; 通过 AES 能

* 国家自然科学基金(批准号: 60676027, 50672079, 60336010), 福建省重点科技项目(批准号: 2006H0036)和教育部回国留学人员启动基金资助项目

[†] 通信作者. Email: lich@xmu.edu.cn
2007-06-05 收到, 2007-07-11 定稿

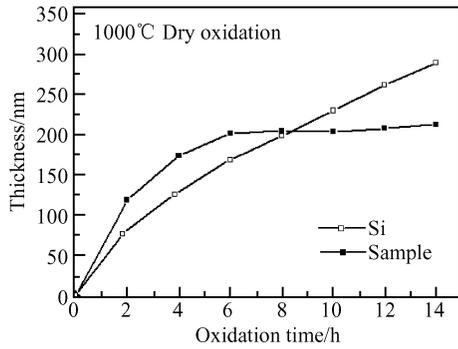


图 1 氧化厚度与氧化时间关系曲线

Fig.1 Oxide thickness as a function of oxidation time (Thickness values were determined by spectroscopic ellipsometry.)

谱 Ar^+ 离子刻蚀进行 Ge 组分深度剖析; SiGe 表层的弛豫度通过 Raman 光谱获得, 采用波长 $\lambda = 325\text{nm}$ 的氩镭激光器作激发源, 其在 SiGe 中的穿透深度约为 4nm; 利用原子力显微镜 (AFM, Quasent 公司 Q-Scope250 型号) 测试了样品表面粗糙度; 在去除表面氧化层后再用稀释的 Secco^[9] 位错坑腐蚀液腐蚀 15nm 的厚度, 利用光学显微镜观测穿透位错腐蚀坑, 估算出穿透位错密度。

3 结果与分析

3.1 氧化速率

氧化层厚度与氧化时间关系如图 1 所示. 图中同时画出了单晶 Si 陪片的氧化厚度. 在开始阶段, SiGe 样品的氧化速率明显快于单晶 Si 的氧化速率, 说明 Ge 的存在提高了氧化速率. 然而, 当 SiGe 样品氧化层厚度达到 210nm 时, 氧化层厚度增加非常缓慢, 氧化近乎停止. 目前对 SiGe 氧化饱和还没有一个合理的解释, 一种说法认为由于 SiO_2 界面存在一层非常薄的高 Ge 组分层, 在高温下被熔化成液相, 阻止了进一步的氧化^[10]. 另一种解释是由于氧化后 SiGe 层中的残余应力所导致的^[11]. 由于样品氧化后表面 Ge 组分小于 0.4, 因此可以排除由于富 Ge 层在 1000°C 下被熔化而阻止氧化进行的可能.

3.2 Ge 组分深度剖析

样品在氧化不同时间后, 利用 AES 进行 Ge 组分深度剖析, 结果如图 2 所示.

氧化时析出的 Ge 聚集在 SiO_2 与 SiGe 界面处, 随着氧化时间的增加, Ge 不断往下面的 SiGe 层扩散. 对于氧化 2, 4, 6 和 10h 样品的 Ge 组分最高值依次分别为 0.35, 0.38, 0.30 和 0.28. 氧化 2 和

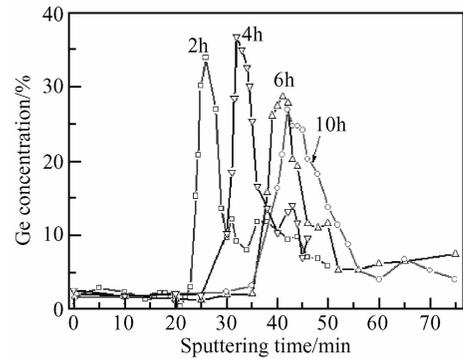
图 2 $\text{Si}_{0.88}\text{Ge}_{0.12}$ 样品 1000°C 氧化后 Ge 组分深度剖析

Fig.2 AES Ge depth profiles of sample oxidized at 1000°C for various oxidation times

4h 样品在界面处 Ge 组分陡峭增大, 而氧化 6 和 10h 样品的 Ge 组分增加较为缓慢且最高值较前二者低. 结合图 1 曲线, 氧化 2 和 4h 未达到饱和, 氧化仍继续进行, Ge 不断析出, 表面 Ge 组分仍在增加. 而氧化 6h 后开始出现饱和, Ge 析出量减少, 表面 Ge 组分降低; 当氧化时间继续增加, 氧化近乎停止, Ge 向下面的 SiGe 层扩散. 故干氧 6 和 10h 后表面 Ge 组分较氧化 2 和 4h 低.

从 Ar^+ 离子刻蚀的深度可以看出样品氧化 2 和 4h 后, 形成的 Ge 组分渐变的 SiGe 层的厚度均约为 32nm; 氧化 6h 后组分渐变 SiGe 层的厚度约为 45nm; 氧化 10h 后组分渐变 SiGe 层的厚度约为 65nm. 这与传统 Ge 组分渐变缓冲层制备方法要达到 0.3 的 Ge 组分所需的外延厚度 $3\mu\text{m}$ 相比小了很多.

3.3 弛豫度与组分分析

图 3 为氧化后样品去除表面氧化层后测得的 Raman 光谱. Raman 光谱是获得 SiGe 材料的 Ge 组分和薄膜应变的有效方法. 由于波长 325nm 激光在 SiGe 中穿透深度约为 4nm, 因此 Raman 谱表征的是 SiGe 表层的信息. 典型的 SiGe 薄膜的 Raman 谱包括类 Si 峰、类 Ge 峰、SiGe 峰, 分别对应 Si-Si, Ge-Ge, Si-Ge 光学声子振动模. 本实验测量中 Si-Si 模和 Si-Ge 模的位置随 Ge 组分和应力的变化敏感, 故采用 Si-Si 模和 Si-Ge 模进行计算. 其声子振动频率 $\omega_{\text{Si-Si}}$ 和 $\omega_{\text{Si-Ge}}$ 与 Ge 组分 x 以及平行于生长方向应变系数 ϵ_{\parallel} 存在如下关系^[12]:

$$\omega_{\text{Si-Si}} = 520.5 - 62x - 815\epsilon_{\parallel}$$

$$\omega_{\text{Si-Ge}} = 400.5 + 14.2x - 575\epsilon_{\parallel}$$

根据图 3 中 Raman 曲线的 Si-Si 峰和 Si-Ge 峰进行拟合得到 $\omega_{\text{Si-Si}}$ 和 $\omega_{\text{Si-Ge}}$, 并进行计算获得 x 和 ϵ_{\parallel} 分别列于表 1.

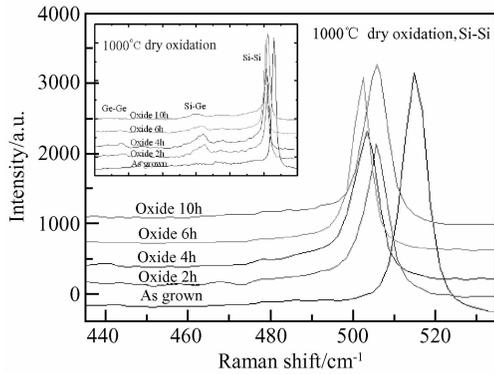


图 3 氧化前后样品的 Raman 光谱测试曲线

Fig.3 Raman ($\lambda = 325\text{nm}$) spectra for sample before and after dry oxidation at 1000°C for various oxidation times

SiGe 表层 Ge 组分分别为 0.32, 0.36, 0.31 和 0.26, 与 AES 测得的最高 Ge 组分基本一致; 平面应变与晶格常数的关系为 $\epsilon_{\parallel} = \frac{a_{\text{Si}} - a_{\text{SiGe}}}{a_{\text{SiGe}}}$, 其中 a_{Si} , a_{SiGe} 分别为 Si 的晶格常数和 SiGe 合金的平面晶格常数. 本文弛豫度定义为: $R = \frac{a_{\text{SiGe}} - a_{\text{Si}}}{a_{\text{SiGe}} - a_{\text{Si}}}$, 而没有应变的 SiGe 晶格常数与 Ge 组分 x 的关系则选取

$$a_{\text{SiGe}} = 5.4309 + 0.200326x + 0.02674x^2$$

对于氧化 2h 后的样品, 得到的弛豫度约为 45.4%. 而氧化 4h 后, 弛豫度为 65.3%, 表面 SiGe 层的组分与弛豫度均增大. 氧化 6h 后的样品 Ge 组分有所下降, 但其弛豫度仍在增大, 达到 98.5%. 随着氧化时间的增加, Ge 组分先增加, 后减小, 而弛豫度一直在增加, 表明在氧化过程中, 应变的弛豫不仅与 Ge 组分相关, 还与位错的产生和传播以及 Si-Ge 互扩散有关.

3.4 表面粗糙度和位错密度

氧化后的样品在去除表层 SiO_2 后, 进行 SiGe 表面形貌 AFM 测试. 如图 4 所示. 扫描范围为 $10\mu\text{m} \times 10\mu\text{m}$.

表面粗糙度由均方根粗糙度 (RMS) 表示, 氧化 2 和 4h 样品的表面粗糙度很小, 分别为 1.1 和

表 1 用 Raman 谱得到的不同氧化时间 SiGe 渐变层表面 Ge 组分和应变的数据

Table 1 Data of Ge composition and strain in the SiGe graded buffer layers obtained by Raman spectra for various oxidation time

氧化时间/h	$\omega_{\text{Si-Si}}$	$\omega_{\text{Si-Ge}}$	x	ϵ_{\parallel}
2	506.63	409.16	0.32	0.0071
4	502.91	408.55	0.36	0.0052
6	502.06	404.95	0.31	0.0002
10	505.51	404.57	0.26	0.0004

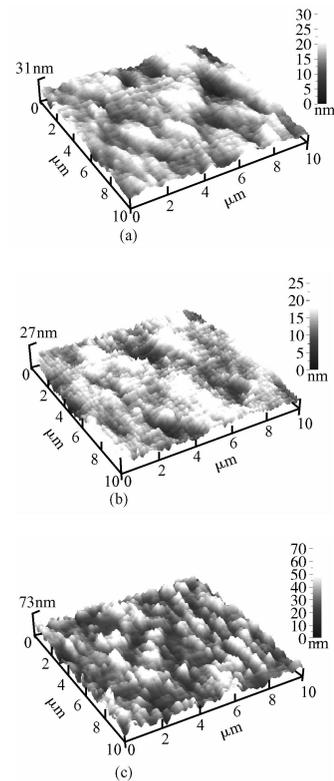


图 4 氧化后 SiGe 层表面的 AFM 三维图 (a)2h; (b)4h; (c) 6h

Fig.4 AFM images show the surface morphology of SiGe films after oxidized for 2h (a), 4h (b) and 6h (c)

1.9nm, 失配位错平面分布布纹非常清晰, 氧化 6h 后, 样品表面粗糙度增大到 3.4nm. 为了进一步研究失配位错的变化和穿透位错的产生, 分别将氧化的样品在去掉表层 SiO_2 后再用稀释的 Secco 腐蚀液漂去 15nm 厚的表面层以进行缺陷的观察. 对氧化 2 和 4h 的样品, 得到的穿透位错密度均约为 $5.5 \times 10^4 \text{cm}^{-2}$; 而氧化 6h 后, 样品的穿透位错密度增加到 $1.2 \times 10^5 \text{cm}^{-2}$. 表明氧化 2 和 4h 时氧化未达到饱和, 应力的释放主要以失配位错的产生和传播为主, 与失配位错线相关的平面分布布纹长而清晰, 表面平整, 粗糙度小; 当氧化时间增加至 6h 后氧化已达到饱和, 应力转由表面起伏和穿透位错的产生以及 Si-Ge 互扩散来释放. 由于在氧化过程中应变弛豫是一个复杂的过程, 需要做进一步的研究.

4 结论

本文通过 1000°C 干法氧化组分均匀的应变 $\text{Si}_{0.88}\text{Ge}_{0.12}$ 层, 制备出位错密小于 $1.2 \times 10^5 \text{cm}^{-2}$, 表面粗糙度为 3.4nm, 表面 Ge 组分达 0.3 的 SiGe 弛豫缓冲层. 通过对不同氧化时间的样品进行对比分

析表明:在氧化起始阶段,高 Ge 组分的 SiGe 层应力释放是以失配位错的产生和传播为主要机制;当氧化时间增长后,则是通过穿透位错的产生和表面起伏以及 Si-Ge 互扩散来释放应力。

参考文献

- [1] Tezuka T, Sugiyama N, Takagi S. Fabrication of strained Si on an ultrathin SiGe-on-insulator virtual substrate with a high-Ge fraction. *Appl Phys Lett*, 2001, 79: 1798
- [2] Colace L, Masini G, Assanto G, et al. Efficient high-speed near-infrared Ge photodetectors integrated on Si substrates. *Appl Phys Lett*, 2000, 76: 1231
- [3] Grutzmacher D. Si/SiGe quantum cascade structures. *International Conference on Molecular Beam Epitaxy*, 2002
- [4] Fitzgerald E A, Xie Y H, Green M L, et al. Totally relaxed $\text{Ge}_x\text{Si}_{1-x}$ layers with low threading dislocation densities grown on Si substrates. *Appl Phys Lett*, 1991, 59: 811
- [5] Linder K K, Zhang F C, Rich J S, et al. Reduction of dislocation density in mismatched SiGe/Si using a low-temperature Si buffer layer. *Appl Phys Lett*, 1997, 70: 3224
- [6] Hekberg P E, Zhang S L, Heurle M F, et al. Oxidation of silicon-germanium alloys: 1 An experimental study. *J Appl Phys*, 1997, 82(11): 5773
- [7] Min B G, Pae Y H, Jun K S, et al. Formation of a Ge-rich layer during the oxidation of strained $\text{Si}_{1-x}\text{Ge}_x$. *J Appl Phys*, 2006, 100: 016102
- [8] Di Z F, Zhang M, Liu W L, et al. Relaxed SiGe-on-insulator fabricated by dry oxidation of sandwiched Si/SiGe/Si structure. *Mater Sci Eng B*, 2005, 124: 153
- [9] Schimmel D G. A comparison of chemical etches for revealing(100) silicon crystal defects. *J Electrochem Soc*, 1976, 123(5): 734.
- [10] Shimura T, Shimizu M, Horiuchi S, et al. Self-limiting oxidation of SiGe alloy on Silicon-on-insulator wafers. *Appl Phys Lett*, 2006, 89: 111923
- [11] Balakumar S, Peng S, Hoe K M, et al. Fabrication of thick SiGe on insulator ($\text{Si}_{0.2}\text{Ge}_{0.8}\text{OI}$) by condensation of SiGe/Si superlattice grown on Si on insulator. *Appl Phys Lett*, 2007, 90(19): 192113
- [12] Groenen J, Carles R, Christiansen S, et al. Phonons as probes in self-organized SiGe islands. *Appl Phys Lett*, 1997, 71(26): 3856

Preparation and Characterization of a SiGe Buffer Layer by Dry Oxidation*

Cai Kunhuang, Zhang Yong, Li Cheng[†], Lai Hongkai, and Chen Songyan

(Semiconductor Photonics Research Center, Department of Physics, Xiamen University, Xiamen 361005, China)

Abstract: An ultra-low dislocation density of $1.2 \times 10^5 \text{ cm}^{-2}$, 95% strain relaxed, compositionally graded SiGe layer formed by dry oxidizing the strained $\text{Si}_{0.88}\text{Ge}_{0.12}$ alloy on Si (100) substrates at 1000°C was prepared. By comparing samples with various oxidation times, the relaxation mechanisms of the strained SiGe layers during the oxidation processes were analyzed.

Key words: oxidation; SiGe buffer layer; dislocation

PACC: 8160; 7360F; 3320F

Article ID: 0253-4177(2007)12-1937-04

* Project supported by the National Natural Science Foundation of China (Nos. 60676027, 50672079, 60336010), the Key Projects for Science and Technology of Fujian Province (No. 2006H0036), and the Scientific Research Foundation for the Returned Overseas Chinese Scholars of the Ministry of Education of China

[†] Corresponding author. Email: lich@xmu.edu.cn

Received 5 June 2007, revised manuscript received 11 July 2007

©2007 Chinese Institute of Electronics