

GaAs 基 E/D PHEMT 技术单片集成微波开关及其逻辑控制电路*

黎 明[†] 张海英 徐静波 付晓君

(中国科学院微电子研究所, 北京 100029)

摘要: 利用 GaAs 基 E/D PHEMT 技术单片集成微波开关及其逻辑控制电路的制作工艺和设计方法, 采用 $0.8\mu\text{m}$ GaAs E/D PHEMT 工艺, 制备出性能良好的解码器功能内置的 DC~10GHz SPDT MMIC, 基本实现逻辑电路与开关电路的集成. 开关电路在 DC~10GHz 内插入损耗小于 1.6dB, 隔离度大于 24dB; 整个电路只需要 1 位控制信号, 有效地减少了开关电路的控制端口数目, 节省了芯片面积, 为 GaAs 多功能电路的研究奠定了基础.

关键词: 增强/耗尽型 PHEMT; 逻辑控制电路; 单刀双掷开关 (SPDT); 反相器

EEACC: 1350; 2560S

中图分类号: TN386

文献标识码: A

文章编号: 0253-4177(2008)09-1823-04

1 引言

近年来, 由于与常规的 PIN 和 FET 开关相比, GaAs PHEMT MMIC 开关具有易于集成、功耗较低、偏置网络简单、驱动电路功率小, 且具有宽带特性和大的功率容量等优点^[1~3], 在微波系统中得到了广泛的应用. 而这其中, E/D HEMT 技术的微波开关虽然出现得比较晚, 但由于其具有独特的优势, 在节省芯片面积、降低成本方面^[4]也受到国际上广泛关注. 如文献[5]所提及的多波段微波开关, 该开关为了满足手机收发电路切换及 GSM 和 UMTS 等频段间转换, 设计为单刀 7 掷开关 (SP7T). 这意味着至少需要 7 位控制信号才能保证开关正常工作, 如果逻辑控制电路解码器与开关仍是分立的芯片, 电路间的引线将会异常复杂, 过多的焊盘会浪费大部分芯片面积. 对于要求体积小、成本低的手机等系统来说是不合适的. 因此, 采用 E/D PHEMT 技术, 将解码器内置于开关电路, 实现逻辑电路与微波开关集成, 有效减少电压控制端口数目, 对于简化电路、节省芯片面积是非常必要的.

目前, 国际上采用 E/D PHEMT 技术进行开关电路的研制已有报道^[6], 但国内并无这方面的介绍. 在本文中, 作者尝试采用 GaAs $0.8\mu\text{m}$ E/D PHEMT 工艺对单片集成逻辑电路与 SPDT 开关电路进行研究, 制备出了性能良好的 DC~10GHz SPDT MMIC, 成功地将解码器的功能内置于微波开关芯片内. 整个电路只需要 1 位控制信号, 有效减少了 SPDT 电路的控制端口数目, 节省了芯片面积, 适用于要求体积小、成本低的手机等系统.

2 工艺

实验所采用的外延材料为新加坡 MBE 100mm 外延片, 图 1 为采用中国科学院微电子研究所 $0.8\mu\text{m}$ GaAs E/D PHEMT 工艺制备出的器件横截面示意图, 采用不同的势垒层形成增强型和耗尽型 PHEMT 器件异质结构, AlGaAs 作为增强型势垒层, InGaP 作为耗尽型势垒层, 最上面的帽层采用重掺杂的 n^+ GaAs 来形成良好的欧姆接触, 采用 6 层 Ni/Ge/Au/Ge/Ni/Au 结构作为欧姆接触金属, InGaAs 为沟道层, 采用 Ti/Pt/Au 作为栅极金属与沟道形成肖特基势垒.

首先采用湿法腐蚀形成隔离台面, 接着光刻源漏, 蒸发 Ti/Pt/Au 作为源漏金属, 在高温下合金形成良好欧姆接触, 采用分步栅技术^[7]进行栅极制备, 分别蒸发 Pt/Ti/Pt/Au 和 Ti/Pt/Au 为增强和耗尽型栅极金属,

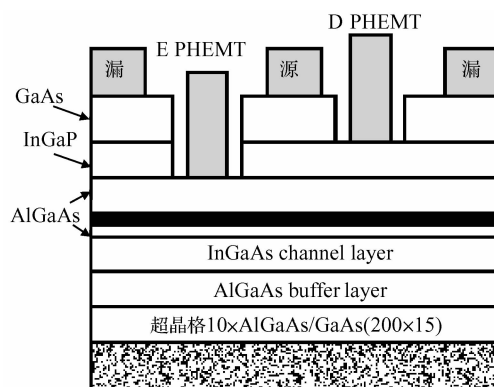


图 1 E/D PHEMT 剖面图

Fig.1 Cross-section of E/D-mode PHEMT

* 国家重点基础研究发展规划资助项目(批准号:2002CB311901)

[†] 通信作者. Email: liming@ime.ac.cn

2008-01-29 收到, 2008-04-02 定稿

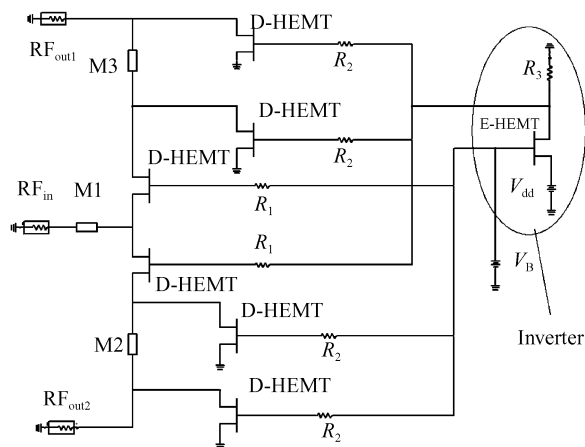


图 2 单刀双掷开关(SPDT MMIC)原理图

Fig.2 Schematic diagram of a SPDT switch

常规剥离形成金属图形,然后溅射 NiCr 电阻,再沉积 SiN 介质作为保护,最后蒸发二次金属 Ti/Au 形成电路.最后制作成功的增强型(耗尽型)PHEMT 的阈值电压、非本征跨导、最大饱和漏电流密度、电流增益截止频率、最高振荡频率分别为 0.1V(-0.5V),330mS/mm(260mS/mm),245mA/mm(255mA/mm),14.9GHz(14.5GHz)和 18GHz(20GHz)^[8],证明 E/D 型器件直流及射频性能良好,适用于开关电路的制作.

3 SPDT MMIC 设计与制作

图 2 所示为作者采用 E/D PHEMT 技术设计的集成单刀双掷开关 MMIC 的电路图,开关电路仍为串并式电路结构,整个电路由 6 个耗尽型的 GaAs PHEMT 和 1 个增强型 PHEMT 构成.为了减小开关插损,耗尽型 PHEMT 采用 4 栅指结构,总栅宽 200 μ m,同时分别设计了阻值为 1200 Ω 的金属膜电阻 R_1 和阻值为 900 Ω 的 R_2 作为栅偏置电阻.采用图中所示的 M1, M2, M3 微带结构对输入输出进行匹配,减小回波损耗.

图中右端为逻辑电路中最基本的逻辑单元——反相器,采用 DCFL(直接耦合晶体管逻辑)结构^[9],由基本的 E/R 反相器改造而成,单指增强型 GaAs PHEMT,栅长 0.8 μ m,栅宽 30 μ m,采用阻值为 900 Ω 的金属膜电阻 R_3 作为栅偏置电阻.由于耗尽型 PHEMT 构成的开关电路电平为负值,而常规反相器逻辑电平为正值,电平不相容.为解决上述问题,将增强型器件漏极接地置 0V,源极固定为 $V_{dd} = -3V$,构成 0V, -3V 的高低电平结构,从而完成电平相容.

从图中可以看出,整个电路只需要 1 位控制信号 V_B 即可对开关电路进行操控,当 $V_B = -3V$ 时, RF_{in} 输入, RF_{out1} 输出,当 $V_B = 0V$ 时, RF_{in} 输入, RF_{out2} 输出.

用 Agilent 公司的 ADS 软件对电路进行仿真,可求得整个 SPDT 开关电路小信号工作时的 S 参数.仿真的结果如图 3 所示,图中的 S_{21} 是开关的隔离度,而 S_{31} 表示插损.

由图可见,开关在 10GHz 频点隔离度为

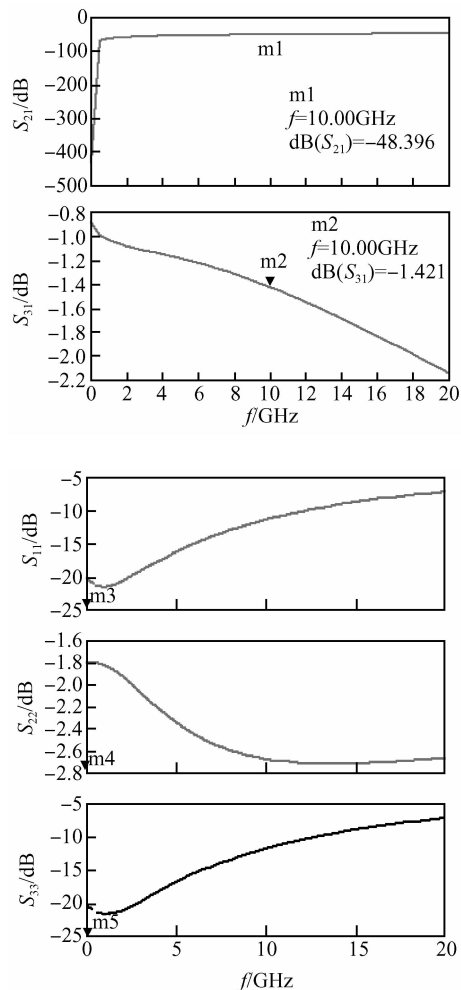


图 3 SPDT 开关电路仿真图

Fig.3 Simulation of a SPDT switch

48.396dB,插损为 1.421dB.隔离度和插损在 DC~10GHz 一直保持较好的特性,而微波信号输入端口和输出端口的回波损耗 S_{11} , S_{33} 在 10GHz 频点也小于 -12dB.

采用中科院微电子研究所 1.0 μ m GaAs E/D PHEMT 工艺制备出的 MMIC 芯片照片如图 4 所示,芯片尺寸为 1mm \times 0.6mm.

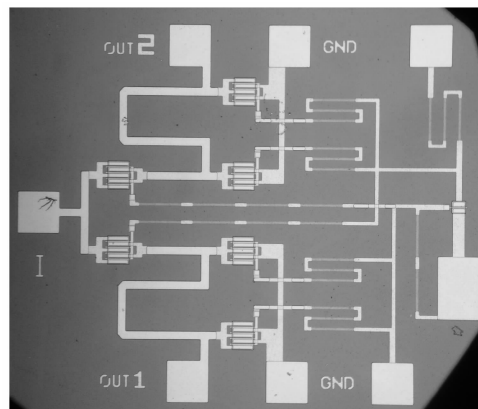


图 4 单刀双掷开关集成反相器显微照片

Fig.4 Microphotograph of the SPDT MMIC

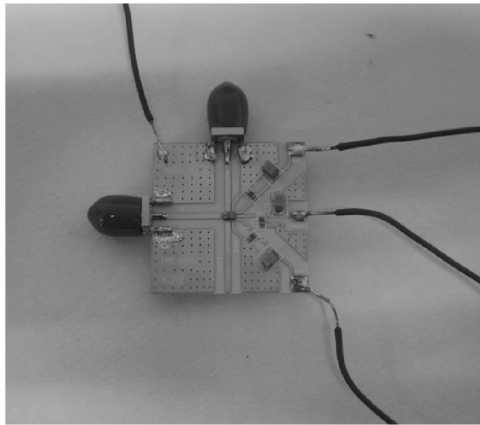


图5 SPDT 开关 PCB 测试模块

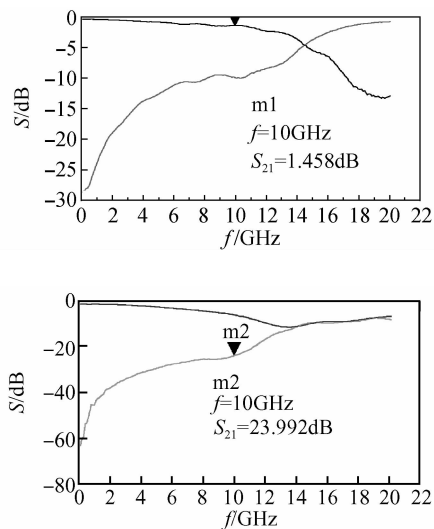
Fig.5 PCB module of SPDT switch

4 测试结果与分析

为了对芯片进行测试,设计了 PCB 板,将芯片焊接在 PCB 板中央的焊盘上,采用超声波球焊的方法用金丝将芯片内的各个端口与 PCB 板上的引线连接起来. PCB 板上传输射频信号的引线采用特征阻抗 50Ω 的微波带线,并与 SMA 接头相连,以便于使用矢量网络分析仪测量电路的 S 参数.图 5 为芯片焊接在 PCB 以后的照片.

采用 HP8510C 网络分析仪对该 SPDT MMIC 进行测试,高电平为 $0V$,低电平为 $-3V$,将测试所得数据导入 ADS 两端口网络得到如图 6 所示的结果.

从图 6 可以看出,制成的 E/D 型单刀双掷开关电路在 $DC\sim 10GHz$ 内插入损耗小于 $1.6dB$,隔离度大于 $24dB$,还算是一个可以接受的值,而在 X 波段中心频率 $10GHz$,插损为 $1.458dB$,隔离度为 $23.992dB$,微波信号输入端口和输出端口的回波损耗在 $10GHz$ 频点也小

图6 单刀双掷开关+反相器的插损($V_B = -3V$)和隔离度($V_B = 0V$)Fig.6 SPDT+inverter loss ($V_B = -3V$) and isolation ($V_B = 0V$)

于 $-15dB$.从测试结果可以看出,由于 PCB 板及 SMA 接头均会引入一定损耗,因此测试获得的插入损耗值将会比电路仿真指标略高;而在测试中,由于芯片背面接地线的电感效应,输入射频信号可以通过传输线或器件与背面金属构成的电容耦合到输出端,直接导致开关 MMIC 的隔离度下降.整个测试结果和仿真结果基本吻合,当 V_B 为低电平($-3V$)时, RF_{in} 输入, RF_{out1} 输出;当 V_B 为高电平($0V$)时, RF_{in} 输入, RF_{out2} 输出.这说明开关在反相器的控制下正常工作,该实验电路成功实现了设计功能,基本实现逻辑电路与开关电路的集成.

5 结论

利用 $0.8\mu m$ GaAs E/D PHEMT 工艺,研制成功单刀双掷开关 MMIC 及其开关集成逻辑控制电路(单刀双掷开关+反相器),开关电路在 $DC\sim 10GHz$ 内插入损耗小于 $1.6dB$,隔离度大于 $24dB$,基本实现逻辑电路与开关电路的集成,还需要进一步尝试.整个电路只需要 1 位控制信号,为减少开关电路的控制端口数目,节省芯片面积提出了一种有效的解决办法,可用于要求体积小、成本低的手机等系统.

参考文献

- [1] Masuda M, Ohbata N, Ishiuchi H, et al. High power heterojunction GaAs switch IC with P_{1dB} of more than $38dBm$ for GSM application. IEEE GaAs IC Symposium Digest, 1998:229
- [2] Narayama A, Mmeshima M N. Low-insertion-loss DP3T MMIC switch for dual-band cellular phones. IEEE J Solid-State Circuits, 1999,34(8):1051
- [3] Makioka S, Anda Y, Miyatsuji K, et al. Super self-aligned GaAs RF switch IC with $0.25dB$ extremely low insertion loss for mobile communication systems. IEEE Trans Electron Device, 2001, 48(8):1510
- [4] Tosaka H, Fujii T, Miyakoshi K. An antenna switch MMIC using E/D mode p-HEMT for GSM/DCS/PCS/WCDMA bands application. 2003 IEEE Radio Frequency Integrated Circuits Symposium, 2003:518
- [5] Hower P L, Bechtel N G. Current saturation and small signal characteristics of GaAs field-effect transistors. IEEE Trans Electron Devices, 1973, ED-20:1213
- [6] Tsutsumi T, Kawaoka Y, Katamata T. A single-chip PHS front-end MMIC with a true single $+3V$ voltage supply. IEEE Radio Frequency Integrated Circuits Symposium, 1998:105
- [7] Li Haiou, Zhang Haiying, Yin Junjian, et al. Monolithic integration of InGaP/AlGaAs/InGaAs enhancement/depletion-mode PHEMTs. Chinese Journal of Semiconductors, 2005, 26(12):2281
- [8] Xu Jingbo, Zhang Haiying, Yin Junjian, et al. Monolithic integration of $0.8\mu m$ gate-length GaAs-based InGaP/AlGaAs/InGaAs enhancement- and depletion-mode PHEMTs. Chinese Journal of Semiconductors, 2007, 28(9):1424 (in Chinese) [徐静波, 张海英, 尹军舰, 等. 单片集成 $0.8\mu m$ 栅长 GaAs 基 InGaP/AlGaAs/InGaAs 增强/耗尽型匹配高电子迁移率晶体管. 半导体学报, 2007, 28(9):1424]
- [9] Chan Y J, Yang M T. Enhancement and depletion-mode AlGaAs/In_{0.15}Ga_{0.85}As HEMTs fabricated by selective ion implantation. Electron Lett, 1993, 29(25):2220

Monolithic Integrated Switches and Logic Control Circuits with E/D-Mode GaAs PHEMTs*

Li Ming[†], Zhang Haiying, Xu Jingbo, and Fu Xiaojun

(*Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China*)

Abstract: This paper introduces the fabrication process and circuit design method for microwave monolithic integrated GaAs PHEMT switches and logic control circuits. Using 0.8 μ m GaAs E/D PHEMT technology, an integrated SPDT switch MMIC is fabricated. In the DC~10GHz, the insertion loss is less than 1.6dB, and the isolation is greater than 24dB. The logic circuits are integrated with the switch circuit successfully. The whole circuit only needs one control signal for voltage, reducing the port number of control circuit switches and saving chip area.

Key words: E/D PHEMT; logic control circuits; SPDT; inverter

EEACC: 1350; 2560S

Article ID: 0253-4177(2008)09-1823-04

* Project supported by the State Key Development Program for Basic Research of China (No.2002CB311901)

[†] Corresponding author. Email: liming@ime.ac.cn

Received 29 January 2008, revised manuscript received 2 April 2008

©2008 Chinese Institute of Electronics