

一种具有省电模式的 CMOS 反激式 PWM 控制器*

朱樟明[†] 杨银堂

(西安电子科技大学微电子研究所, 西安 710071)

摘要: 基于 SinoMOS 1 μ m 40V CMOS 工艺设计了一种具有省电模式的 CMOS 反激式 PWM 控制器, 其 PWM 振荡器具有变频模式和间歇模式, 使得整个 PWM 控制器系统能随负载的变轻而线性降低开关频率, 并在空载状态下进入间歇模式. 仿真和测试结果显示具有省电模式 PWM 控制器的正常工作 PWM 频率为 65~66kHz, 无负载时的 PWM 频率为 21.7kHz, 启动电流为 17~18 μ A, 正常工作电流为 3.5~4.0mA, 有效芯片面积为 2.06mm \times 1.55mm, 能直接实现低功耗的电源系统.

关键词: 反激式控制器; 脉冲宽度调制; 变频模式; 间歇模式; 互补金属氧化物半导体; 低功耗

EEACC: 2570A

中图分类号: TN402

文献标识码: A

文章编号: 0253-4177(2008)11-2275-06

1 引言

随着电子技术的发展, 各种电子系统对低功耗的要求越来越高, 其中降低电源待机功耗已成为目前最明确的低功耗指标. 目前欧美针对空载时的电源损耗都做出了严格的规定: 欧洲经济协会(EEC)专门对不同的额定瓦数下的损耗提出了明确的指标, 如从 2005 年 1 月 1 日起, 输入功率为 15~50W 电源系统的待机功耗必须小于 0.5W; 美国从 2001 年 7 月起就规定政府机构不得购买待机功耗超过 1W 的电器产品, 所以低待机功耗电源转换器已成为电源转换器的设计方向^[1~4].

对于反激式(fly back)PWM 控制器, 主要的功耗包括传导损失(conduction loss)、切换损失(switching loss)以及控制电路自身的消耗, 这些损耗都与开关频率有很大的关系. 较高的开关频率可以降低转换器对储能元件(电感与电容)大小的要求, 但是当负载减轻时, 采用相同的开关频率只会减小实功和视在功的比值, 所以在相同条件下降低开关频率就可以有效地提高实功的效率, 由此希望转换器的开关频率能随负载的变化而变化, 以便最大限度地降低功耗^[4~8].

目前已有多种变频方法应用到电源管理集成电路上^[1~8], 其中以 PWM 和 PFM 双模调制技术为主, 但是都应用 DC/C 转换器集成电路设计, 而没有应用于 AC/DC 转换的 PWM 控制器集成电路. PWM 和 PFM 双模调制技术是根据明确的负载点, 由内部电路负责 PWM 和 PFM 调制模式的切换, 保障重载和轻载的转换效率, 主要用于 DC/DC 转换器设计. 本文所采用的变频技术包括截止时间调制技术及间歇模式技术, 主要用于 AC/DC 转换器设计, 而且适于 CMOS 工艺实现. 截止时间调制技术的主要思想是: 当负载减轻时, 相应

地增大转换器的关断时间, 以此降低开关频率. 由于是逐周期的调整脉宽, 电路的动态响应能力可得到进一步的提高, 本文称该模式为变频模式. 由于转换器芯片的输出脉冲与其内部振荡器产生的锯齿波信号相对应, 因此对于电容充放电式振荡器, 可通过改变振荡器的放电电流来调整锯齿波的频率, 进而控制转换器输出脉冲的关断时间. 间歇模式的原理是: 在空载情况下, 关断转换器输出, 只依靠变压器储存的能量维持负载端工作, 当能量下降到一定值时, 再启动转换器为变压器补充能量, 之后再次关断转换器输出. 这样既降低了待机功耗, 又使系统能及时响应负载端的变化.

2 系统结构

图 1 为具有低待机功耗的高集成度 CMOS 反激式 PWM 控制器, 具有以下一些特点和功能: 变频模式、间歇模式、低启动电流、前沿消隐、同步斜率补偿、输出功率限制点稳定、PWM 频率可编程、过压保护、过温保护及欠压锁定等.

为了减少待机功耗, 在轻载条件下, 可以通过调节关断时间来线性减小 PWM 开关频率; 在空载条件下, 进入间歇模式工作, 完全关断 PWM 输出, 在 V_{DD} 降至欠压锁定值之前输出重新启动. 由于整个系统属于峰值电流模式控制型, 所以为了保持峰值电流模式控制的稳定性, 设计有同步斜率补偿电路. 为了保证在交流输入电压为 90~264 V_{AC} 的范围内输出功率限制点恒定不变, 将功率限制阈值电压设计成随输入电压 V_{IN} 变化的值. 由于每次功率 MOSFET 打开时敏感电阻上都会出现上电尖峰. 为防止开关脉冲过早地被关断, 设计有前沿消隐电路, 产生 360ns 的前沿空白时间.

V_{IN} 为芯片的启动输入端, 通过上拉电阻被上拉至

* 国家自然科学基金(批准号: 60676009, 60776034), 教育部博士点基金(批准号: 20050701015)和国家杰出青年科学基金(批准号: 60725415)资助项目

[†] 通信作者. Email: zmyh@263.net

2008-05-06 收到, 2008-07-19 定稿

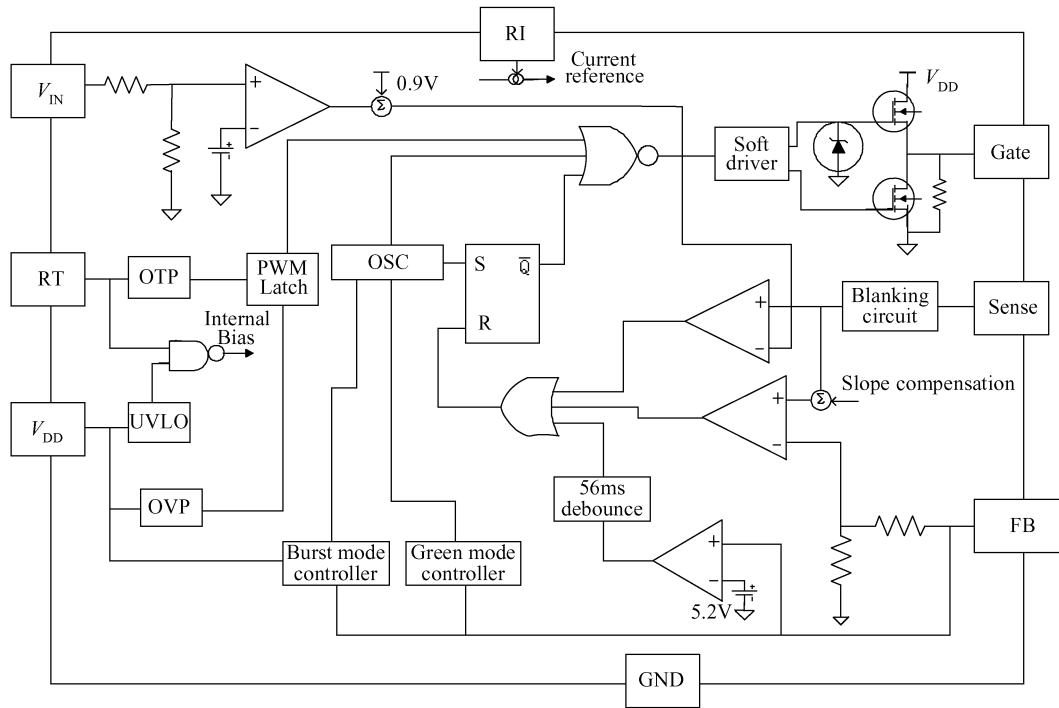


图 1 PWM 控制器系统结构图

Fig.1 PWM controller system block diagram

整流输出的线电压;在正常工作状态下,该脚还用于检测线电压,以补偿输出功率限制点,使得在 $90\sim 264\text{V}_{AC}$ 输入范围内,功率限制点保持不变.FB 为反馈端,通过光耦来反馈负载的大小,负载变轻时,FB 电压降低,反之,FB 电压升高.该管脚的信号和管脚 Sense 的感应信号决定了 PWM 信号的占空比.RI 为基准设置端,通过一个电阻接地,可以为反激式 PWM 控制器提供一个稳定的电流源.该电流为一内部电容充电,决定了开关频率.RT 为温度检测端,用于过热保护.该脚通过一个具有负温度系数的热敏电阻接地.温度升高时,热敏电阻阻抗变低,当 RT 脚的电压低于 1.05V 时,PWM 输出将被关断.Sense 为电流检测端,电流检测电阻上的电压用于电流模式控制和周期性电流限制.Gate 为输出驱动端,为功率 MOSFET 管提供图腾柱输出驱动.利用软驱动波形来改善 EMI 特性.

3 关键子电路设计

3.1 具有省电模式的 PWM 振荡器

根据省电模式的设计要求,提出如下的电路结构:在正常负载条件下,振荡器提供固定的足够高的切换频率 $f_{s,\text{normal}}$ (为符合 EMI 检测和降低开发成本,其二次谐波应小于 150kHz).当负载减轻时,振荡器进入变频模式,即频率应随负载的变化而线性变化(最低频率 $f_{s,\text{green}}$ 应不低于音频的工作范围),当负载继续降低至空载,振荡器将进入间歇模式.

负载的状态可通过光耦合器得到,原理如图 2 所示,将光耦合器的反馈电流 I_{FB} 与集成电路内部固定电

流 I_A 做适当比例的耦合得到反馈电流 I_{FB} ,再通过电阻转换为反馈电压 V_{FB} ,进入电源集成芯片系统.当负载增大时,负载端输出电流增加,则反馈电流 I_{FB} 减少,反馈电压 V_{FB} 增加,使得 PWM 工作频率增加;当负载降低时,输出电流减少,则反馈电流 I_{FB} 增加,反馈电压 V_{FB} 减少,使得 PWM 工作频率减少.以 PC-817 为例,当 V_{FB} 大于 2.1V 时,负载端为满载状态,振荡器工作在最大频率;当 V_{FB} 介于 $1.6\sim 2.1\text{V}$ 之间时为轻载状态,振荡器工作在变频模式;当小于 1.6V 后为空载状态,振荡器工作在间歇模式.

图 3 为 PWM 振荡器电路原理图,其中电流源 I_3 用来产生充电电流 I_C ; I_1, I_2 则分别用于限制变频模式和间歇模式下放电电流的最大值,从而控制其对应的最高开关频率值.放电电流 I_{DIS} 由两路电流按比例镜像产生,一路是由变频模式下的电流 I_{green} 得到,另一路是由间歇模式下的电流 I_{burst} 得到.由于这两种模式不会同时工作,所以 I_{green} 和 I_{burst} 不会相互影响.当 I_{green} 或 I_{burst} 的

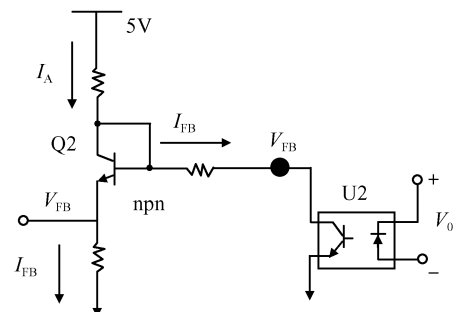


图 2 反馈输入电路

Fig.2 Feedback input circuit

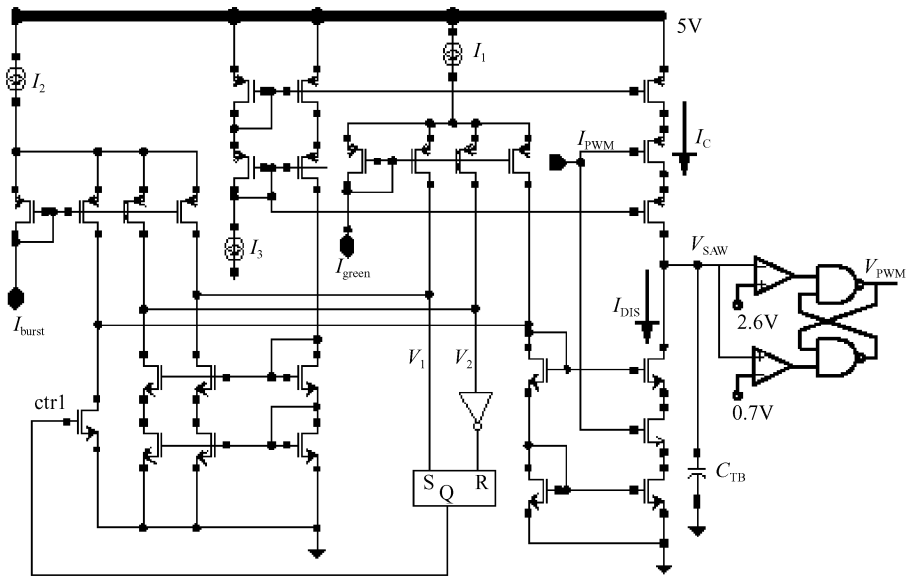


图 3 CMOS 振荡器原理图
Fig.3 CMOS oscillator principle graph

比例电流 I_{DIS} 小于 $I_{DIS.min}$ (该电流对应振荡器以最低频率振荡时的放电电流值) 时, V_1 和 V_2 的电压值会变低并将 $ctrl$ 电平置高来关断放电通路, 从而限制了振荡器的低频范围。

设 $f_{S.normal}$ 为振荡器最高频率, $f_{S.green}$ 为振荡器最低频率, $V_{SAW.HI}$ 和 $V_{SAW.LO}$ 分别为锯齿波的上下限电压, 充电电流为 I_C 。

锯齿波导通时间与充电电流的关系为:

$$t_{on} = \frac{C_{TB}(V_{SAW.HI} - V_{SAW.LO})}{I_C} \quad (1)$$

截止时间与放电电流的关系为:

$$t_{off.normal} = \frac{C_{TB}(V_{SAW.HI} - V_{SAW.LO})}{I_{DIS.max}} \quad (2)$$

$$t_{off.green} = \frac{C_{TB}(V_{SAW.HI} - V_{SAW.LO})}{I_{DIS.min}} \quad (3)$$

根据以上公式, 可以求出电容 C_{TB} 的大小及最大放电电流 $I_{DIS.max}$ 和最小放电电流 $I_{DIS.min}$ 的值, 进而可推导出 I_{green} 和 I_{DIS} 的比例关系, 以及 I_{DIS} 和 I_{burst} 的比例关系。

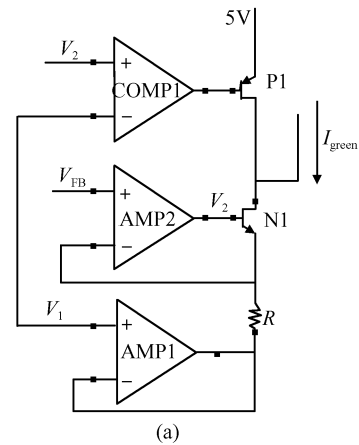
3.2 放电电流控制单元

利用线性电源电路结构将反馈电压 V_{FB} 转换为与负载的状态成线性关系的电流 I_{green} , 如图 4(a) 所示。当 V_{FB} 减小时, N1 管的导通能力减弱, 使得 I_{green} 电流降低, 最终减小振荡器的放电电流。

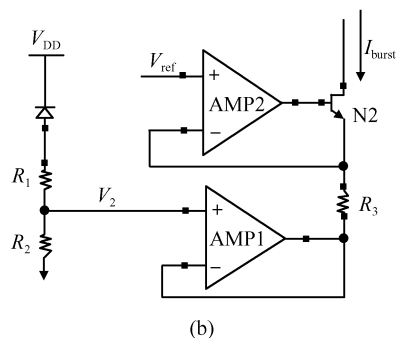
由于 V_{FB} 变化范围较小而此处又要求高的灵敏度, 所以运放 AMP2 采用折叠共源共栅结构, 一方面保证有较高的增益, 另一方面通过提高输出阻抗使得 N1 管漏极电压的变化对源极电压的影响减小, 提高电流 I_{green} 与 V_{FB} 的线性关系。

V_1 为芯片内部一基准电压, 其大小要求比 $V_{FB} = 1.6V$ 时对应的 V_{FB} 值略低一点。这是由于当 $V_{FB} = 1.6V$ 时, 要求 V_{FB} 与 V_1 有一定的电压差值以产生足够

大的 I_{green} , 保证振荡器以最低临界频率振荡。而当 V_{FB} 继续降低时, 比较器 COMP1 会将 N1 管的漏极电压拉至最高电位从而关断 I_{green} , 使得 V_{FB} 电压须回升到 $1.6V$ 时才能产生 I_{green} , 既可提高 FB 端引脚的抗干扰能力, 又进一步降低芯片自身的功耗损失。



(a)



(b)

图 4 放电电流控制单元 (a) 变频模式控制电路; (b) 间歇模式控制电路

Fig.4 Discharge current controllers (a) Frequency conversion-mode controller; (b) Burst-mode controller

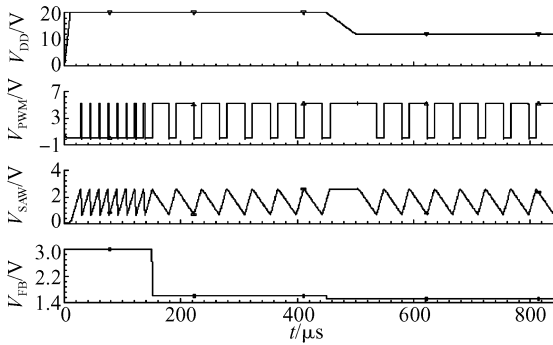


图 5 PWM 振荡器输出仿真波形

Fig. 5 PWM oscillator output simulating waves

间歇模式的控制与变频模式类似,如图 4(b)所示,当 V_{DD} 电压低于一定值后, R_3 电阻上产生压降, N2 管导通产生电流 I_{burst} , 振荡器开始工作,并随着 V_{DD} 下降而线性增高频率,当 V_{DD} 电压回升足够高后 N2 管将关断,使振荡器停止工作.

4 仿真与测试结果

基于 SinoMOS $1\mu\text{m}$ 40V CMOS 工艺 BSIM3V3 Spice 模型,在 Cadence 环境下,使用 Hspice 对电路进行了仿真.图 5 所示为 FB 端电压取不同值时 PWM 锯齿波的波形.其中在 V_{FB} 大于 2.1V 时,锯齿波的频率保持在 65kHz;当 V_{FB} 小于 2.1V 后,锯齿波频率随之下降,最低保持在 22.5kHz;当 V_{FB} 小于 1.6V 后,振荡器停止工作, V_{DD} 电压随之开始下降,在 V_{DD} 降至 12V 时,锯齿波以 22.5kHz 频率起振.图 6 为集成具有省电模式的 CMOS 振荡器电路的反激式 PWM 控制器芯片显微照片,有效芯片面积为 $2.06\text{mm} \times 1.55\text{mm}$.图 7 为芯片在不同负载条件下的开关输出波形,比较其波形频率与仿真结果,可以看出该振荡器工作稳定,无负载时的 PWM 频率为 21.7kHz,达到了省电模式的要求.

图 7 为 PWM 控制器的系统验证图,其中 U1 为作者所设计的 PWM 控制器芯片,芯片 FB 端直接与光耦

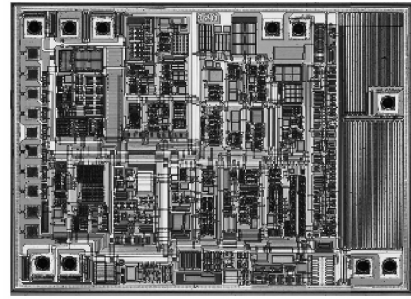


图 6 绿色节能 AC/DC 转换器芯片显微照片

Fig. 6 Micro-photo of the green power AC/DC converter

反馈端相连,反馈负载的大小,从而改变相应的工作模式,测试波形如图 8 所示.图 7 的系统在 50Hz 交流 220V 输入,输出电压为直流 12V,额定 2.5A 输出电流时,转换效率为 85.2%,输出建立时间为 10ms,线性调整率小于 1%,负载调整率小于 5%,输出电压纹波小于 50mV,无负载的功耗小于 0.3W,远低于国际能源署 2006 年所提出的待机功耗小于 1W 的标准,也符合美国环保署(EPA)用于单电压外部 AC/DC 电源的能源之星节能标准(待机功耗小于 0.5W),符合欧洲的蓝天使节能标准(待机功耗小于 0.3W).

图 9 为 $V_{DD} = 20\text{V}$, V_{FB} 大于 2.1V 时, PWM 频率的温度特性,在 $-40 \sim 125^\circ\text{C}$ 温度范围内, PWM 频率在 65~66kHz,基本不受温度的影响.图 10 为电源电流的温度特性,其中图 10(a)为启动电流的温度特性,在 $-40 \sim 125^\circ\text{C}$ 温度范围内,启动电流基本在 $17 \sim 18\mu\text{A}$,基本不受温度的影响,也完全符合低功耗的要求;图 10(b)为正常工作电流的温度特性,在 $-40 \sim 125^\circ\text{C}$ 温度范围内,正常工作电流在 $3.5 \sim 4.0\text{mA}$,基本不受温度的影响,也完全符合甚低功耗的要求.图 11 为 V_{FB} 大于 2.1V 时的电源电压与电源电流关系的测试结果,当 V_{DD} 小于 12V 时, I_{VDD} 接近于零,即 PWM 振荡器和系统电路不工作;当 V_{DD} 大于 12V 时, I_{VDD} 迅速提高, PWM 振荡器和系统电路开始正常工作,与省电模式的设计值相符合.

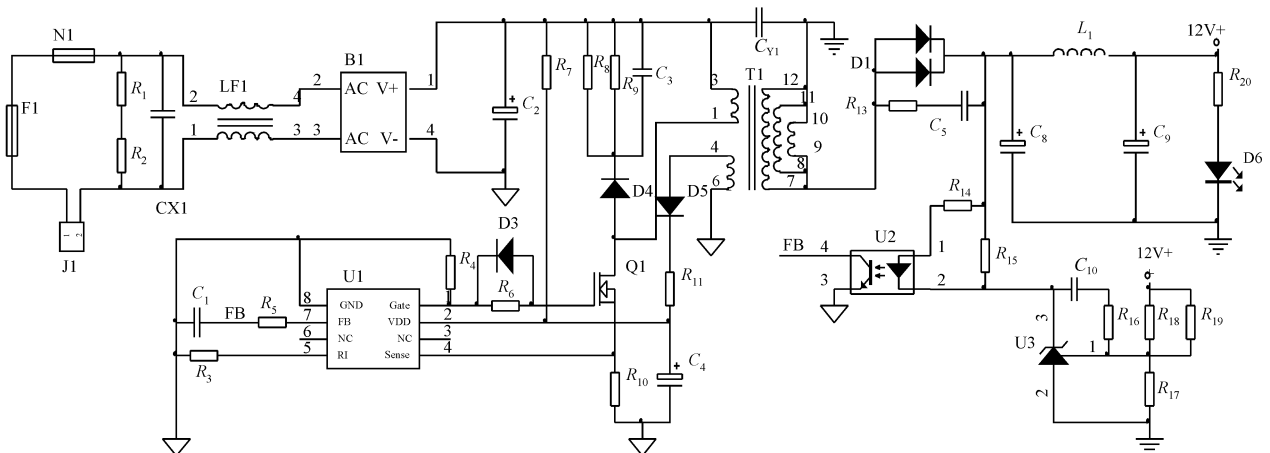


图 7 PWM 控制器系统验证图

Fig. 7 PMW controller Application verification

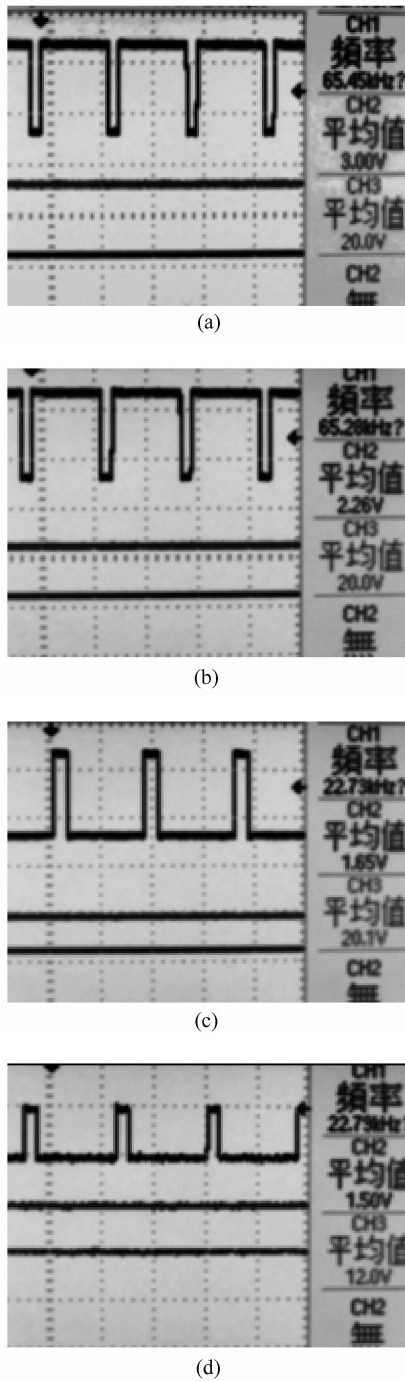


图 8 不同 V_{FB} , V_{DD} 电压下的 PWM 输出波形 (a) $V_{FB} = 3V$, $V_{DD} = 20V$; (b) $V_{FB} = 2.26V$, $V_{DD} = 20V$; (c) $V_{FB} = 1.65V$, $V_{DD} = 20V$; (d) $V_{FB} = 1.5V$, $V_{DD} = 12V$

Fig. 8 PWM output waves in different V_{FB} and V_{DD}

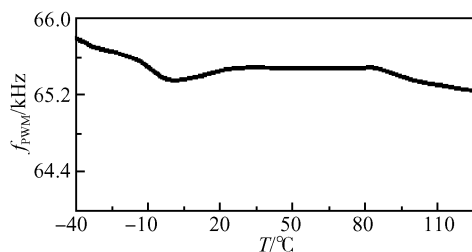


图 9 PWM 频率的温度特性

Fig. 9 PWM frequency temperature performance

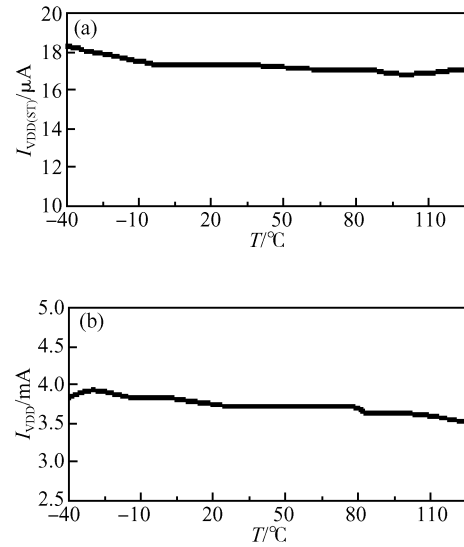


图 10 电源电流的温度特性 (a) 启动工作电流的温度特性; (b) 正常工作电流的温度特性

Fig. 10 Power supply current temperature performance (a) Start-up operation current temperature performance; (b) Normal operation current temperature performance

目前的 PWM 控制器芯片均采用双极集成电路工艺,其 PWM 频率没有实现根据负载的变化而变化,其转换效率比较低,自身的消耗功率比较大.本文基于高压 CMOS 工艺提出的 PWM 控制器,具有转换效率高,自身消耗功率小的特点,完全符合全世界各种绿色技能标准.目前这方面的文献还没有查到,所以暂时没有比较结果.

5 结论

讨论了开关电源系统降低电能消耗的方法,基于 SinoMOS $1\mu m$ 40V CMOS 工艺设计了一种具有省电模式的 CMOS 反激式 PWM 控制器,其 PWM 振荡器具有变频模式和间歇模式,使得整个 AC/DC 转换器系统能随负载的变轻而线性降低开关频率,并在空载状态下进入间歇模式.仿真和测试结果显示具有省电模式 CMOS 控制器具有绿色节能功能,正常工作 PWM 频率为 65~66kHz,无负载时的 PWM 频率为 21.7kHz,启动电流为 17~18 μA ,正常工作电流为 3.5~4.0mA,有效芯片面积为 2.06mm \times 1.55mm,能直接实现低功耗的电源系统.

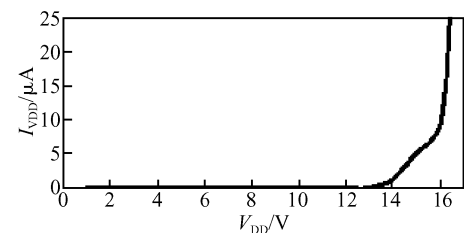


图 11 电源电压与电源电流的关系

Fig. 11 Power supply voltage versus current

参考文献

- [1] Sandri P, Borghi M R, Rigazio L. DC-to-DC converter functioning in a pulse skipping mode with low power consumption and PWM inhibit. US Patent 5745352, 1998
- [2] James C B, Suzuki H. Switching DC-to-DC converter with discontinuous pulse skipping and continuous operating modes without external sense resistor. US Patent 6396252 B1, 2002
- [3] Majid N, Mober T, Erwin G R S. Low power stand-by for switched-mode power supply circuit with burst mode operation. US Patent 5812383, 1998
- [4] Panov Y, Jovanovic M M. Adaptive off-time control for variable-frequency, soft-switched flyback converter at light loads. IEEE Trans Power Electron, 2002, 17(3): 457
- [5] Lio J B, Lin M S, Chen D Y, et al. Single-switch soft-switching flyback converter. Electron Lett, 1996, 32(16): 1429
- [6] Pressman A I. Switching power supply design. 2nd ed. New York: McGraw-Hill, 1999
- [7] Wen C C, Chen C L. Magamp application and limitation for multi-winding flyback converter. IEE Proc Electric Power Applications, 2005, 152(3): 517
- [8] Nalla S L, Hess H L, Buck K M. Flyback converter with voltage control mode on chip for portable applications. Microelectron Electron Devices, 2005; 80

A CMOS Flyback PWM Controller with Low No-Load Power Consumption *

Zhu Zhangming[†] and Yang Yintang

(Microelectronics Institute, Xidian University, Xi'an 710071, China)

Abstract: Based on the SinoMOS 1 μ m 40V CMOS process, a CMOS flyback PWM controller with low power consumption is presented. The flyback PWM controller provides frequency conversion-mode under the light-load condition and burst-mode under the zero-load condition, which minimize standby power consumption and enable the power supply to meet international power conservation requirements. The PWM frequency of the flyback PWM controller is 65~66kHz with a normal load and 21.7kHz with no or light load. The start operation current is 17~18 μ A, and the normal operation current is 3.5~4.0mA. The active die area of the flyback PWM controller is 2.06mm \times 1.55mm.

Key words: flyback controller; pulse-width-modulation; frequency conversion-mode; burst-mode; CMOS; low power

EEACC: 2570A

Article ID: 0253-4177(2008)11-2275-06

* Project supported by the National Natural Science Foundation of China (Nos. 60676009, 60776034), the Doctoral Fund of the Ministry of Education (No. 20050701015), and the National Science Fund for Distinguished Young Scholars (No. 60725415)

[†] Corresponding author. Email: zmyh@263.net

Received 6 May 2008, revised manuscript received 19 July 2008

©2008 Chinese Institute of Electronics