

新型 GaAs D-MESFET DCFL 单元电路*

王庆康

(上海交通大学微电子技术研究所 上海 200030)

摘要 本文基于自举反馈原理提出了一种新型的全部电耗尽型 GaAs MESFET 构成的单电源 GaAs MESFET 直接耦合逻辑 FET 单元电路. 该单元电路比已有的各种 GaAs 数字集成电路单元电路有明显优点, 是 GaAs 数字集成电路领域有前景的新型逻辑单元电路.

EEACC: 2570, 2570H, 1265, 1265B

1 引言

GaAs 数字集成电路是高速数据处理的关键芯片, 至今 GaAs 数字集成电路中常用的逻辑单元有缓冲 FET 逻辑(BFL)、肖特基二极管 FET 逻辑(SDFL)、直接耦合 FET 逻辑(DCFL)、电容耦合 FET 逻辑(CCFL)、源耦合 FET 逻辑(SCFL)、正向反馈静态逻辑(FFSL). 以上这几种 GaAs 数字集成电路逻辑单元, 以直接耦合 DCFL 单元电路形式最为简单、功耗最小、速度快、集成度高, 而且只需一个电源, 可实现“共地”电路结构, 是目前 GaAs 数字集成电路中的优选逻辑单元^[1]. 但是由一个增强型 GaAs MESFET 和一个耗尽型 GaAs MESFET 构成的 E/D 型 DCFL 逻辑单元, 由于增强型 GaAs MESFET 工艺难度大, 使得在同一芯片上同时制造增强型和耗尽型 GaAs MESFET 工艺难度更大. 是否存在一种全部由耗尽型 GaAs MESFET 组成的, 采用单一电源的直接耦合 FET 逻辑单元电路形式? 这一直是 GaAs 数字集成电路研究者研究的一个问题^[2]. 这一问题是当信号处于“零”电平时, 使逻辑驱动管夹断, 而且使电路单元与信号源“共地”.

本文通过对现有数字集成电路逻辑单元的分析, 用成熟的电路 CAD 技术^[2], 经过多种方案的模拟分析, 研究出了一种新型的, 由四个夹断电压相同, 但宽长比不同的耗尽型 GaAs MESFET 构成的、采用单一电源的新型 GaAs 集成电路 D-MESFET DCFL 单元电路. 电路 CAD 技术模拟结果表明: 这种新型 DCFL 逻辑单元有如下独特优点: 1) 工艺简单; 2) 采用单一电源; 3) 直接耦合直流传输特性好. 国内外尚未见这项研究成果的报道.

2 单元电路形式及原理

本文提出的新型 GaAs D-MESFET DCFL 单元电路的形式如图 1.

* 国家自然科学基金资助项目

王庆康 男, 1962 年生, 副教授, 现从事 GaAs IC 数字微波技术基础研究
1995 年 3 月 11 日收到初稿, 1995 年 5 月 26 日收到修改稿

图 1 中 T_1 为负载管、 T_2 为驱动管、 T_3 、 T_4 构成了基极电平自举反馈电路. 正是由于这一自举反馈电路, 使得 T_2 管可以采用耗尽型 GaAs MESFET, 当信号处于“零”电平时, T_2 管可以夹断.

当输入信号为高电平时, T_3 管导通, 节点 B 电平下降为低电平, 使得 T_2 管导通, 节点 A 的电平处于低电平. 由于 T_2 管跨导设计得较大, 节点 A 和节点 B 的电平很接近, 这样 T_4 管处于低导通状态, 通过设计 T_4 和 T_3 管的跨导比, 使流经 T_4 、 T_3 管的电流在节点 B 维持低电平.

当输入信号为低电平(零电平), 这时 T_3 管等效电阻增大, 使节点 B 电平上升, 进一步导致 T_2 管夹断, A 点电平处于高电平. 这时, T_4 管的导通增加, 流经 T_4 和 T_3 管的电流在节点 B 维持的电平使 T_2 管保持夹断.

从上分析可知, 这一新型 GaAs D-MESFET DCFL 的要点在于: 1) 为了使 T_2 管在输入信号为零电平时, 处于夹断状态, 必须设计 T_3 管作为自举电路, 以抬高 B 点电平; 2) 这一自举电路必须是双向功能, 即当输入为高电平时, 自举点 B 的电平为低电平. 而当输入为“零”电平时, 自举点 B 要维持高电平, 以保证 T_2 管夹断. 这样就必须设计 T_4 管构成自举反馈电路. T_4 管的等效电阻随着输入信号变化, 构成了这一反馈功能.

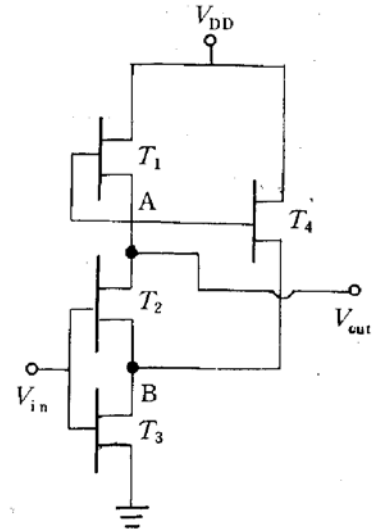


图 1 新型 GaAs D-MESFET DCFL 单元电路

3 计算机辅助模拟设计结果

本项研究工作用自己开发的 GaAs 集成电路 CAD 软件^[2]和微机标准 PSPICE 4.02 版电路分析模拟程序, 对图 1 所示的电路单元进行了模拟. 两者结果在模型微小差制范围内一致. 模拟结果表明: 当 T_1 、 T_2 、 T_3 、 T_4 的栅宽 W 之比满足 $W_2/W_1=7.5$ 、 $W_3/W_1=5$ 、 $W_4/W_1=7.5$ 时, D-MESFET DCFL 单元电路有很好的直流传输特性. 图 2 给出了用 PSPICE 4.02 版电路模拟程序得到的 D-MESFET DCFL 单元电路的直流传输特性.

图 2 中曲线 $V(1)$ 是线性输入电压, 曲线 $V(2)$ 是 B 点电压曲线, 曲线 $V(3)$ 是 A 点输出电压曲线.

模拟中采用 PSPICE 4.02 版 GaAs MESFET 模型的参数为: $V_{TO} = -0.25V$, $\beta_1 = 0.01A/V^2$, $\beta_2 = 0.075A/V^2$, $\beta_3 = 0.05A/V^2$, $\beta_4 = 0.075A/V^2$, $V_{BI} = 0.7V$, $\alpha = 2$, $R_{S_1} = R_{D_1} = 5\Omega$, $R_{S_2} = R_{D_2} = 0.666\Omega$, $R_{S_3} = R_{D_3} = 1\Omega$, $R_{S_4} = R_{D_4} = 0.666\Omega$, $V_{DD} = 0.7V$. 其中下标分别表示 T_1 、 T_2 、 T_3 、 T_4 管.

图 3 给出了用 PSPICE 4.02 版电路模拟程序得到的 D-MESFET DCFL 单元电路的瞬态分析结果.

图 3 中曲线 $V(1)$ 是输入脉冲信号, 曲线 $V(2)$ 是 B 点的瞬态响应曲线, 曲线 $V(3)$ 是 A 点输出电压瞬态响应曲线.

模拟中采用 PSPICE 4.02 版 GaAs MESFET 模型的直流参数同图 2. 交流参数为: C_{GD_1}

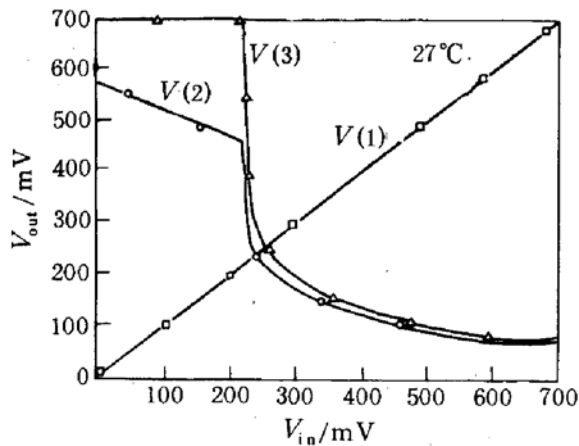


图 2 D-MESFET DCFL
单元传输特性曲线

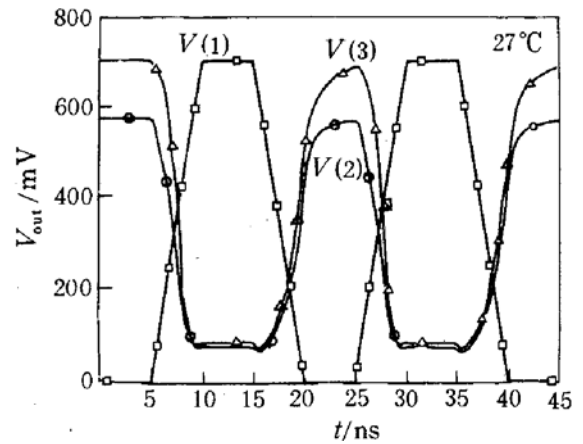


图 3 D-MESFET DCFL
单元瞬态分析结果

$=0.05\text{pF}, C_{GS_1}=0.05\text{pF}, C_{DS_1}=0.3\text{pF}, C_{GD_2}=0.375\text{pF}, C_{GS_2}=0.375\text{pF}, C_{DS_2}=2.25\text{pF}, C_{GD_3}$
 $=0.25\text{pF}, C_{GS_3}=0.25\text{pF}, C_{DS_3}=1.5\text{pF}, C_{GD_4}=0.375\text{pF}, C_{GS_4}=0.375\text{pF}, C_{DS_4}=2.25\text{pF}$. 其中
下标意义同图 2.

从图 2 和图 3 可见,在一定器件参数下,这种由耗尽型 GaAs MESFET 构成的 DCFL 电路具有良好的直流传输特性和瞬态响应特性.

电路等效原理分析及 CAD 技术模拟结果表明:图 1 所示的 D-MESFET DCFL 单元很容易发展成具有“或非”逻辑功能的 D-MESFET DCFL 逻辑单元.

4 结论

本文基于自举反馈原理,提出了一种新的全部由耗尽型 GaAs MESFET 组成的,采用单一电源,具有直接耦合逻辑的 GaAs 数字集成电路逻辑单元.由于其全部采用具有相同夹断电压的耗尽型 GaAs MESFET,使得工艺相当成熟,这对于开发大规模 GaAs 数字集成电路具有重要意义.电路 CAD 技术模拟结果表明,新型 GaAs D-MESFET DCFL 单元具有良好的直流及瞬态特性.由于其工艺简单、采用单一电源,能与信号源实现“共地”电路结构,在数字微波领域具有很好的应用前景.

参 考 文 献

- [1] 赵正平,半导体情报,1993,30(1):4~13.
- [2] 王庆康,史常忻,半导体学报,1992,13(6):367~370.
- [3] Masayuki Ino, Masahiro Hirayama, Katsuhiko *et al.*, IEEE Trans. on Electron Devices, 1982, ED-29(7):1130~1135.
- [4] Hermann Stutz, Paul Newman, I. W. Smith *et al.*, IEEE Trans. on Electron Devices, 1987, ED-34(2):160~109.
- [5] 史常忻等编著,高速 GaAs 集成电路,上海:上海交通大学出版社,1991.

New GaAs D-MESFET DCFL Gate

Wang Qingkang

(Institute of Microelectronics Technology, Shanghai Jiao Ton University, Shanghai 200030)

Received 11 March 1995, revised manuscript received 26 May 1995

Abstract A new GaAs MESFET direct couple FET logic gate consisting of four depleted GaAs MESFET using single source is developed based on the principle of bootstrap feed back. The new gate has distinct advantage over many GaAs IC gates now available and is of important application in GaAs IC.

EEACC: 2570, 2570H, 1265, 1265B