

Ar⁺背面轰击对 SiO_xN_y 栅介质的 n-MOSFET 迁移率和跨导的影响

李观启 黄美浅 曾绍鸿

曾 旭

(华南理工大学应用物理系 广州 510641) (香港大学电机电子工程学系 香港)

摘要 用低能量氩离子束轰击芯片背面,能改善以热氮化和快速热氮化 SiO_xN_y 为栅介质的 n 沟 MOSFET 的特性。结果表明,在能量为 550eV 和束流密度为 0.5mA/cm² 时,随着轰击时间的增加,跨导、沟道电导和有效迁移率增大,然后这些变化趋于减缓,甚至开始呈恶化趋势。快速热氮化 SiO_xN_y 为介质的 MOSFET 的改善效果要比常规热氮化的好。实验证明,上述参数的改善是由于界面态密度和固定电荷密度减小的结果。文中利用杂质吸除和应力补偿的机理进行分析。

PACC: 7340Q, 8140, 8160, 7850

1 引言

MIS 结构界面特性的控制及其对反型层迁移率的影响,一直是大规模集成电路的重要研究内容^[1~6]。众所周知,界面态密度和固定电荷密度不仅与未饱和的悬挂键有关,而且与金属杂质的玷污和其它缺陷有关^[7,8]。业已证明^[7~11],背面离子注入产生的晶格损伤层能有效吸除金属杂质,尤其是 Ar⁺通过薄氧化层向硅中注入的吸除效果更好^[9~12]。

在以前的研究中,Ar⁺注入是在器件和集成电路制作之前进行的,然而这在氧化过程中将使晶格损伤层部分地消失,因而 Beyer 等建议在生长氧化层后才进行背面注入^[10]。

在分立元件和集成电路制造之前进行 Ar⁺注入能有效吸除硅片中的金属杂质和缺陷,但不能吸除制造过程中由于氧化、扩散工艺引入的杂质玷污和缺陷。在上述工序完成后进行高能量(10keV 以上)注入和采用高温(超过 800°C)、长时间(1 小时以上)退火,将会引起扩散区域掺杂浓度和结深发生变化,难于控制器件的性能。

本研究是在制造 MOSFET 芯片后,在室温下用低能量(550eV)氩离子束轰击芯片背面,然后背面蒸铝和在低温(450°C)下退火 20 分钟。研究背面轰击对 MOSFET 的跨导、沟

李观启 男,1940 年生,副教授,从事微电子学方面的教学和研究

黄美浅 男,1944 年生,副教授,从事微电子学方面的教学和研究

曾绍鸿 男,1940 年生,实验师,从事微电子学方面的教学和研究

1995 年 6 月 26 日收到初稿,1995 年 11 月 13 日收到修改稿

道电导和反型层迁移率的影响。为弄清轰击对上述参数影响的原因,本文还研究了轰击对界面态和固定电荷密度的影响。

2 实验程序

采用电阻率为 $5\sim 10\Omega \cdot \text{cm}$ 的P型(100)硅单晶片制造n沟增强型和耗尽型MOSFET,其沟道长度和宽度分别为 $3\mu\text{m}$ 和 $10\mu\text{m}$ 。其中耗尽型器件的栅介质为常规热氮化 SiO_xN_y (22.8nm),增强型器件的栅介质为快速热氮化 SiO_xN_y (25.1 nm)。常规和快速热氮化是将干氧氧化硅膜分别在 1000°C 和 1200°C 下用纯 NH_3 相应退火60分钟和1分钟。

将样品(用大圆样片切成的小片)置于国产LD-1型离子束镀膜机内,在室温下用氩离子束轰击其背面10~40分钟。轰击能量为550eV,束流密度为 $0.5\text{mA}/\text{cm}^2$,真空度为 $3.2\times 10^{-3}\text{Pa}$ 。然后样品背面蒸铝,并在 450°C 下用 N_2 保护退火20分钟。

采用HP4145B半导体参数分析仪测量MOSFET的I-V特性,确定其跨导 g_m 、沟道电导 g_d 和有效迁移率 μ_{eff} 。用高频C-V法和准静态C-V法分别测定固定电荷密度和界面态密度。

3 实验结果

图1(a)和(b)分别给出了常规热氮化和快速热氮化 SiO_xN_y 栅介质MOSFET的线性区

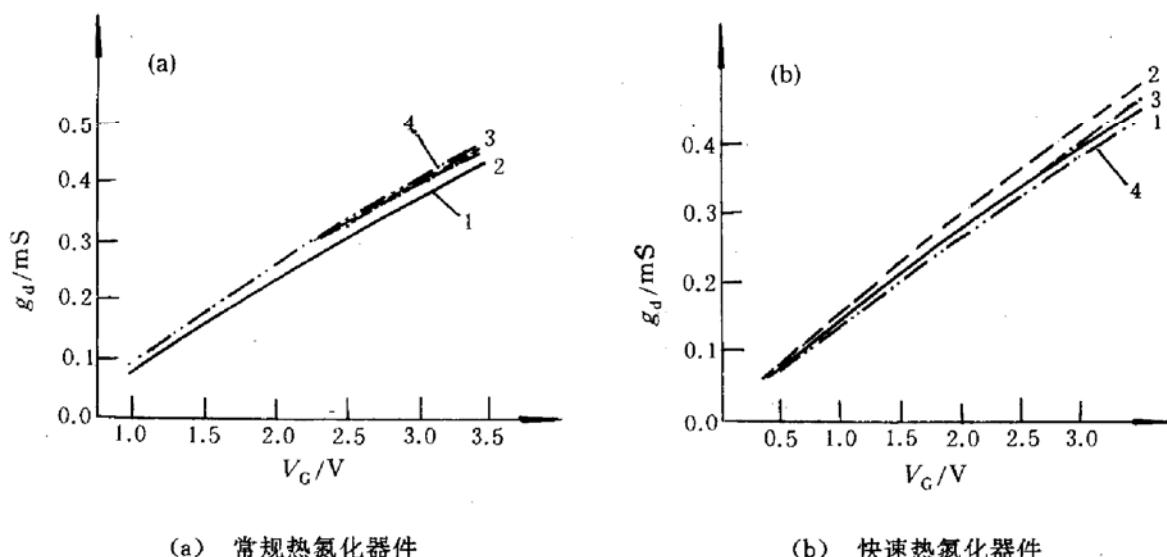


图1 沟道电导 g_d 与栅压 V_G 的关系

1:无轰击; 2:轰击10min; 3:轰击20min; 4:轰击40min。

沟道电导 g_d 随栅电压 V_G 变化的曲线。图2(a)、(b)分别给出相应器件饱和区的跨导 g_m 随 V_G 变化的曲线。由图可见,随着Ar⁺背面轰击时间的增加, g_d 和 g_m 增大,然后又趋于减缓,甚至开始呈恶化趋势。线性区的沟道电导(当 V_G 一定时)为

$$g_d = \frac{I_D}{V_D} = \frac{Z}{L} \mu_n C_i (V_G - V_T) \quad (1)$$

式中 Z 和 L 分别为沟道宽度和长度; C_i 为栅介质层的电容; V_G 为栅-源电压; V_D 为漏-源

电压; V_T 为阈值电压。 μ_n 为反型层的电子迁移率。由于线性区的 V_D 很小, $I \approx g_d V_D$, 利用式(1)可得到有效迁移率为

$$\mu_{\text{eff}} = g_d \frac{L}{ZC_i} \times \frac{1}{V_D - V_T} \approx \frac{ID}{V_D} \times \frac{L}{ZC_i} \times \frac{1}{V_G - V_T} \quad (2)$$

式中 I_D 为漏极电流。计算得到的 μ_{eff} 随 V_G 变化的关系如图 3(a)、(b) 所示。由图可见, 随背

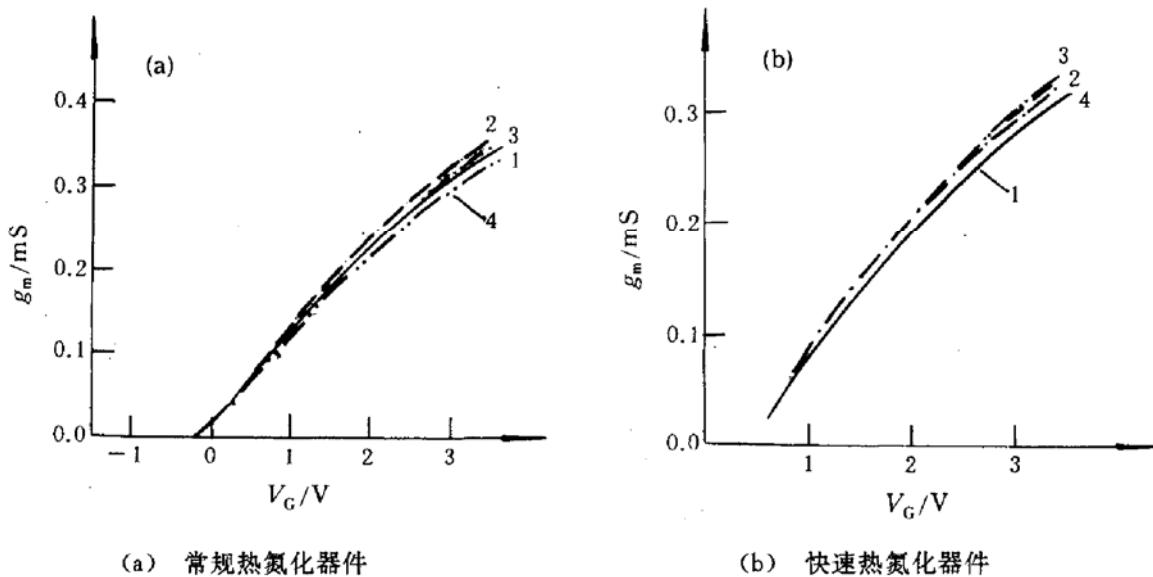


图 2 沟道有效迁移率与栅压的关系

1:无轰击; 2:轰击 10min; 3:轰击 20min; 4:轰击 40min.

面轰击时间的增加, μ_{eff} 随 V_G 的变化趋势与 g_d 、 g_m 的变化趋势相似。此外, 从图 1~3 还可看到, 对于以快速热氮化 SiO_xN_y 膜为栅介质的器件, 经背面 Ar^+ 轰击后, 其 g_d 、 g_m 和 μ_{eff} 的改善程度要比常规热氮化 SiO_xN_y 的明显。

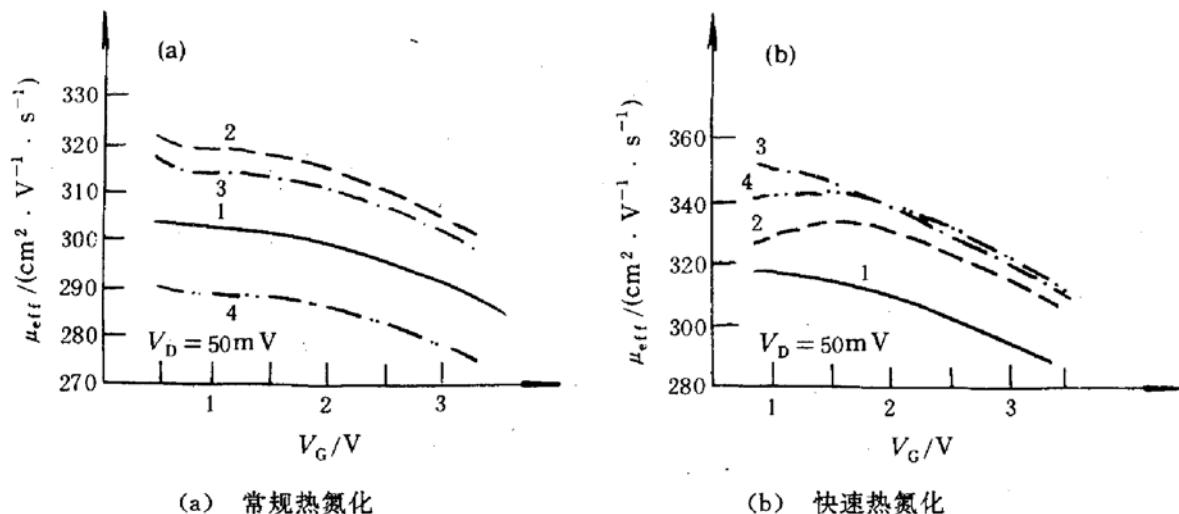
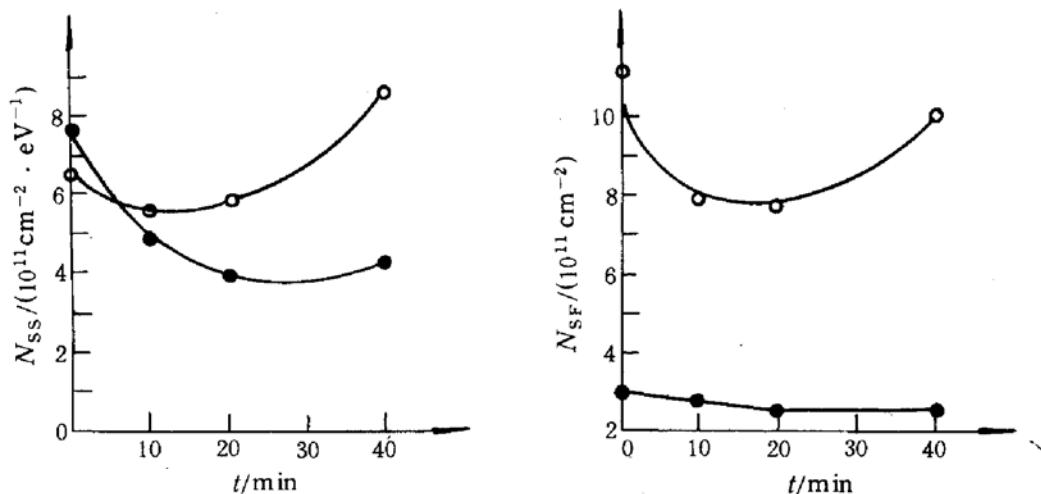


图 3 饱和区跨导 g_m 与栅压 V_G 的关系

1:无轰击; 2:轰击 10min; 3:轰击 20min; 4:轰击 40min.

Ar^+ 背面轰击对界面态密度 N_{ss} 和固定电荷密度 N_{sf} 的影响分别在图 4 和图 5 中给出。由图可见, 随着轰击时间的增加, N_{ss} 和 N_{sf} 均较快地减小, 然后又趋于平缓, 甚至开始呈恶化趋势。结果还表明, 对于快速热氮化 SiO_xN_y 栅介质的器件, 经 Ar^+ 背面轰击后, 其 N_{ss} 和 N_{sf} 的改善程度要比常规热氮化 SiO_xN_y 的好。

图 4 Ar^+ 背面轰击对界面态密度的影响

● 快速热氮化; ○ 常规热氮化.

图 5 Ar^+ 背面轰击对固定电荷密度的影响

● 快速热氮化; ○ 常规热氮化.

4 讨论与结论

众所周知, 表面沟道迁移率低于体内是与界面态的俘获作用以及栅介质膜中固定电荷和界面缺陷的散射作用有关. 经背面 Ar^+ 轰击后, 表面沟道载流子的迁移率及器件沟道电导和跨导的增大, 是界面态密度和固定电荷密度减小的结果, 这已由我们的实验所证明.

界面态密度和固定电荷密度的减小, 可能是由于背面轰击所产生的晶格损伤层的吸除效应和应力补偿的综合结果. 由于晶格损伤层的结构组态和能带结构与硅体内不同, 其对金属原子的固溶度大于硅体内^[9, 12], 因而由轰击过程所产生的局部高温(高温区域由背面层逐渐内移扩大)会使金属杂质激活, 通过分凝作用而使硅中(包括 $\text{SiO}_2\text{-Si}$ 界面处)的金属杂质进入损伤层, 或使之远离表面层. 我们的实验发现, pn 结经背面轰击后, 用开路电压衰减法测得的少子寿命得到提高, 这也间接证明了吸除效应的存在. 同时, 背面损伤层会引入应力, 这一应力可能会补偿由于热氧化、热氮化、扩散过程引入的应力, 使 $\text{SiO}_2\text{-Si}$ 系统的缺陷密度减小. 界面区域金属杂质和缺陷密度的减小, 将会使非本征界面态密度和固定电荷密度减小. 随着轰击时间的继续增加, 界面态密度和固定电荷密度的减小趋于缓和或呈增大趋势, 可能是出现应力过补偿, 使界面区域产生新缺陷的结果.

本文的结论是, 采用低能量氩离子束进行背面轰击, 能改善 MOSFET 的电特性. 结果表明, 器件的跨导、沟道电导和沟道迁移率随轰击时间的增加而增大, 然后又趋于减缓, 甚至开始呈恶化趋势. 实验证明, 上述参数的改善与界面态密度和固定电荷密度的减小有关. 对于以快速热氮化 SiO_xN_y 为栅介质的 MOSFET, 其改善的效果要比常规热氮化的好.

参 考 文 献

- [1] T. Ohmi, K. Kotni, A. Teramoto *et al.*, IEEE Electron Device Lett., 1991, **12**(12): 652.
- [2] S. W. Lee, T. Y. Chanand and A. T. Wu, IEEE Electron Device Lett., 1990, **11**(7): 294.
- [3] C. L. Huang, W. Ting, D. L. Kwong *et al.*, IEEE Electron Device Lett., 1991, **12**(9): 495.
- [4] C. L. Hung, J. V. Faricelli and A. D. Arora, IEEE Trans. Electron Devices, 1993, **40**(6): 1134.
- [5] A. Hirok, S. Odanaka, K. Ohe *et al.*, IEEE Electron Device Lett., 1987, **8**(5): 231.
- [6] A. Rothwarf, IEEE Electron Device Lett., 1987, **8**(10): 499.
- [7] P. F. Schmidt and L. P. Adda, J. Appl. Phys., 1974, **45**(4): 1826.
- [8] T. Sakurai and T. Sugano, J. Appl. Phys., 1981, **52**(4): 2889.
- [9] J. S. Kang and D. K. Schroder, J. Appl. Phys., 1989, **65**(8): 2974.
- [10] K. D. Beyer and T. H. Yeh, J. Electrochem. Soc., 1982, **129**(11): 2527.
- [11] M. R. Ponponiak, T. Nagasaki and T. H. Yeh, J. Electrochem. Soc., 1977, **124**(11): 1802.
- [12] 陈畅生, 半导体学报, 1992, **13**(3): 174.

Effect of Backside Ar⁺ Bombardment on Channel Mobility and Transconductance of n-MOSFET With Nitrided Oxide Gate Dielectric

Li Guanqi, Huang Meiqian and Zeng Shaohong

(Department of Applied Physics, South China University of Technology, Guangzhou 510641)

Zeng Xu

(Electrical & Electronic Engineering Department, University of Hong Kong, Hong Kong)

Received 26 June 1995; revised manuscript received 13 November 1995

Abstract A low energy (550eV) argon-ion-beam with 0.5 mA/cm² of beam current density has been applied to bombard the backside of n-MOSFET with nitrided oxide gate prepared by thermal nitridation and rapid thermal nitridation, and the current-voltage characteristics of the devices can be improved. As the bombardment time increases, the transconductance, the channel conductance and the channel mobility increase, and then the change tends to slow down and even is in reverse. The effect of the Ar⁺ bombardment for the rapid thermal nitridation SiO_xN_y MOSFET is better than for the thermal nitridation one. It is proved that the improvement of these devices parameters is due to the decreasing of interface state density and fixed charge density. The mechanism of gettering and stress compensation is used to explain the experimental results.

PACC: 7340Q, 8140, 8160, 7850