

# 硅基铁电薄膜的制备和特性研究\*

陈 峰 汤庭鳌

(复旦大学电子工程系 上海 200433)

**摘要** 本文详细介绍了在硅衬底上用 SOL-GEL 方法制备 PZT 铁电薄膜电容的工艺步骤, 对铁电薄膜进行了 XPS 分析、表面形貌分析、XRD 分析, 测量了铁电电容的电滞回线及 C-V 曲线, 并分析了各种工艺条件对铁电薄膜性能的影响.

EEACC: 2860, 2610F

## 1 引言

近年来铁电薄膜越来越受到人们的广泛重视, 这是由于铁电体所具有的多种电学、光学、压电和热释电特性使其在制作光电器件、传感器、热敏器件及存储器等方面得到了广泛应用. 特别是用铁电薄膜制备的存储器(FRAM)具有不挥发性和良好的抗辐照特性, 速度比 E<sup>2</sup>PROM 高两个数量级, 而且读/写次数可达  $10^{11} \sim 10^{12}$ , 远比 E<sup>2</sup>PROM 的  $10^5 \sim 10^6$  来得高, 因而在不久的将来必将取代 E<sup>2</sup>PROM 及其它有关的存储器.

制备性能良好的铁电薄膜是制备一切铁电器件的工艺基础, 目前国际上已形成二种较成熟的工艺方法, 即溅射法和溶胶法(SOL-GEL). 作者采用 SOL-GEL 方法得到了厚度为 240nm, 表面均匀光滑的 PZT 铁电薄膜, 测得了较好的电滞回线和 C-V 曲线, 并分析了预烘时间、退火方法和时间等对铁电薄膜性能的影响.

## 2 实验步骤

本文采用 SOL-GEL 方法配制溶胶, 旋涂在溅射了作为底电极铂的硅片的表面, 经预烘和烧结, 最后退火形成良好的铁电薄膜, 并淀积铝作为铁电电容的上电极.

### 2.1 配胶

采用丙醇锆、异丙醇钛、醋酸铅作基质材料, 以 15 倍的 2-甲氧基乙醇为溶剂分别进行

\* 国家自然科学基金、上海市应用物理中心基金资助项目

陈 峰 男, 1972 年生, 硕士生, 主要研究领域为铁电薄膜的制备工艺与理论模型, 以及铁电不挥发存储器的设计和模拟

汤庭鳌 男, 1939 年生, 教授, 中国电子学会高级会员, 《半导体技术》杂志编委, 长期从事半导体器件与集成电路工艺的研究工作

1995 年 7 月 4 日收到初稿, 1995 年 11 月 5 日收到修改稿

精馏,均匀混合并过滤去除杂质后放入冰箱内保存。旋涂前加入水和醋酸作为水解物,以2-甲氧基乙醇作为缓冲剂均匀混合后得到浓度为0.3M的包含铅、锆、钛的有机化合物的胶体,Pb/Zr/Ti比为105/50/50。

## 2.2 旋涂

将上述胶体用涂胶机旋涂于硅片表面,硅片表面已生长400nm的氧化层,并溅射了20nm厚的钛(使白金和氧化层粘附牢固)和100nm的白金,如图1所示。

## 2.3 预烘和烧结

放入240℃的远红外烘箱内预烘10分钟到20分钟充分干燥以去除溶剂,然后推入400℃至650℃的高温炉内烧结5分钟使胶体氧化分解。多次重复步骤2、3,即得到所需要的厚度。

## 2.4 退火

在氧气气氛下650℃高温炉内退火30分钟,使胶体充分氧化分解并形成钙钛矿结构的铁电薄膜。在薄膜表面蒸铝作为铁电电容的上电极,电容结构见图1。

## 3 实验结果、分析与讨论

### 3.1 组分分析

采用X射线光电子谱(XPS)进行组分分析,得到所制备的铁电薄膜的组分为 $Pb_{0.96}(Zr_{0.47}Ti_{0.53})O_3$ ,XPS全谱如图2所示:

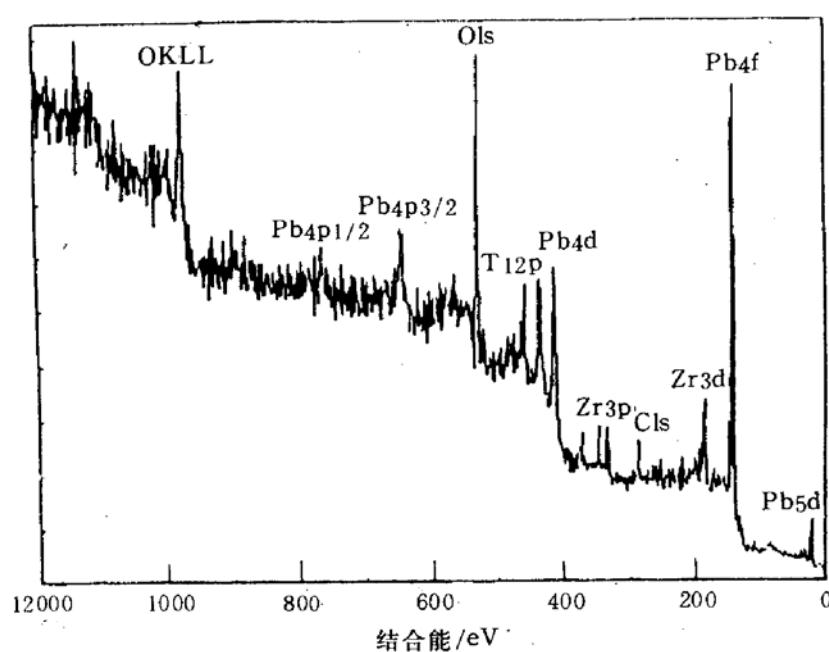


图2 铁电薄膜X射线光电子谱

### 3.2 表面分析

铁电薄膜经退火后,容易在表面产生龟裂,龟裂有三种形貌,一种是以一个点为中心向外辐射的裂纹,长度较短,约5~20μm;另一种是短裂纹,约10~30μm;第三种是长条状裂纹,长100μm以上,并且彼此交叉。在配胶过程中如果未充分搅拌均匀,或者溶胶中颗粒状沉淀物较多而未经过滤,则会产生第一种裂纹;如果预烘时间不够,或者未经烧结过程,胶体中的溶剂没有去除彻底,在退火过程中就会产生气泡,气泡爆裂便产生了第二种裂纹;如果胶体的稠度太大或者旋涂的转速过慢,那么每层胶体过厚,容易产生应力,又或者旋涂次数太多(如20层),应力积累导致退火后薄膜完全龟裂,即第三种裂纹。

图 3(见图版 I)是表面光滑平整的铁电薄膜的 SEM 相片, 放大倍数为 1.5 万倍, 可看出铁电薄膜的晶粒大小约为 200nm.

### 3.3 XRD 分析

采用 Rigaku RAX-10 X 射线衍射仪对铁电薄膜进行 XRD 分析, 可见铁电薄膜已形成较好的钙钛矿相, 其中衍射峰  $\theta_B = 22.5^\circ, 32^\circ, 46^\circ, 57^\circ$  分别对应钙钛矿相的 (100), (110), (200), (211) 晶向. 样品 1 的 X 射线衍射如图 4 所示(见图版 I).

根据 Scherrer 公式

$$t = \frac{0.9\lambda}{B\cos\theta_B}$$

其中  $t$  是晶粒大小;  $\lambda$  是入射 X 射线的波长;  $B$  是波峰的最大半宽度;  $\theta_B$  是 Brag 角, 可计算得到晶粒大小为 21nm. 这是铁电薄膜晶粒纵向尺寸, 因为每次旋涂后均经过一个 5 分钟的烧结过程, 每层铁电薄膜均分别开始结晶, 因此晶粒很小.

### 3.4 电滞回线分析

采用 RT66A 标准铁电测试仪, 对样品 1(电容面积为  $200 \times 200 \mu\text{m}^2$ )施加慢脉冲, 脉冲间隔为 2ms, 采样 100 点, 电阻补偿后得到电滞回线如图 5 所示(见图版 I), 所加偏压分别为  $\pm 5\text{V}, \pm 10\text{V}, \pm 15\text{V}$  时得到三组曲线. 由图可知, 在  $\pm 5\text{V}$  时的矫顽电压为 3V, 最大极化强度为  $12\mu\text{C}/\text{cm}^2$ , 正反向剩余极化强度分别为  $4\mu\text{C}/\text{cm}^2$  和  $6\mu\text{C}/\text{cm}^2$ , 漏电流为  $1.5 \times 10^{-5}\text{A}/\text{cm}^2$ , 介电常数高达 700 至 1200, 这表明用本技术制备的铁电薄膜有望用于研制铁电存储器件.

### 3.5 退火时间对漏电流的影响

改变退火时间为 60 分钟和 90 分钟, 其余条件均与样品 1 相同, 分别编号 2 和 3. 从 RT66A 测得样品 1, 2, 3 的漏电流变化很大, 并且样品 2 和样品 3 电容约有 50% 和 70% 被击穿, 即成品率仅 50% 和 30%. 这表明退火时间过长, 将导致漏电流变大, 这可能是因为退火时间越长, Pb 的损耗越大, 铁电薄膜内 Pb 空位和氧空位越多. 漏电流越大铁电电容越容易被击穿.

表 1 退火时间对漏电流的影响

样品	退火时间 / min	漏电流 / A	击穿率 / %
1	30	$6 \times 10^{-8}$	0
2	60	$1.2 \times 10^{-7}$	50
3	90	$8 \times 10^{-6}$	70

### 3.6 C-V 曲线

由 RT66A 测得样品 1 的 C-V 曲线如图 6 所示(见图版 I). 关于电滞回线和 C-V 曲线的模拟和解析模型, 在另文中叙述<sup>[5]</sup>.

## 4 总结

本文介绍了用 SOL-GEL 方法制备铁电薄膜的工艺过程, 得到组分为  $\text{Pb}(\text{Zr}_{0.47}\text{Ti}_{0.53})\text{O}_3$  的铁电薄膜. 用 XPS、SEM、XRD 等手段对其进行分析, 证明它是钙钛矿相的铁电薄膜.

采用 RT66A 标准铁电测试仪测量其电滞回线和 C-V 曲线，并详细分析了退火时间对漏电流的影响，发现退火时间越长，漏电流越大。

### 参 考 文 献

- [1] B. M. Melnick, J. D. Cuchiaro, L. D. Mcmillian *et al.*, Ferroelectrics, 1990, **112**: 329~351.
- [2] L. E. Sanchez, D. T. Dion, S. Y. Wu *et al.*, Ferroelectrics, 1991, **116**: 4~17.
- [3] B. P. Maderic, L. E. Sanchez and S. Y. Wu, Ferroelectrics, 1991, **116**: 65~77.
- [4] Guanghua Yi, Zheng Wu and Michael Sayer, J. Appl. Phys., 1988, **64**(5): 2717~2724.
- [5] Zheng Chen and Ting-Ao Tang, Proceedings of the Fourth International Conference on Solid-State and Integrated Circuit Technology, Oct. 1995, 281~283.

## Study on Preparation and Performances of Si Based Ferroelectric Thin Film

Chen Zheng and Tang Tingao

(Department of Electrical Engineering, Fudan University, Shanghai 200433)

Received 4 July 1995, revised manuscript received 5 November 1995

**Abstract** A method for depositing ferroelectric thin films of  $\text{Pb}(\text{Zr}_{0.47}\text{Ti}_{0.53})\text{O}_3$  on platinumized silicon by Sol-Gel technique is described. The ferroelectric thin film was investigated by XPS, SEM and XRD etc. and its hysteresis loop and C-V curve were measured by RT66A Standard Ferroelectric Meter. The effects of various processing parameters on the performance of the PZT capacitors are presented.

EEACC: 2860, 2610F