

由选择腐蚀和选择氧化法相结合研制的 GaAs/AlGaAs 垂直腔面发射激光器 *

康学军 林世鸣 高俊华 高洪海 王启明 王红杰 王立轩 张春晖

(中国科学院半导体研究所 集成光电子学国家重点实验室半导体研究所实验区 北京 100083)

摘要 本文报道了由选择氧化和选择腐蚀法相结合研制的 GaAs/AlGaAs 垂直腔面发射半导体激光器, DBR 中的 AlAs 经选择氧化后形成的氧化层作为有源区的横向电流限制层, 器件的最低阈值电流为 3.8mA, 输出功率大于 1mW, 发散角小于 7.8°, 高频测量脉冲上升沿达 100ps, 并制成了 2×3 列阵器件。

PACC: 4255P, 6855; EEACC: 0520, 4320J

1 引言

1977 年日本东京工业大学以 K. Iga 教授为首的研究小组首次提出了垂直腔面发射激光器(Vertical-Cavity Surface-Emitting Lasers, VCSELs)的概念.

垂直腔面发射激光器是一种新型半导体激光器, 它的有源区夹在由 MBE 或 MOCVD 生长的多层 N-DBR(Distributed-Bragg-Reflector) 和 P-DBR 之间. VCSELs 有源区的电流通路以往一般采用质子轰击的办法形成, 即采用钨丝或厚胶作为质子轰击的掩蔽物, 有源层被轰击的部位成为高阻区, 而被掩蔽的部位即成为 VCSELs 的电流注入通路^[1~4]. 这种工艺对 VCSELs 的特性带来几个不利因素: ① 质子轰击在有源层形成高阻区的同时; 由于高阻区在 P-DBR 内的分布, 会增加 P-DBR 的串联电阻, 这对降低 VCSELs 的阈值电流和改善其温度特性非常不利; ② 用钨丝或厚胶作为质子轰击的掩蔽物, 很难使有源区的面积做得很小, 因为小于 8μm 的钨丝或小于 8μm 的厚胶在工艺上都很难实现, 因而此工艺对研制低阈值的 VCSELs 有很大困难; ③ 质子轰击形成高阻的主要原因是轰击后晶格无序化产生的, 如果轰击后的工艺流程中有高温工艺, 比如合金工艺, 会使晶格重新有序排列, 降低轰击效果, 增加漏电的可能, 严重的会使器件不激射; ④ 质子轰击的深度在工艺控制上也有一定的难度, 如果轰击的深度不准, 会使电流的注入效率受到影响. 因而近来人们开始探索其它

* 国家自然科学基金资助项目

康学军 男, 1963 年生, 博士研究生, 从事半导体光电子学研究

林世鸣 男, 1945 年生, 研究员, 从事半导体光电子学研究

王启明 男, 1933 年生, 研究员, 中国科学院院士, 从事半导体光电子学研究

1996 年 2 月 6 日收到初稿, 1996 年 5 月 17 日收到修改稿

能形成 VCSELs 电流注入区的方法。1993年以来,国际上一些研究单位利用 VCSELs 的 DBR 中的 AlAs 层经选择氧化后生成的 Al_xO_y 层作为电绝缘层,取代由质子轰击法形成的高阻区^[6,7]。AlAs 层的氧化是沿着本层横向进行的,通过控制氧化过程,使 AlAs 层中已氧化的区域成为电绝缘层,中心未氧化区域成为 VCSELs 的电流注入区。此工艺的采用使 VCSELs 研究取得很大进展。在研究中我们发现单纯采用 AlAs 层的氧化特性制备 VCSELs 存在以下问题:①DBR 中各层 AlAs 同时氧化,使最后形成的器件结构中 P-DBR 中电流注入面积很小,与有源区面积相仿,这使得器件的串联电阻增大,不利于器件室温连续工作的实现;②AlAs 层横向氧化后生成 Al_xO_y 层,其热膨胀系数与 GaAs 层不同,在工艺过程中由于热应力的存在及其它一些因素易使 DBR 碎裂,使器件结构受到破坏。

我们采用选择氧化和选择腐蚀相结合的新工艺较好地解决了上述问题,这种工艺只选择氧化上下 DBR 中与有源区相邻的两层 AlAs,使之氧化成为电绝缘性能优良的 Al_xO_y 层,作为 VCSELs 的横向电流限制层。该双电流限制层的位置可以准确地邻接于有源区,既对电流限制得很好,又不影响 P-DBR 的串联电阻,并通过控制选择腐蚀深度和氧化速度来严格控制有源区面积的大小,采用此工艺,我们研制出了室温连续激射的 GaAs/AlGaAs 垂直腔面发射激光器。

2 器件结构与实验

器件研制中所用的材料是由分子束外延(MBE)生长的,衬底选用 n 型 GaAs 单晶片($\text{Si}:3\times 10^{18}\text{cm}^{-3}$),各外延层依次为:n 型 GaAs($\text{Si}:3\times 10^{18}\text{cm}^{-3}$)缓冲层,厚 $0.5\mu\text{m}$; $30\frac{1}{2}$ 对 n 型 AlAs/ $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ ($\text{Si}:2\times 10^{18}\text{cm}^{-3}$) $\frac{1}{4}$ 波长异质外延层(N-DBR 反射镜),为降低串联电阻,AlAs/ $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 之间引入了 Al 组分 x 值为 0.4 的 $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 层,半波长的 n 型 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ ($\text{Si}:2\times 10^{18}\text{cm}^{-3}$)下限制层,未掺杂的 2 个波长厚的 GaAs 有源区,半波长的 p 型 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ ($\text{Be}:3\times 10^{18}\text{cm}^{-3}$)上限制层, $6\frac{1}{2}$ 对的 $\frac{1}{4}$ 波长 p 型 AlAs/ $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ ($\text{Be}:3\times 10^{18}\text{cm}^{-3}$)异质外延层(P-DBR 反射镜),同样,为降低串联电阻,在 p 型 DBR 的 AlAs/ $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 之间引入了 Al 组分 x 值为 0.4 的 $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 层,最后是 15nm 厚 p 型($\text{Be}:2\times 10^{19}\text{cm}^{-3}$) $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 重掺杂的欧姆接触层。

器件制备中,将外延片腐蚀出 $70\times 70\mu\text{m}$ 的台面,通过精确控制腐蚀速度的湿法化学腐蚀,腐蚀到刚过有源层处,用对 GaAs/ $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 有选择性腐蚀的 $\text{NH}_4\text{OH}:\text{H}_2\text{O}_2$ 腐蚀液对有源层进行横向选择腐蚀^[5],选择腐蚀比 k ($k=A/B$, A 为腐蚀液对 GaAs 的腐蚀速度, B 为腐蚀液对 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 的腐蚀速度)在 x 大于 0.16 时, k 值可达 35($\text{pH}=8.35$),选择腐蚀过程中, pH 值精度控制在 ± 0.05 之内,P-DBR 侧面用光刻胶保护,横向腐蚀到预定深度后,再用对 GaAs/ $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 有非选择性腐蚀的 $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ 腐蚀液腐蚀掉有源层两边的 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 以 $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 层,彻底暴露邻近有源层的上下两层 AlAs,以备下一步对 AlAs 层进行选择氧化。

氧化 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 时,用 N_2 气携带 900°C 水汽通入恒温炉,使 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 与 H_2O 在恒温炉内($400\sim 500^\circ\text{C}$)发生化学反应, $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 层反应后生成为 Al_xO_y 层。 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 层中的 x 值对其氧化速度有显著影响,如图 1 所示(见图版 I),横轴为 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 层的 x 值,纵

轴为不同 x 值 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ (50nm 厚) 的氧化速度与 AlAs (50nm 厚) 的氧化速度之比(相对值)；由图1可见，AlAs 层的氧化速度比 $\text{Al}_{0.86}\text{Ga}_{0.14}\text{As}$ 层的氧化速度高2个数量级。温度对氧化过程也有显著影响。如图2所示(见图版 I)，72.5nm 厚的 AlAs 层在400℃时的氧化速度为 $0.07\mu\text{m}/\text{min}$ ，420℃时的氧化速度为 $1\mu\text{m}/\text{min}$ 。

外延片经选择腐蚀后，在420℃条件下由氮气携带90℃ CH_2O 汽对 AlAs 层进行氧化，在我们的实验条件下，测得氧化速度为 $1.0\mu\text{m}/\text{min}$ ，氧化时， $70 \times 70\mu\text{m}^2$ -DBR 台侧暴露的所有 AlAs 层与邻近有源层的两层 AlAs 同时氧化，台面内的各 AlAs 层从台侧边界处沿各自 AlAs 层向内氧化，而邻近有源层的上下两层 AlAs 则从经选择腐蚀后形成的较细的有源层台边上下两边界处开始向内氧化，因各层 AlAs 厚度相同，氧化速度也相同。选择腐蚀前 P-DBR 台底为 $68 \times 68\mu\text{m}^2$ ，用选择腐蚀液横向腐蚀 GaAs 有源层深达 $16\mu\text{m}$ ，此时有源层细台为 $36\mu\text{m}$ ，然后选择氧化16min，AlAs 层横向氧化达 $16\mu\text{m}$ ，最后形成的有源区面积为约 $4 \times 4\mu\text{m}^2$ ，P-DBR 台中未氧化区域达 $30 \times 30\mu\text{m}$ 以上，氧化后用聚酰亚胺固化台周，以增加机械强度，用 SiNO 作 p-n 电极间的绝缘层以及芯片上各管芯间的隔离层。片子减薄后($\sim 80\mu\text{m}$)，在 p 面蒸发 Cr/Au，n 面蒸发 AuGeNi/Au，因管芯间已隔离，不必解理，将芯片在真空下烧结在镀 In 热沉上，然后压焊、封装。制备好的管芯结构示意图如图3所示(见图版 I)。

3 实验结果与讨论

3.1 伏安特性

器件的伏安特性为典型的二极管特性，正向导通电压 $1.2 \sim 1.4\text{V}$ ，反向击穿电压大于 6.5V ，由伏安特性可估算出器件的串联电阻一般为 $60 \sim 80\Omega$ ，反向漏电流小于 $1\mu\text{A}$ ，说明 SiNO 膜淀积得较好，起到了较好的电隔离作用。

3.2 激射特性

图4(见图版 I)给出了 VCSEL 的光功率-电流曲线($P-I$ 曲线)，阈值电流的典型值为 6mA ，最低达 3.8mA ，实现了室温连续激射。输出功率大于 1mW ，图5(见图版 I)是在室温连续条件下测量的 VCSEL 的远场分布，由图5可见， $\theta_{\parallel} = 7.8^\circ$, $\theta_{\perp} = 6.6^\circ$ ，用红外变相管观察到的器件近场分布为圆形光斑，由器件远场和近场测量结果看，器件是基横模激射，具有发散角较小的对称的圆形光束；器件经高频测量，其脉冲上升沿小于 100ps ，图6(见图版 I)是器件高频脉冲测量的上升沿和张弛振荡曲线。

由于采用湿法选择氧化使邻近有源层的上下两层 AlAs 氧化为电绝缘性能良好的 Al_2O_3 层，作为有源区的横向电流限制层，使有源区出光口周围的电流限制显著增强，有效地防止了电流扩展效应，氧化后 p-DBR 仍然具有较大的 p 电极面积，使其保持较小的串联电阻，将选择氧化和选择腐蚀相结合可严格控制有源区面积大小，并可将有源区面积作得很小，这是实现室温连续激射和较低阈值电流的主要原因。如进一步缩小有源区面积，器件的阈值电流可望进一步降低。

4 结语

利用分子束外延生长的具有台阶结构 DBR 的 GaAs/AlGaAs 外延片，采用湿法选择氧化和选择腐蚀相结合的新工艺，研制出了性能优越的 VCSELs，实现了室温连续激射，器件阈值电流低达 3.8mA ，输出功率大于 1.0mW ，发散角小于 7.8° ，并制成了 2×3 列阵。

参 考 文 献

- [1] J. L. Jewell, J. P. Harbisam *et al.*, IEEE J. Quantum Electron., 1991, **27**:1332.
- [2] R. S. Geels, S. W. Corzine and L. A. Coldren, IEEE J. Quantum Electron., 1991, **27**:1359.
- [3] Y. H. Lee, B. Tell *et al.*, Electronics Lett., 1990, **26**:710.
- [4] 林世鸣,等,高技术通讯,1994,4:11.
- [5] Kelly Kenefick, J. Electrochem. Soc., 1982, **129**: 2380.
- [6] K. D. Choquette, R. P. Schneider, Jr., K. L. Lear *et al.*, Electronics Lett., 1994, **30**(24):2043.
- [7] K. D. Choquette *et al.*, Post Deadline Papers of 14th IEEE International Semiconductors Laser Conference, PD4, Hawaii, USA, Sept. 1994.

Room Temperature CW GaAs/AlGaAs Vertical Cavity Surface Emitting Semiconductor Laser Fabricated by Selective Oxidation and Selective Etching

Kang Xuejun, Lin Shiming, Gao Junhua, Gao Honghai,
Wang Qiming, Wang Hongjie, Wang Lixuan and Zhang Chunhui

*(National Integrated Optoelectronics Laboratory, Institute of Semiconductors,
The Chinese Academy of Sciences, Beijing 100083)*

Received 6 February 1996, revised manuscript received 17 May 1996

Abstract We report the GaAs/AlGaAs vertical-cavity surface-emitting semiconductor lasers fabricated by selective oxidation and selective etching. The current aperture is formed by the buried oxide layers within monolithic distributed Bragg reflectors. The lowest threshold of 3.8mA is achieved with a 4 μ m square active region, continuous-wave at room temperature, the maximum output power is greater than 1mW, its angle of divergence is less than 7.8° and the pulse rise time is less than 100ps when measured at high frequency. A 2×3 2-D arrays is obtained.

PACC: 4255P, 6855; **EEACC:** 0520, 4320J