

一种新的硅深槽刻蚀技术研究

钱 钢 张利春 阎桂珍 王咏梅 张大成 王阳元

(北京大学微电子学研究所 北京 100871)

摘要 本文报告了一种获得侧壁陡直的硅深槽新技术。实验中采用一种新材料——氮化锆(ZrN)作为反应离子刻蚀的掩模，所需掩模厚度约 500 \AA 。采用氟基气体 SF_6 作为刻蚀气体，并附加 Ar 和 O_2 ，这样刻蚀过程中在槽的侧壁会形成氧化硅作为阻挡刻蚀层，结果得到了深约 $6\mu\text{m}$ ，侧壁垂直接近 90° 的硅深槽。

EEACC: 2550G

1 引 言

硅的深槽隔离技术在高密度 DRAM、超高速双极电路以及无锁定效应 CMOS 电路等方面有重要应用。以往的实验大都用氧化层作为刻蚀的掩模，采用氯基气体（比如 Cl_2 ）作为反应离子刻蚀的反应气体^[1,2]。这些方法存在以下问题：首先，刻蚀 $5\mu\text{m}$ 以上的深槽通常需要约 $1\mu\text{m}$ 厚的氧化层作掩模，这样入射反应离子会在厚氧化层掩模的侧壁散射而失去方向性，造成槽内的横向腐蚀（undercutting）^[3]；其次，用氧化层作掩模时，为了减小线宽损失和尽量减薄掩模厚度，需要高刻蚀选择比，通常要求刻蚀比 $Si:SiO_2 > 15:1$ ，因此要在各工艺因素之间进行仔细折衷，这实际上限制了工艺条件的选择；第三，选用氯基气体刻蚀深槽，往往会在槽的底部形成尖角，造成局部电场集中，影响器件隔离的击穿性能；另外，氯基气体的强腐蚀性对包括质量流量计在内的气路以及真空泵系统带来的潜在危害较为严重。

我们在实验中首次采用了一种新材料——氮化锆(ZrN)作为 RIE 的掩模^[4]，由于硅与掩模的刻蚀选择比非常高 ($Si:ZrN > 150:1$)，所需 ZrN 的掩模厚度仅约 500 \AA ，因而可有效克服厚氧化层侧壁对入射离子散射的影响，并大大提高工艺条件选取的自由度。采用氟基气体 SF_6 作为反应气体，附加 O_2 和 Ar ，结果获得了侧壁陡直且底角圆滑的深槽，并克服了采用氯基气体对刻蚀设备造成严重影响的问题。

2 实验和结果

用反应溅射工艺在硅片上生长一层厚 500 \AA 的 ZrN 薄膜，光刻之后腐蚀掉未被光刻胶掩蔽的 ZrN ，然后去胶。以这层 ZrN 作掩模，反应离子刻蚀硅槽。实验中所使用

的刻蚀设备是 Plasma Therm 公司制造的 520/520 型平板式等离子刻蚀系统, 其上下电极间距为 8cm, 下极板面积为 554cm^2 , 两电极间施加 13.56MHz 的射频, 下电极温度可外接温控系统调节。实验中采用 SF_6 , Ar 和 O_2 作为工艺气体, 气体流量可通过调节质量流量计准确控制。刻蚀后的硅槽深度用台阶仪 (α -step) 测量, 等离子氧化物的厚度用椭圆偏振仪估测, 硅槽的剖面形貌用扫描电子显微镜 (SEM) 进行分析, 用俄歇电子能谱 (AES) 分析样品表面的沾污。

2.1 新型掩模材料氮化锆 (ZrN)

我们在对难熔金属氮化物所进行的系统性研究^[5-8]中发现, 难熔金属氮化物具有熔点高、稳定性好、电阻率低以及耐腐蚀等特点。对于反应溅射形成的 ZrN 薄膜, 在一般等离子刻蚀条件下极难腐蚀, 或者说, 当用 ZrN 作为刻蚀的掩模时, 在相当宽的工艺范围内都可得到很高的硅/掩模刻蚀选择比。图 1 给出了 Si , SiO_2 与 ZrN 的刻蚀速率对照图, 工艺气体 SF_6 , Ar 和 O_2 的流量分别为 10, 20, 20sccm, 工作压力为 6.67Pa, 下电极温度为 15°C。

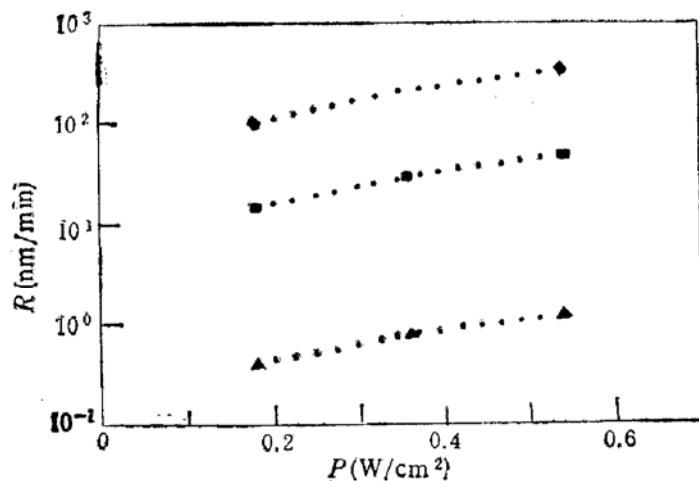


图 1 Si , SiO_2 和 ZrN 刻蚀速率的对比

◆ Si ■ SiO_2 ▲ ZrN

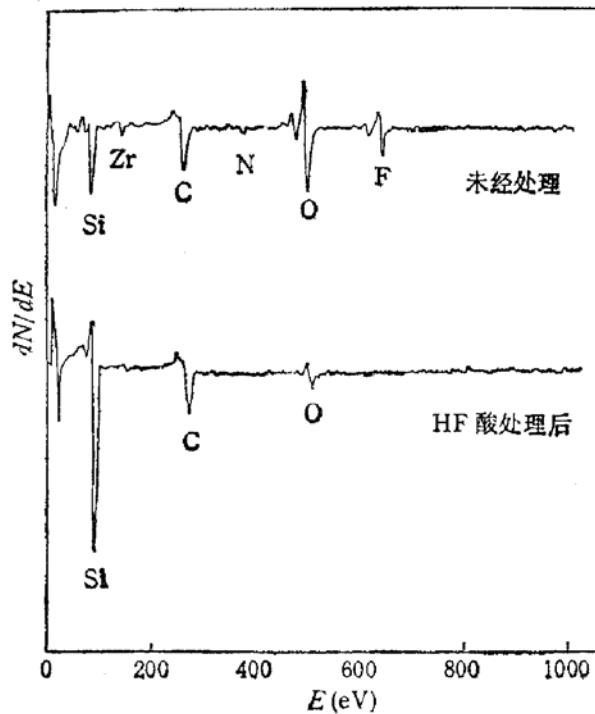


图 2 ZrN 对硅片表面沾污的 AES 分析结果

由图 1 可见, 当选用 SiO_2 作为刻蚀硅槽的掩模时, $\text{Si}:\text{SiO}_2$ 的刻蚀选择比仅为 10 左右, 而 Si 与 ZrN 的刻蚀选择比可高达 150 以上。因此, 用 ZrN 作刻蚀掩模所需厚度很薄 (实验中 ZrN 薄膜的典型厚度约 500\AA), 这样由入射离子在掩模侧壁散射所造成的横向钻蚀的影响可忽略不计, 从而有利于获得侧壁陡直的深槽。而且, 由于采用 ZrN 作掩模所带来的上述高刻蚀选择比, 也给工艺条件诸如气体流量、压力、射频功率等等的选取提供了很大自由度。

为了了解 ZrN 在溅射和刻蚀后对硅片表面的沾污情况, 用俄歇电子能谱对形成硅槽后的样品和经过 BHF 溶液处理后的样品进行了对比分析, 图 2 给出了 AES 的分析结果。由图 2 可以看出, 经过 BHF 酸溶液处理后, 硅片表面没有 Zr 的沾污。将此项技

术用于高速双极电路中器件隔离的进一步研究表明,采用ZrN掩模对器件性能包括器件间的隔离性能没有不良影响。

2.2 等离子体氧化

大家知道,氧等离子体与硅反应可形成氧化硅。实验中,在用 $SF_6 + Ar$ 刻蚀硅槽的同时,还通入了 O_2 ,由于氧的存在可使硅槽侧壁形成氧化物保护层,从而达到各向异性的刻蚀效果。本节的第4部分将详细介绍各向异性的刻蚀情况,这里着重分析氧气流量、射频功率以及衬底温度对形成等离子体氧化硅的影响。

向反应室通入单一气体 O_2 ,选择不同的工艺条件,用椭圆偏振仪估测等离子体形成的氧化硅厚度,其结果如图3所示。由于所测氧化硅厚度很薄,在每次实验和测量时要消除自然氧化层的影响。图3(a)给出的是固定氧气流量、功率密度和衬底温度测得的硅片上氧化物厚度随反应时间的变化结果,可以看出,随着反应时间的增加,氧化硅厚度基本呈线性增加趋势,因此氧化硅生成速率这一参数是有意义的。图3(b)~(d)分别给出了氧化硅生成速率随氧气流量,功率密度以及衬底温度变化的实验结果。由图可见,在

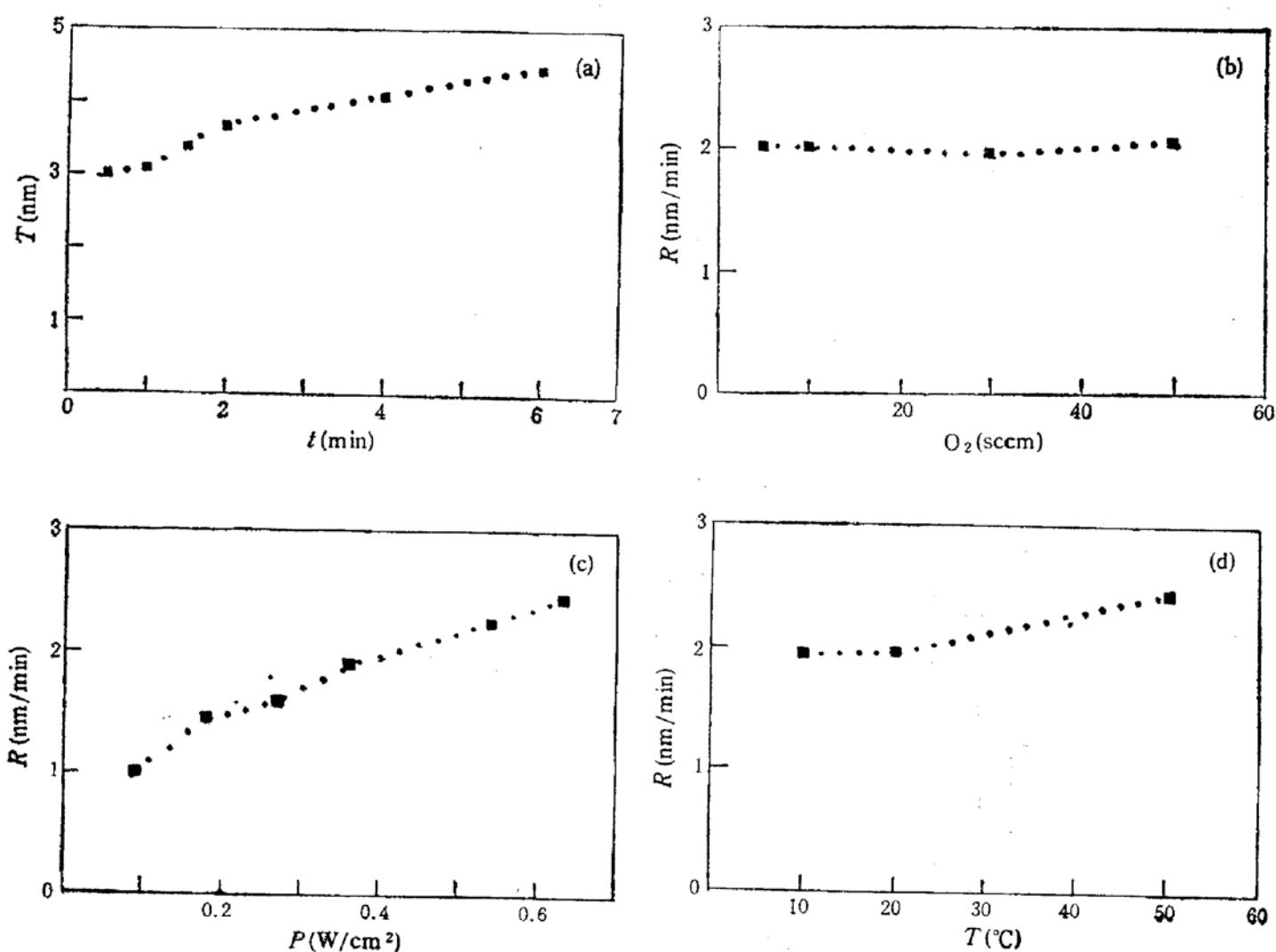


图3 不同工艺条件下形成的等离子体氧化硅的实验结果

(a) 厚度与反应时间的关系 (50 sccm , 0.36 W/cm^2 , 10°C), (b) 生长速率与氧气流量的关系 (0.36 W/cm^2 , 10°C), (c) 生长速率与射频功率密度的关系 (50 sccm , 10°C), (d) 生长速率与衬底温度的关系 (50 sccm , 0.36 W/cm^2)

50sccm 以下和 10—50℃范围内, 氧气流量和衬底温度对氧化硅生成速率影响不大, 而图 3(c) 中的射频功率密度对氧化硅生成速率的影响较为显著, 要得到较厚的氧化硅阻挡层, 适当增加射频功率是有益的, 这一点对硅槽的各向异性刻蚀有指导意义。

2.3 SF₆, Ar 和 O₂ 气体流量对刻蚀速率的影响

实验中向反应室内同时通入 SF₆、Ar 和 O₂, 固定总气体流量为 50sccm, 然后分别设定某一种气体流量, 改变另外两种气体的相对流量, 考察硅的刻蚀速率随气体组成及其相对流量变化的关系。图 4 分别给出了固定 SF₆、Ar 和 O₂ 气体流量, 硅的刻蚀速率随另外两种气体流量相对变化的实验结果。

由图 4 可以看出, 较多的 SF₆、较多的 Ar 以及较少的 O₂ 有利于提高刻蚀速率。这三种气体参与反应的基本模式可能是: SF₆ 产生 F* 与硅反应, 起腐蚀作用; 氧等离子体与硅反应形成氧化硅阻碍对硅的腐蚀; Ar⁺ 的定向物理轰击有助于去除等离子体氧化硅, 促使腐蚀硅的反应继续进行, 所以 O₂ 增加将使刻蚀速率降低, SF₆ 和 Ar 增加会使刻蚀速率上升。从图 4(c) 可以进一步看出, 当固定 O₂ 流量, 而 SF₆ 流量相对增加, Ar 流量相对减少时, 硅的刻蚀速率呈显著上升趋势, 这说明在上述实验条件范围内, SF₆ 对

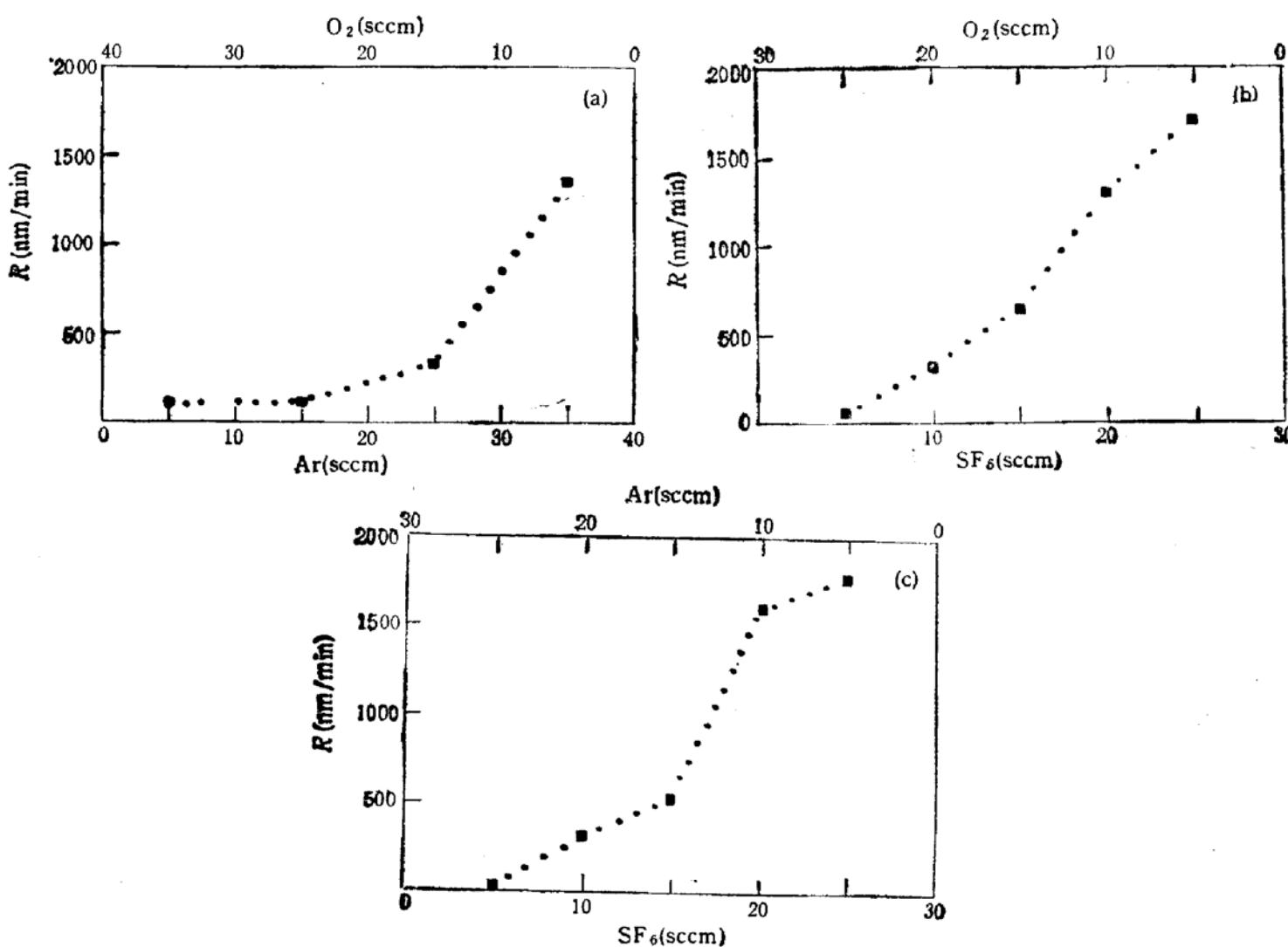


图 4 硅的刻蚀速率随气体流量相对变化的实验结果

$P = 0.54 \text{ W/cm}^2$, $T = 10^\circ\text{C}$, (a) SF₆ = 10 sccm (b) Ar = 20 sccm (c) O₂ = 20 sccm

腐蚀起主要贡献，Ar 对刻蚀起帮助作用。

2.4 硅槽的各向异性刻蚀

通常情况下，采用氟基气体腐蚀硅是各向同性的，即使在典型的反应离子刻蚀条件下附加足够量的 Ar 也往往得到剖面为“碗”状的硅槽^[9,10]。实验中由于采用 ZrN 薄膜作为刻蚀硅槽的掩模，其极高的刻蚀选择比大大提高了工艺条件选取的自由度，使得在反应气体中允许有氧的存在。由于氧等离子体的作用，硅槽内部（包括底部和侧壁）能够形成阻碍刻蚀的氧化层。槽侧壁的氧化层由于很少受到离子的轰击而得以保留，保护了侧壁的硅免遭进一步腐蚀；而槽底部的氧化层由于受到离子的定向轰击（比如 Ar⁺）而被去除，使得刻蚀反应能够继续向下进行，从而达到各向异性的刻蚀效果。因此，尽管采用氟基气体 SF₆ 进行刻蚀，但由于有氧的存在，仍能得到各向异性的刻蚀效果。实验研究表明，较少的 SF₆ 和较多的 O₂ 有利于槽的侧壁陡直，但硅的刻蚀速率会有所损失。因此需要对 SF₆、Ar 和 O₂ 气体流量进行折衷选取，以获得良好的硅槽形貌和可接受的刻蚀速率。

图 5 给出了实验中以 ZrN 作为反应离子刻蚀的掩模，采用氟基气体 SF₆ 作为反应气体，在 Ar⁺ 的定向轰击以及氧等离子体作用下得到的硅槽剖面的扫描电子显微照片。图中硅槽深约 6 μm，侧壁垂直接近 90°，槽底角圆滑。将此项工艺与沟阻注入、硅槽填充、表面平坦化等工艺相结合应用于高速双极电路的器件隔离中，结果表明器件间隔的击穿电压可达 30V 以上，漏电流在 10⁻¹⁰A 量级，性能良好。

3 小 结

本文介绍了一种获得侧壁陡直的硅深槽的新技术。实验中采用一种新型材料——氮化锆作为反应离子刻蚀的掩模，由于 ZrN 掩模具有极高的刻蚀选择比（Si:ZrN > 150:1），所需掩模厚度约为 500 Å，有效地克服了由入射离子在厚氧化层掩模侧壁散射所造成的横向腐蚀问题。同时，高刻蚀选择比给工艺条件的优化选取带来了较大自由度，而且允许反应气体中有氧的存在。在氧等离子体的作用下，采用氟基气体 SF₆ 以及 Ar 实现了对硅的各向异性腐蚀，得到了侧壁垂直接近 90° 的硅深槽，从而避免了采用氟基气体对刻蚀设备造成潜在危害的问题。我们已将此项技术成功地应用于高速双极电路的深槽隔离中，并有潜力应用到亚微米的深槽隔离。

致谢 本文工作得到了高玉芝副教授和李婷、马莲荣、王颖等同志的帮助，以及北京大学电子显微镜实验室同志的协助，在此表示感谢。

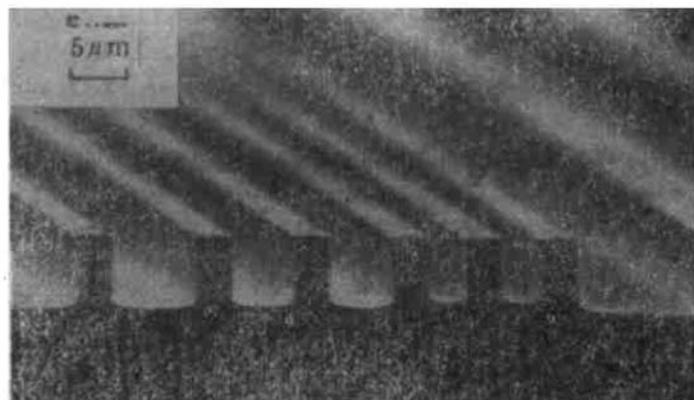


图 5 硅槽剖面的扫描电子显微照片

参 考 文 献

- [1] H. Crazzolara and N. Gellrich, J. Electrochem. Soc., 1990, **137**(2): 708.
- [2] T. Shibata and M. Oda, Extended Abstracts of 18th Conference on Solid State Devices and Materials, Tokyo: 1986, 725—726.
- [3] Y. -J. Tom Lii and Jacob Jorné, J. Electrochem. Soc., 1990, **137**(9): 2837.
- [4] Zhang Lichun and Qian Gang *et al.*, Extended Abstracts of 182nd Meeting of Electrochem. Society, Toronto, Canada: 1992, 384.
- [5] Wu Xiuwen and Zhang Lichun *et al.*, Appl. Phys. Lett., 1987, **50**: 287.
- [6] 张利春, 高玉芝等, 半导体学报, 1989, **10**(3): 161.
- [7] 张利春, 高玉芝, 半导体学报, 1989, **10**(4): 241.
- [8] 张利春, 高玉芝等, 半导体学报, 1990, **11**(5): 348.
- [9] K. M. Eisele, J. Electrochem. Soc., 1981, **129**(1), 123.
- [10] D. L. Flamm and V. M. Donnelly *et al.*, J. Appl. Phys., 1981, **52**: 3633.

A New Development of Silicon Deep Trench Etching Process

Qian Gang, Zhang Lichun, Yan Guizhen, Wang Yongmei

Zhang Dacheng and Wang Yangyuan

(Institute of Microelectronics, Peking University, Beijing 100871)

Abstract A new silicon trench etching process has been developed by using a new material ZrN as mask which is about 500 Å thick. The chemistry employed in RIE process is SF₆ with Ar and O₂ additives. A thin oxide layer inside the trench could be formed by oxygen plasma to prevent the sidewall from being etched. The experiment results show the ideal trench profile of about 6 μm deep with vertical sidewalls nearly 90°.

EEACC: 2550G