

键合 Si/SiO₂/Si 结构的 C-V 特征

黄庆安 陈军宁 张会珍 童勤义
(东南大学微电子中心 南京 210018)

摘要 本文研究了理想 Si/SiO₂/Si 结构的电容-电压 (C-V) 特征, 提出了根据 Si/SiO₂/Si 的 C-V 特征测量 SiO₂ 厚度、衬底掺杂浓度和固定电荷的方法, 并对键合样品进行了实验。

EEACC: 2530F, 2530N

1 引言

众所周知, 测量 MOS 电容的 C-V 特性是研究 Si/SiO₂ 界面的强有力手段, 业已在科研和生产工艺的过程控制中广泛采用^[1-2]。随着 VLSI 的发展, SOI (绝缘体上硅) 材料的表征技术日益受到重视。SOI 结构不再是 MOS 结构, 而往往是 MISIS (金属-绝缘体-硅-绝缘体-硅) 结构, MISIS 的 C-V 特性也已有研究^[3-5]。而制备 SOI 材料方法之一的键合工艺^[6]得到的是 SIS (半导体-绝缘体-半导体) 结构。SIS 的 C-V 特性既不同于 MOS 结构又不同于 MISIS 结构。所以, 过去几年里, 测量 Si/SiO₂/Si 界面特性采用的方法是将一面的硅完全腐蚀掉, 形成 MOS 结构^[7-8], 或使一面的硅重掺杂^[9]再进行测量。这样做不仅是破坏性的, 而且难于得到被腐蚀掉或重掺杂界面的有关信息。本文分析了 SIS 结构的低、高频 C-V 特性, 指出 SIS 结构的 C-V 曲线有类似于 MOS 结构的特点, 给出了利用 SIS 的 C-V 特性测量 SiO₂ 厚度 d_{ox} , 衬底掺杂浓度 N , 固定电荷 Q_{ox} 的方法, 对键合 Si/SiO₂/Si 的样品进行了实验。

2 理论分析

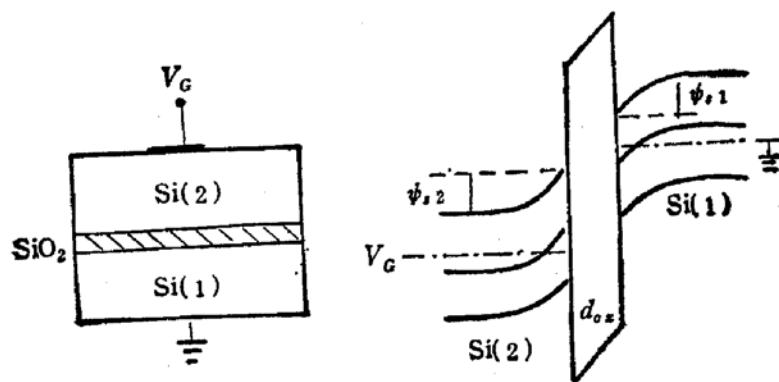
2.1 SIS 结构的基本方程

考虑一个 p-Si/SiO₂/p-Si 的结构。图 1 给出了该结构的示意图及其能带图。Si(2) 和 Si(1) 的厚度大于各自的最大耗尽层宽度。Si(1) 接地, 电压 V_G 加于 Si(2)。

类似于 MOS 系统, 有

$$V_G = -\frac{Q_{ox}}{C_{ox}} + \phi_{s1} - \phi_{s2} + \phi_{21} - \frac{qQ_{ox}}{C_{ox}} \cdot \frac{X_s}{d_{ox}}, \quad (1)$$

式中 ϕ_{s1} 和 ϕ_{s2} 分别是 Si(1) 和 Si(2) 的表面势, qQ_{ox} 是 SiO₂ 中的单位面积电荷, X_s 是 Q_{ox} 离 Si(2)-SiO₂ 界面的距离, C_{ox} 是氧化物的单位面积电容, d_{ox} 是 SiO₂ 的

图 1 Si/SiO₂/Si 结构及其能带图

厚度, ϕ_{21} 是由于 Si(2) 和 Si(1) 浓度差引起的内建势,

$$\phi_{21} = \frac{kT}{q} \ln \left(\frac{N_2}{N_1} \right). \quad (2)$$

根据电荷平衡条件, 有

$$Q_{s2} + Q_{s1} + qQ_{ox} = 0, \quad (3)$$

式中 Q_{s2} 和 Q_{s1} 分别是 Si(2) 和 Si(1) 表面的单位面积电荷。

由泊松方程, 容易得到^[1]

$$Q_{si} = \mp \frac{\sqrt{2} \varepsilon_s kT}{q L_{Di}} F(\phi_{si}, N_i), \quad (i = 1, 2) \quad (4)$$

其中在 $\phi_{si} < 0$ 时, Q_{si} 取正号; $\phi_{si} > 0$ 时, Q_{si} 取负号, ε_s 是硅的介电常数, k 是玻尔兹曼常数, T 是绝对温度, L_{Di} 是非本征德拜常数,

$$L_{Di} = \left(\frac{\varepsilon_s}{q N_i \beta} \right)^{1/2}, \quad (i = 1, 2)$$

而

$$F(\phi_{si}, N_i) = \left[\left(e^{-\beta \phi_{si}} + \beta \phi_{si} - 1 \right) + \left(\frac{n_i}{N_i} \right)^2 \left(e^{\beta \phi_{si}} - \beta \phi_{si} - 1 \right) \right]^{1/2}, \quad (i = 1, 2) \quad (5)$$

式中 $\beta = q/kT$, n_i 是硅的本征载流子浓度。

将式(4)和(5)代入(3)就得到 ϕ_{s1} 和 ϕ_{s2} 的约束方程。结合式(1)就可得到每一栅压 V_g 下, ϕ_{s1} 和 ϕ_{s2} 的值。我们编制了简单的程序在 PC 机上计算。由计算出的 ϕ_{s1} 和 ϕ_{s2} , 可根据下式计算表面电容^[1]:

低频电容 C_{SL} 由下式给出,

$$C_{SLi} = \frac{\varepsilon_s}{\sqrt{2} L_{Di}} \frac{1 - e^{-\beta \phi_{si}} + \left(\frac{n_i}{N_i} \right) (e^{\beta \phi_{si}} - 1)}{F(\phi_{si}, N_i)}, \quad (i = 1, 2) \quad (6a)$$

高频电容由下式给出,

$$C_{SHi} = \frac{\varepsilon_s}{\sqrt{2} L_{Di}} \frac{1 - e^{-\beta \phi_{si}}}{(\beta \phi_{si} - 1 + e^{-\beta \phi_{si}})^{1/2}}. \quad (i = 1, 2) \quad (6b)$$

对整个 SIS 结构, 低频电容 C_L 表示为,

$$\frac{1}{C_L} = \frac{1}{C_{ox}} + \sum_{i=1}^2 \frac{1}{C_{Sli}} \quad (7a)$$

高频电容 C_H 表示为,

$$\frac{1}{C_H} = \frac{1}{C_{ox}} + \sum_{i=1}^2 \frac{1}{C_{Shi}}. \quad (7b)$$

对于给定的参数,可计算电容。

2.2 SIS 结构的高频 C-V 特性

首先计算了不考虑 Q_{ox} 情况,即理想的 p-Si(2)/SiO₂/p-Si(1) 的 C-V 特性。图 2 给出了一族 C-V 曲线。所用参数 $d_{ox} = 1000 \text{ \AA}$, $N_1 = 1 \times 10^{16} \text{ cm}^{-3}$, N_2 分别为 $1 \times 10^{15} \text{ cm}^{-3}$, $1 \times 10^{16} \text{ cm}^{-3}$, 和 $1 \times 10^{17} \text{ cm}^{-3}$ 三种情况。从 C-V 曲线可以看出一个明显特征: 在 V_G 为较大正值时, 电容仅由 Si(1) 衬底决定。此时 SIS 的状态为, Si(2) 表面强堆积, 其表面电容类似于金属行为。Si(1) 表面强反型, 故尽管 N_2 变化, 但总电容仅由 Si(1) 的表面电容所决定。与此类似, 在 V_G 为较大负值时, Si(1) 表面强堆积, Si(2) 表面强反型, 此时电容仅由 Si(2) 表面电容决定。

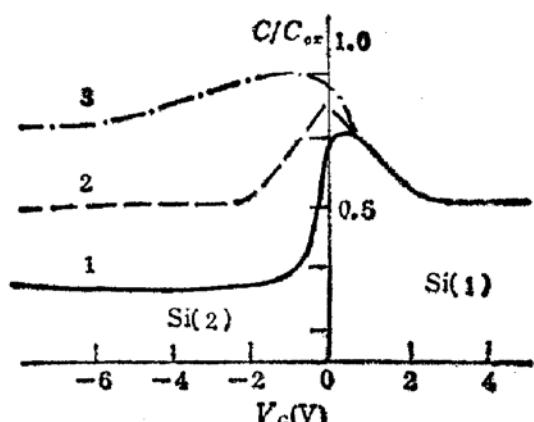


图 2 理想 Si/SiO₂/Si 结构的高频 C-V 特性

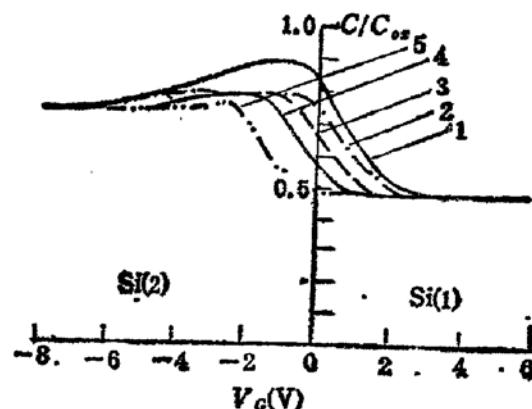


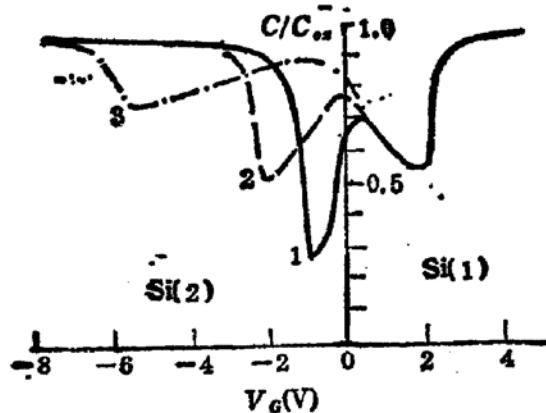
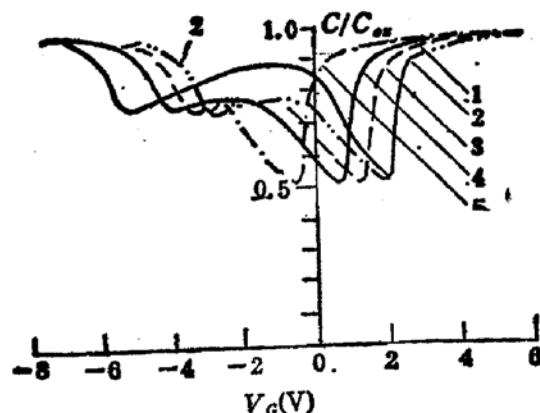
图 3 固定电荷对高频 C-V 特性的影响
1 为理想 C-V 曲线, 曲线 2,3,4,5 分别对应的 X_t/d_{ox} 为 0, 0.25, 0.5, 1.

当有 Q_{ox} 作用时, 计算出的高频 C-V 曲线示于图 3。所用参数 $d_{ox} = 1000 \text{ \AA}$, $N_1 = 1 \times 10^{16} \text{ cm}^{-3}$, $N_2 = 1 \times 10^{17} \text{ cm}^{-3}$, $Q_{ox} = 5 \times 10^{11} \text{ cm}^{-2}$, Q_{ox} 离 Si(2)/SiO₂ 界面的距离分别为 $X_t/d_{ox} = 0, 0.25, 0.5$, 和 1.0。尽管 Q_{ox} 对 C-V 曲线有影响, 但在 V_G 为较大正值或负值时, 高频电容仍与无 Q_{ox} 的相同。

2.3 SIS 结构的低频 C-V 特性

首先计算了无 Q_{ox} 的情况, 结果示于图 4。所用参数为 $d_{ox} = 1000 \text{ \AA}$, $N_1 = 1 \times 10^{16} \text{ cm}^{-3}$, N_2 分别为 $1 \times 10^{15} \text{ cm}^{-3}$, $1 \times 10^{16} \text{ cm}^{-3}$, $1 \times 10^{17} \text{ cm}^{-3}$ 三种情况。从低频 C-V 特性看出, 在 V_G 为较大的正值或负值时, 电容与 N_1 或 N_2 无关, 仅由 C_{ox} 决定。此时的 SIS 状态为, V_G 为较大正值, Si(2) 表面强堆积, Si(1) 表面强反型, 由于反型层的载流子能够随低频的交变信号变化, 故电容仅由 C_{ox} 决定。 V_G 为较大负值时, 情况与上述类似。

当有 Q_{ox} 作用时, C-V 特性示于图 5。所用参数为 $d_{ox} = 1000 \text{ \AA}$, $N_1 = 1 \times 10^{16} \text{ cm}^{-3}$,

图 4 理想 Si/SiO₂/Si 结构的低频 C-V 特性图 5 固定电荷对低频 C-V 特性的影响
1 为理想 C-V 曲线, 曲线 2, 3, 4, 5 对应的
 X_i/d_{ox} 值为 0, 0.25, 0.5, 1.0.

$N_s = 1 \times 10^{17} \text{ cm}^{-3}$, $Q_{ox} = 5 \times 10^{11} \text{ cm}^{-2}$, Q_{ox} 离 Si(2)/SiO₂ 界面的距离分别为 $X_i/d_{ox} = 0, 0.25, 0.5$ 和 1.0。尽管 Q_{ox} 对 C-V 曲线有影响, 但在 V_G 为较大正值或负值时, 电容仍由 C_{ox} 决定。从该族曲线可以看到另一个特征: Q_{ox} 仅使低频 C-V 曲线产生平移, 形状不发生变化。当 Q_{ox} 局域在 Si(2)/SiO₂ 界面时 ($X_i/d_{ox} = 0$), Si(2) 反型后 ($V_G < 0$), C-V 曲线向正 V_G 方向平移, 而对 Si(1) 反型后 ($V_G > 0$) 的 C-V 曲线几乎没有影响; 当 Q_{ox} 局域在 Si(1)/SiO₂ 界面时 ($X_i/d_{ox} = 1$), Si(1) 反型后 ($V_G > 0$), C-V 曲线向负 V_G 方向平移, 而对 Si(2) 反型后 ($V_G < 0$) 的 C-V 曲线几乎没有影响; 当 Q_{ox} 在 d_{ox} 的中间区域时 ($X_i/d_{ox} = 0.5$), 与理想 C-V 曲线相比, 在 Si(1) 或 Si(2) 分别反型后, C-V 曲线平移大小近似相等, 方向相反。

2.4 检测 d_{ox} , Q_{ox} 和 N 的方法

A. 由低频 C-V 特征知道, 在 V_G 为较大正值或负值时, 电容仅由 C_{ox} 决定, 所以, 由测出的 C_{ox} 得到

$$d_{ox} = \frac{\epsilon_{ox}}{C_{ox}}, \quad (8)$$

式中 ϵ_{ox} 为 SiO₂ 的介电常数。

B. 如图 6 所示, 作一直线平行于电压轴且电容介于最大电容与最小电容之间, 该直线与 C-V 曲线的交点对应的电压为 V_1 , V_2 , V_3 , V_4 。 Q_{ox} 使低频 C-V 曲线产生平移。可由平移量

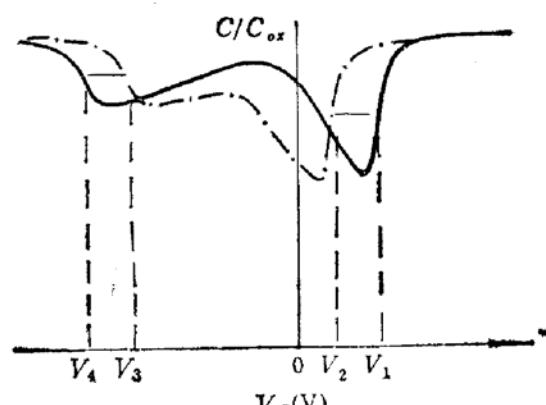
$$\Delta V_1 = V_1 - V_2, \Delta V_2 = V_3 - V_4,$$

确定出 Q_{ox} 和 X_i ,

$$\Delta V_1 = \frac{qQ_{ox}}{C_{ox}} \cdot \frac{X_i}{d_{ox}}, \quad (9)$$

$$\Delta V_2 = \frac{qQ_{ox}}{C_{ox}} \cdot \frac{(d_{ox} - X_i)}{d_{ox}}, \quad (10)$$

结合(9)和(10)式, 得到

图 6 计算固定电荷的示意图
——理想曲线, - - - - 有电荷作用的曲线

$$Q_{ox} = \frac{C_{ox}}{q} (\Delta V_1 + \Delta V_2), \quad (11)$$

$$X_t = d_{ox} \left(\frac{\Delta V_1}{\Delta V_1 + \Delta V_2} \right). \quad (12)$$

C. 由高频 $C-V$ 特征知道, 在 V_G 为较大正值时, 电容仅由 Si(1) 确定, 此时最小电容为

$$\frac{1}{C_{min1}} = \frac{1}{C_{ox}} + \frac{X_{dml}}{\varepsilon_t},$$

最大耗尽层宽度 X_{dml} 为

$$X_{dml} = \left[\frac{4\varepsilon_t kT}{q^2 N_1} \ln \left(\frac{N_1}{n_i} \right) \right]^{1/2},$$

所以

$$\frac{C_{min1}}{C_{ox}} = \frac{1}{1 + C_{ox} \left[\frac{4kT}{q^2 \varepsilon_t N_1} \ln \left(\frac{N_1}{n_i} \right) \right]^{1/2}}. \quad (13a)$$

同理, 在 V_G 为较大负值时, 可得到

$$\frac{C_{min2}}{C_{ox}} = \frac{1}{1 + C_{ox} \left[\frac{4kT}{q^2 \varepsilon_t N_2} \ln \left(\frac{N_2}{n_i} \right) \right]^{1/2}}. \quad (13b)$$

(13)式和一般 MOS 电容的公式完全一样, 可以利用已计算好的 MOS 电容的图表, 得出掺杂浓度 N_1 或 N_2 .

3 实验

3.1 样品制备

实验中采用 p 型(100)硅片, Si(1) 电阻率约 $1-5\Omega\text{cm}$, Si(2) 电阻率 $8-12\Omega\text{cm}$. 硅片氧化约 500 \AA , 两硅片氧化后, 室温重合, 高温 1000°C N_2 中退火 1.5 小时. 用另外二硅片作为陪片, 与键合片经受相同工艺. 在键合片正背面形成欧姆接触. SIS 电容面积 $0.5 \times 0.5\text{ mm}^2$. 用自动 $C-V$ 测试系统测量高、低频电容.

3.2 测量结果

图 7 给出了测量的高、低频 $C-V$ 曲线. 根据测量结果: SiO_2 层电容为 93.7 pF , 单位面积电容 $C_{ox} = 3.75 \times 10^4\text{ pF/cm}^2$, 得到 $d_{ox} = 920\text{ \AA}$; 测出的 $C_{min2}/C_{ox} = 0.27$, 得到 $N_2 = 1.51 \times 10^{15}\text{ cm}^{-3}$; $C_{min1}/C_{ox} = 0.52$, 得到 $N_1 = 1.73 \times 10^{16}\text{ cm}^{-3}$. 和理想低频 $C-V$ 曲线比较得到 $\Delta V_1 = \Delta V_2 \approx -0.1\text{ V}$, 由此计算出 $Q_{ox} = -4.7 \times 10^{10}\text{ cm}^{-2}$, $X_t = d_{ox}/2$.

由于陪片和键合片经历相同工艺, 可以认为两种硅片由于氧化引起的固定电荷近似相等, 并将这类电荷记为 Q_+ ; 而键合界面的电荷记为 Q_- . 根据陪片的 MOS 电容测得 $N_2 = 1.54 \times 10^{15}\text{ cm}^{-3}$, $N_1 = 1.7 \times 10^{16}\text{ cm}^{-3}$, $Q_+ = 6.5 \times 10^{10}\text{ cm}^{-2}$.

若假定氧化引起的电荷 Q_+ 集中在 Si/SiO_2 界面, 键合引起的电荷 Q_- 集中在键合

界面, 则有

$$\Delta V_1 = \frac{q}{C_{ox} d_{ox}} \left[Q_+ d_{ox} + Q_- \frac{d_{ox}}{2} \right]$$

由此得到 $Q_- = -1.8 \times 10^{11} \text{ cm}^{-2}$.

为了比较本文的测量方法, 我们将 SIS 结构中的一面 Si 完全腐蚀掉(用 EPW 腐蚀, EPW 不腐蚀 SiO₂), 再形成 MOS 电容测试. 表 1 给出了用 SIS 结构及 MOS 结构测出的参数比较.

本实验测量结果说明, 键合 Si/SiO₂/Si 的结构中氧化物的电荷为负值, 等效为

$$Q_{ox} = -4.7 \times 10^{10} \text{ cm}^{-2},$$

局域在 $X_t = d_{ox}/2$. 这是由于氧化引起正电荷 $Q_+ = 6.5 \times 10^{10} \text{ cm}^{-2}$, 键合引起负电荷

$$Q_- = -1.8 \times 10^{11} \text{ cm}^{-2},$$

总体的等效电荷为 Q_{ox}

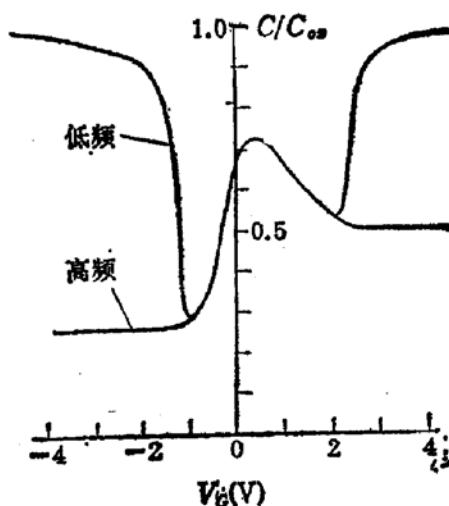


图 7 一个键合样品的低、高频 C-V 曲线

表 1 键合 Si/SiO₂/Si 结构参数比较

参数 测量方法	d_{ox} (Å)	$N_i(\text{cm}^{-3})$	$N_t(\text{cm}^{-3})$	$Q_{ox}(\text{cm}^{-2})$	$Q_+(\text{cm}^{-2})$	$Q_-(\text{cm}^{-2})$
SIS	920	1.51×10^{15}	1.73×10^{16}	-4.7×10^{10}		-1.8×10^{11}
MOS 陪片		1.54×10^{15}	1.7×10^{16}		6.5×10^{10}	
MOS 腐蚀	906	1.5×10^{15}	1.69×10^{16}	-5.2×10^{10}	5.4×10^{10}	-1.6×10^{11}

4 讨论与结论

本文分析了 Si/SiO₂/Si 结构的 C-V 特征, 从 C-V 特征可以得到一些界面信息. 检测 d_{ox} 和掺杂浓度的方法和一般 MOS 电容法类似. 但在确定 SiO₂ 中的电荷时, 二者显著不同. MOS 电容法利用了高频 C-V 曲线的平带电容; 而从图 3 看出, Q_{ox} 对 Si/SiO₂/Si 结构的高频 C-V 曲线影响并不规则, 难于从高频 C-V 特征测量固定电荷, 所以本文提出了从 Si/SiO₂/Si 电容的低频 C-V 曲线检测 Q_{ox} 的方法. 这种方法的实质是: 在 Si(1) 强反型后, Si(2) 表面处于强堆积状态, 载流子浓度很高, 可以近似认为 Si(2) 的行为就像金属一样; 同理, 在 Si(2) 强反型后, 可近似认为 Si(1) 的行为就像金属一样. 所以, 在计算 Q_{ox} 时, 可以分别考虑 Si(1) 和 Si(2), 而二者之一在强反型时, 另一影响可忽略.

与 MOS 结构一样, 氧化物中的电荷可能有一空间分布, 并不集中在某点. 所以, 测出的电荷实际上是空间分布的重心所在位置.

对键合 Si/SiO₂/Si 结构, 测出的电荷为负电荷. 负电荷的产生与键合过程界面发生

的化学反应有关^④。通过合理的假定，本文提出的方法可以研究键合界面电荷与工艺参数的关系。

本文分析是对 p-Si(2)/SiO₂/p-Si(1) 结构的，若将电压 V_c 符号改变，可适用于 n-Si(2)/SiO₂/n-Si(1) 结构。

本文研究了 Si/SiO₂/Si 结构的 C-V 特性，给出了检测 d_{ox} , Q_{ox} , 和 N 的方法。和 MOS C-V 方法一样，SIS 的 C-V 方法将会成为表征 Si/SiO₂/Si 结构界面特性的有用工具。

参 考 文 献

- [1] E.H.Nicollian and J.R. Brews, MOS Physics and Technobgy, Wiley, New York, 1982.
- [2] Q.A. Huang, B. H. Shi, Y. Gu and D. S. Zhang, Solid State Electron., 1991, 34(4):419.
- [3] 王守武, 夏永伟, 孔令坤, 张冬萱, 半导体学报, 1985, 6(3): 225.
- [4] 陈晖, 张继盛, 李志坚, 半导体学报, 1987, 8(2): 145.
- [5] D. Flandre and F. Van. De. Wiele, IEEE Electron Device Lett., 1988, EDL- 9(6); 296.
- [6] W.P. Maszara, J. Electrochem. Soc., 1991, 138(1):341.
- [7] J.B. Lasky, Appl. Phys. Lett., 1986, 48(1):78.
- [8] W.P. Maszara, G.Goetz, A. lariglia and J.B. Mckitterick, J. Appl. Phys., 1988, 64(10):4943.
- [9] T.I. Kamins, J. Electrochem. Soc., 1985, 132(7):1714.

C-V Characterization of Bonded Si/SiO₂/Si Structures

Huang Qing'an, Chen Junning, Zhang Huizhen and Tong Qinyi

(Microelectronics Center, Southeast University, Nanjing 210018)

Abstract Capacitance-Voltage (C-V) characteristics of an ideal Si/SiO₂/Si structure have been investigated. A method of measuring thickness of SiO₂, doping level of both substrate, and fixed charge density within SiO₂ is proposed by using C-V curves of the Si/SiO₂/Si structure. Experimental results of a bonded Si/SiO₂/Si structure are given.

EEACC: 2530F, 2530N