

形成SOI结构的ELO技术研究

李映雪 张旭光 张美云 陈南翔 王阳元

(北京大学微电子学研究所北京, 100871)

李 树 杰

(公安部一所)

都 安 彦

(中国科学院, 北京电子显微镜实验室)

1990年11月23日收到。91年7月29日修改定稿

本文研究了在常压外延系统中, 利用 $\text{SiCl}_4/\text{H}_2/\text{Br}_2$ 体系在 SiO_2 上外延横向生长(ELO)单晶硅技术。比较了 Br_2 和 HCl 对硅的腐蚀速率, 发现前者对硅的腐蚀速率约比后者慢一个数量级, 指出 Br_2 的引入有着重要意义。给出了 Br_2 和 H_2 对 Si 和 SiO_2 的腐蚀速率曲线, 讨论了外延横向生长速率对 SOI 结构的材料表面形貌的影响。在该 SOI 膜上制造了 MOS/SOI 器件, 其 N 沟最大电子迁移率为 $360 \text{ cm}^2/\text{V} \cdot \text{s}$ (沟道掺杂浓度为 $1 \times 10^{16}/\text{cm}^3$), 源-漏截止电流为 $9.4 \times 10^{-10} \text{ A}/\mu\text{m}$ 。

PACC: 6855, 6170P

一、引言

具有高可靠性、高速、低功耗、耐高压、无锁定、抗辐照的 CMOS/SOI 器件在航天和军用微电子方面愈来愈受到重视。作为形成 SOI 结构的方法之一外延横向生长(Epitaxial Lateral Overgrowth—ELO)技术具有工艺简单, 成本低、与现有的外延设备兼容等优点。如果该技术研究能得到较大进展, 将有可能用价格低廉的 CMOS/SOI 器件代替价格昂贵的 CMOS/SOS 器件。

80年代初期已有人开始研究用外延横向生长方法制备 SOI 结构材料, 1983 年美国 RCA 公司 L. Jastrzebski^[1] 在常压外延系统上, 利用 $\text{SiH}_2\text{Cl}_2/\text{H}_2/\text{HCl}$ 体系, 在 $20 \mu\text{m}$ 宽的 SiO_2 条上生长出单晶硅, 并制成了 MOS 器件。1988 年日本索尼公司^[2]利用低压外延方法, 在 SiO_2 上生长出质量良好的单晶硅, 并在其上制出了超薄的 CMOS/SOI SRAM 器件。

国际上研究 ELO 技术通常采用 $\text{SiH}_2\text{Cl}_2/\text{H}_2/\text{HCl}$ 体系, 本作者也曾采用 $\text{SiCl}_4/\text{H}_2/\text{HCl}$ 体系研究了 ELO 的生长技术^[3], 并获得了初步成功。但实验发现, HCl 对硅的腐蚀速度太快, 在工艺上难于控制。为了解决这个问题, 我们尝试采用 $\text{SiCl}_4/\text{H}_2/\text{Br}_2$ 体系,

这不仅是由于高纯的 SiCl_4 和 Br_2 在国内易于得到, 还由于 SiCl_4 具有较好的选择性以及采用 Br_2 来抑制 SiO_2 上多晶成核, 可以使系统中 Cl 的含量大大降低, 从而减少图形漂移和变形。本工作讨论了采用 $\text{SiCl}_4/\text{H}_2/\text{Br}_2$ 体系的外延横向生长条件的选择和若干工艺因素对 SOI 结构材料特性的影响。

二、实 验

在 n 型(100)晶面的硅单晶(电阻率为 $5-10\Omega \cdot \text{cm}$)上, 用 LOCOS 工艺在硅片表面做成条状的 SiO_2 , 其宽度分别为 $10\mu\text{m}, 15\mu\text{m}, 20\mu\text{m}, 30\mu\text{m}$ 。条之间裸露的 Si 区作为籽晶区, 其宽度为 $5\mu\text{m}, 10\mu\text{m}, 15\mu\text{m}, 25\mu\text{m}$ 。清洗之前, 用 HF 酸缓冲腐蚀液将高出 Si 表面的 SiO_2 腐蚀掉, 使 SiO_2 区域与籽晶区在同一平面或略低于 Si 粒子区表面。ELO 是在常压卧式射频加热的外延设备上进行, 外延之前, 硅片先在高温 H_2 中预烘焙, 然后在 $1120-1140^\circ\text{C}$ 温度范围内做外延横向生长, 生长过程中通入 Br_2 来抑制 SiO_2 上的多晶成核。

三、实验结果与讨论

(1) ELO 生长技术

为了合理地选择在 ELO 过程中加入腐蚀剂的条件, 以便有效地抑制 SiO_2 上的多晶成核, 并且考虑到预处理条件对衬底上 SiO_2 图形完整性以及对 SiO_2/Si 横截面结构

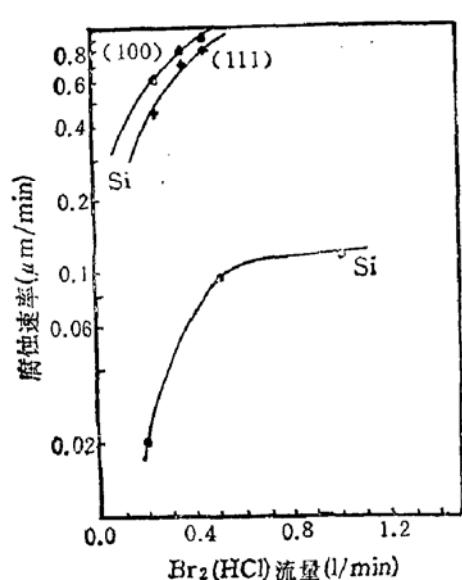


图 1 Br_2 和 HCl 流量对硅的腐蚀速率关系
 $1150^\circ\text{C} \text{ H}_2, 15\text{l}/\text{min}$

▲ HCl 对 Si 的腐蚀速率
● Br_2 对 Si 的腐蚀速率

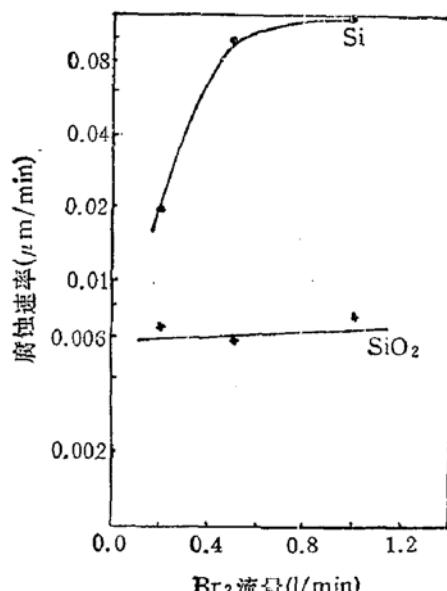


图 2 Br_2 对 Si 和 SiO_2 腐蚀速率与 Br_2 流量关系
 1150°C
 $\text{H}_2, 15\text{l}/\text{min}$

的影响, 我们系统地研究了 H_2 , HCl , Br_2 , $H_2 + Br_2$ 等对 Si 和 SiO_2 的腐蚀速率及其与衬底温度的关系。

1. Br_2 与 HCl 对硅的腐蚀速率比较

与常规外延生长技术相比, ELO 的特殊问题是如何抑制 SiO_2 上的多晶成核以保证外延的单晶硅横向覆盖在 SiO_2 上, Joyce 和 Bradley^[4] 曾提出低流速和高温淀积方法抑制多晶硅的成核生长。Alexander^[5] 提出利用 HCl 对硅的腐蚀速率远大于对 SiO_2 的腐蚀速率特性, 在外延过程中加入 HCl , 以抑制多晶核的出现。根据 Br_2 与 HCl 具有相类似的性质, 我们拟采用 Br_2 来抑制 SiO_2 上的多晶成核。图 1 给出了 Br_2 和 HCl 对硅的腐蚀速率的比较。从图中可以看到, 在固定温度下, Br_2 和 HCl 对硅均有腐蚀作用, 随着 Br_2 (或 HCl) 流量的增加, 硅的腐蚀速率亦增加, 但 HCl 对硅的腐蚀速率约比 Br_2 对硅的腐蚀速率大一个数量级。腐蚀速率与晶向亦有关系, (100) 晶面的腐蚀速率略大于 (111) 晶面的腐蚀速率。在 ELO 过程中, 为保证生长前沿的形状, 要求严格控制加入腐蚀剂的流量, 上述结果表明, 用 Br_2 代替 HCl 在工艺上将更加易于控制。

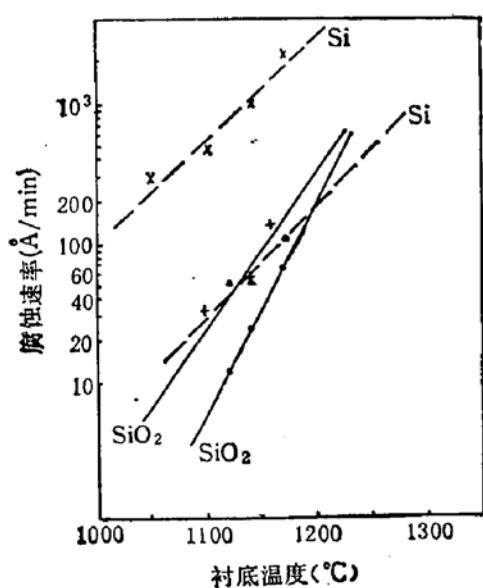
2. H_2 和 Br_2 对 Si 和 SiO_2 的腐蚀速率

无论是外延生长前硅片的原位清洁处理, 还是外延生长过程中均需通入 H_2 和 Br_2 , 了解 H_2 和 Br_2 对 Si 和 SiO_2 的腐蚀情况是十分必要的。图 2 给出了 Br_2 对 Si 和 SiO_2 腐蚀速率与 Br_2 流量的关系, 在 H_2 流量固定的情况下, Br_2 对 SiO_2 的腐蚀速率与流量无关, 但对硅的腐蚀速率则随着 Br_2 流量的增加发生明显变化。当 Br_2 流量 < 0.5 l/min 时, 硅的腐蚀速率随着 Br_2 流量而线性增加; 当 Br_2 流量 > 0.5 l/min 时, 硅的腐蚀速率变化比较缓慢。 Br_2 对硅的腐蚀速率明显地大于对 SiO_2 的腐蚀速率, 表明 Br_2 对硅的选择腐蚀特性, 这对希望在外延生长过程中加入 Br_2 只抑制 SiO_2 上多晶成核而不使 SiO_2 层厚度受太多损失的 ELO 过程是十分有利的。图 3 给出了在固定 H_2 和 Br_2 流量下, Si 和 SiO_2 的腐蚀速率与衬底温度 T 的关系。可以看到, 无论是单纯的 H_2 还是 $H_2 + Br_2$, 对 Si 和 SiO_2 的腐蚀速率均与衬底温度成指数关系。 H_2 对 Si 和 SiO_2 腐蚀速率与 T 的关系斜率很不相同。当 $T < 1200^\circ C$ 时, 腐蚀速率 $v_{Si} > v_{SiO_2}$; 当 $T > 1200^\circ C$ 时, $v_{SiO_2} > v_{Si}$, 这说明为去掉硅表面的自然氧化层采用高温下的 H_2 烘焙是十分有效的^[6]。但为保证外延横向生长过程中 SiO_2 层不被明显地减薄, 生长温度不宜选择过高。 $H_2 + Br_2$ 对 Si 和 SiO_2 的腐蚀速率与 T 关系的斜率也略有不同, 但在所测的温度范围内始终有 $v_{Si} > v_{SiO_2}$ 。

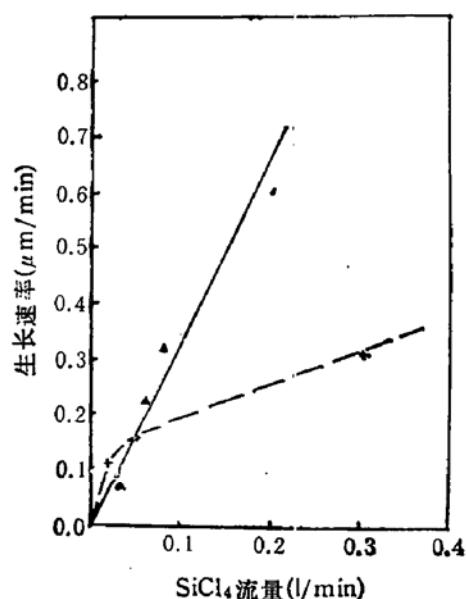
3. 外延横向生长速率

生长温度, H_2 流量、 $SiCl_4$ 流量、 Br_2 的流量和作用时间以及硅片在石墨舟上的位置等均对外延生长速率有影响。在生长温度固定的情况下 ($T = 1140^\circ C$), 生长速率与 $SiCl_4$ 流量的关系, 如图 4 所示, 草晶区宽度为 $10\ \mu m$ (图中虚线) 的生长速率(除了 $SiCl_4$ 流量较小的一段外) 和草晶区宽度为 $5\ \mu m$ 的生长速率均与源流量成线性关系, 只是斜率有所不同。这种生长速率的差别是由于在版图中草晶区在图形单元中所占的面积比例不同。宽度为 $5\ \mu m$ 的草晶区约占单元总面积的 4.3%, 而宽度为 $10\ \mu m$ 的草晶区约占 22%, 面积相差 5 倍, 外延横向生长速率亦相差 5 倍。

(2) SOI 材料的表面形貌和缺陷

图 3 H_2 和 Br_2 对 Si 和 SiO_2 腐蚀速率与衬底温度关系

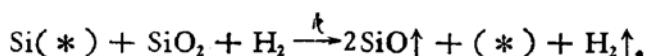
▲ H_2 15 l/min Si
 ● H_2 15 l/min SiO_2
 × H_2 15 l/min + Br_2 0.5 l/min Si
 + H_2 15 l/min + Br_2 0.5 l/min SiO_2

图 4 外延横向生长速率与 $SiCl_4$ 流量的关系

T 1140°C
 H_2 20 l/min
 ▲ 硅晶区宽 5 μm
 + 硅晶区宽 10 μm

1. 生长速率对表面形貌的影响

已往的研究表明^[3] ELO SOI 材料的表面形貌除与 SiO_2 条的取向 [(100) 晶面的硅片, SiO_2 条应取 [010] 方向] 以及光刻边缘质量, SiO_2 的台阶高度有很大关系外^[1,3], 我们还发现 ELO 的生长速率对表面形貌也有较大的影响, 下面给出一组不同生长速率的 SOI 材料的表面形貌照片。(图 5 见图版 I) 可以看到, 生长速率为 $0.6 \mu m/min$ 的 SOI 膜表面形貌很差[图 5(a) 见图版 I], 除了覆盖在 SiO_2 边缘处单晶不整齐外, 在 SOI 膜内还嵌入许多多晶粒。当生长速率降为 $0.4 \mu m/min$ [图 5(b) 见图版 I] 时, 表面形貌明显地改善, 仅在合拢处晶体有些不太完整。生长速率为 $0.07 \mu m/min$ [图 5(c) 见图版 I] 的样品表面形貌很好。与其相对应的 TEM 照片则显示出, 生长速率为 $0.4 \mu m/min$ 样品, SOI 膜下面的 SiO_2 层完好[图 6(a) 见图版 II], 而生长速率为 $0.07 \mu m/min$ 的样品[图 6(b) 见图版 II], 在 SOI 膜下面的 SiO_2 层所在区出现衍射斑, 这不是无序的 SiO_2 的特征, 同时, 在该样品的 SEM 剖面上亦未观察到 SiO_2 层的存在。可以断定, 当生长速率十分缓慢时, SiO_2 因长时间暴露于高温的 H_2 , Br_2 气氛中, 加之 SiO_2 表面上有吸附硅原子 $Si(*)$ 存在, 于是会发生下列反应,



SiO_2 变成 SiO 挥发, 在表面上留下空位 (*), 此时的外延横向生长实际上是在衬底上进行。通过调整工艺参数, 使生长速率适中, 既可改善 SOI 膜的表面形貌, 又可以防止 SiO_2 层被腐蚀, 下面给出生长速率适中的 SOI 膜的表面形貌图[图 7(见图版 II)]。

2. SOI 结构材料的缺陷

图 6(a) 见图版 II 所显示的是 $20\mu\text{m}$ 宽的 SiO_2 条上所形成的 SOI 膜的 TEM 照片, 可以看到在 Si 和 SiO_2 界面处有许多沿着 [111] 方向的堆垛层错或者小双晶, 愈靠近合拢处层错数目愈多, 且都起始于 Si/ SiO_2 界面。我们认为这是由于 Si/ SiO_2 界面应力所致^[1], 这种应力多起因于高温下 Si 和 SiO_2 热膨胀系数的差别以及在降温过程中温度梯度过大。降低生长温度, 加长生长结束后的降温时间将有助于减少界面应力, 我们的实验结果证实了这种推测。

此外, SiO_2 表面杂质沾污, 在生长过程中, SiO_2 区域的不同位置在 H_2 中暴露时间不同会造成 SiO_2 表面的不平整, 这也是诱导缺陷的另一个原因^[2], 采用高温下 H_2 中预热处理以及适当时间的 Br_2 的预腐蚀, 可以有效地清除 Si 粒子区表面的自然氧化层, 表面机械损伤, 并能清洁 SiO_2 层的表面。实验结果证明, 经过这种处理后的 SOI 膜的质量有明显的改善。关于 SOI 膜的缺陷及其起因, 我们将在另一篇文章中详细地论述。

(3) MOS/SOI 单管

在 $20\mu\text{m}$ 宽的 SiO_2 上所形成的 SOI 膜经过减薄, 减至厚度小于 $1\mu\text{m}$, 在该膜上研制出了 MOS 单管。对于 N 沟 MOS 单管, 沟道宽/长比 $W/L = 40/2$, 沟道掺杂浓度为 $2 \times 10^{17}\text{cm}^{-3}$, 最大电子迁移率为 $\mu_n = 360\text{cm}^2/\text{V} \cdot \text{s}$, 源-漏截止电流为 $9.4 \times 10^{-10}\text{A}/\mu\text{m}$ 。

参 考 文 献

- [1] L. Jastrzebski, *J. Crystal Growth* **63**, 493 (1983).
- [2] Takefumi OHSHIMA, Toshikazu MAEKAWA, Michio NEGISHI, Hisao HAYASHI, et al., 5th International Workshop on Future Electron Devices—Three Dimensional Integration [FED 3D WORKSHOP], May 30—June 1, Miyagi—Zao pp 137—142 (1988).
- [3] 张旭光、李映雪, 王阳元, 朱忠玲电子学报, 17(5), 1(1989).
- [4] B. D. Jayce and J. A. Baldry, *Nature*, 195, 485 (1962).
- [5] E. G. Alexander, *Trans. Met. Soc. AIIME* 236, 284 (1966).
- [6] Yasuo KUNI, Michikazu TABE and Kenji KAJIYAMA Japan. J. Appl. Phys. **21**, 1431 (1982).
- [7] S. T. Liu, J. Lai, P. Fechner and M. Holt, *IEEE Transactions on Nuclear Science*, 36, 2182(1989).

Study on Epitaxial Lateral Overgrowth Technique of Forming SOI Structure

Li Yingxue, Zhang Xuguang, Zhang Meiyun, Chen Nanxiang and Wang Yangyuan

(Institute of Microelectronic, Peking University Beijing, 100871)

Li Shujie

(The first Research Institute, Ministry of Public Security, Beijing)

Du Anyan

(Beijing Laboratory of Microscope, Academia Sinica)

Abstract

The ELO (Epitaxial Lateral Overgrowth) process based on the growth of Si film over a SiO_2 mask using system of $\text{SiCl}_4/\text{H}_2/\text{Br}_2$ has been investigated. Comparison between the etching rate of Si by HCl and that by Br_2 has been done. It is found that the etching rate of Si by Br_2 is lower than that by HCl by an order of magnitude. The etching rates of Si and SiO_2 as a function of flow of Br_2 or HCl and as a function of substrate temperatures are given.

The influence of ELO growth rate on Surface morphology of ELO films and the defects structure of it are discussed.

The MOS/SOI devices have been fabricated on these structures. It exhibited good characteristics. The maximum carrier (electron) mobility is $360\text{cm}^2/\text{V.s.}$ for N_{ch} and subthreshold current is $9.4 \times 10^{-10}\text{A}/\mu\text{m.}$

PACC: 6855, 6170P