

快速热退火在硅中引入的缺陷的研究

陆 跋 陆 峰* 孙 恒 慧 邬 建 根

(复旦大学物理系, 上海)

1988年12月19日收到

快速热退火(RTA)将在n型硅中引入深能级缺陷。缺陷的种类和浓度随退火温度的变化而变化。由于这些缺陷的存在,使少数载流子寿命显著降低。这些缺陷可以分成两类。一类是与被冻结在晶格缺陷上的金属杂质有关,经二步退火后,这些缺陷能在650°C附近退火消失。另一类是晶格的本征缺陷,二步退火并不能消除这类缺陷。研究表明,这类缺陷与位错有关。

主题词 深能级缺陷, 快速热退火, 少数载流子寿命, 位错, 深能级瞬态谱

近几年来,快速热退火RTA(Rapid Thermal Annealing)得到了广泛的研究^[1-2]。由于它能在极短的时间内(<60秒)电激活注入的掺杂离子,恢复晶格损伤从而避免了由常规炉退火而引起的杂质再扩散,这给超大规模集成电路的离子注入工艺提供了可喜的应用前景。在快速热退火过程中,停止光辐射后,半导体材料的冷却速率为100—200°C/秒。这种快速淬火效应,有可能在半导体材料中引入深能级缺陷,从而影响材料和器件的性能。在已发表的研究工作中,大部分集中于快速热退火后的注入离子激活率,晶格损伤的恢复以及杂质浓度再分布等方面,只有少量工作开始研究深能级缺陷。研究指出在RTA的p-Si中均存在深能级缺陷,但在h-Si中则有可能不存在^[3,4],对RTA产生的深能级缺陷可以用二步退火法来消除^[5]。由于这些作者所用的样品载流子浓度均在 $10^{15}/\text{cm}^3$ 左右,因此当缺陷浓度较小时,深能级瞬态谱(DLTS)有可能检测不到。为了深入研究这些问题,本文用载流子浓度为 $10^{13}/\text{cm}^3$ 的n型高阻硅进行研究,并与前人的工作不同,将样品制成p⁺-n结,以避免表面杂质的沾污及界面态对测试结果的影响^[6]。实验结果表明,快速热退火在n型硅中将产生深能级缺陷,缺陷的种类和浓度随退火温度的变化而变化。每种缺陷的浓度为 $10^{11}/\text{cm}^3$ 量级。由于这些缺陷为有效的复合中心,少数载流子寿命显著降低。经二步退火后,能去除一部分缺陷,但仍存在一部分不易消失的缺陷,少子寿命亦未完全恢复。对于缺陷的产生原因,除了与金属杂质有关外,本文认为位错也是一个主要原因。

一、实验装置

快速热退火装置是由本实验室自己设计制作的。它是由24个分上下两排平行排列

* 原复旦大学物理系四年级大学生。

的碘钨灯组成的发光面。两发光面的间距为 6.5cm, 相邻灯丝间距为 1.53cm。退火样品和硅托一起放在石英支架上并位于两发光面的中间, 样品温度由与其接触的 NiCr-NiSi 热电偶测得, 该装置温度起伏小于 1% 的恒温区域约 8cm。在样品加热过程中, 石英管内通入氮气加以保护。由于碘钨灯的光辐射谱范围较宽 ($0.4 \sim 4\mu\text{m}$), 光子能深入到硅片体内与晶格进行热交换。对通常厚度 ($500\mu\text{m}$) 硅片, 由计算得到其热响应时间在毫秒量级^[6]。因此, 在高强度的光辐射下, 硅片将迅速升温, 升温速度为 $200\text{--}400^\circ\text{C}/\text{秒}$, 停止光辐射后, 硅片也将以 $100\text{--}200^\circ\text{C}/\text{秒}$ 极快的速度自然冷却。

本文所采用一个由计算机控制的 DLTS 系统如图 1 所示。它由 Apple-II 计算机通过 IEEE-488 总线, 控制 HP8116A 脉冲发生器发出所要求的脉冲信号, 该脉冲信号直接加到 Boonton-72B 电容仪上, 由电容仪输出的瞬态电容信号暂存于 FLUKE8520A 多用表, 并经 IEEE-488 总线读入计算机中, 与此同时所对应的热电偶值经 8840A 多用表也进入计算机中。由于用计算机直接对瞬态电容信号进行处理, 窗率的选取可由程序灵活地设置。因此在 DLTS 系统中, 不需要取样积分平均器或锁相放大器这一主要设备, 并且只需一次温度扫描, 就可组合产生许多条深能级瞬态谱, 并直接计算出深能级位置, 孕获截面及深能级缺陷浓度等参数。

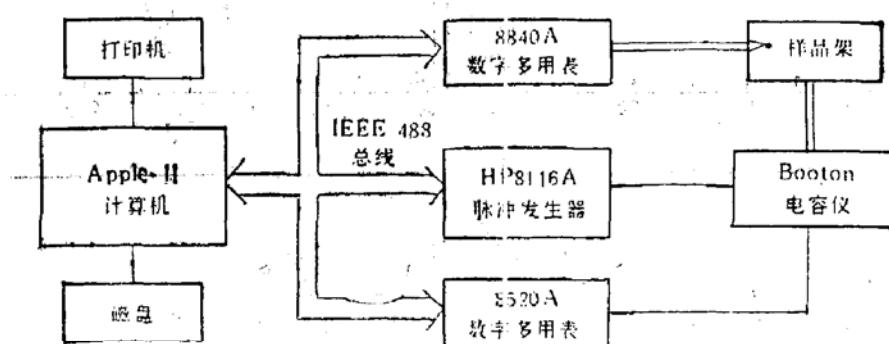


图 1 计算机控制的 DLTS 系统

二、实验结果

1. 样品制备 本文所采用的材料为 n 型区熔硅, 掺杂浓度为 $5 \times 10^{15}/\text{cm}^3$, 为了能对样品进行深能级瞬态谱的测试, 必须制备成肖特基二极管或 p-n 结二极管。Ade Koya 等^[7]认为: 在 RTA 过程中, 由于表面杂质沾污将引进深能级缺陷。为了避免这一情况, 本文采用由扩散形成的 p⁺nn⁺ 结构。由扩镓形成 p⁺ 层, 厚度约 $100\mu\text{m}$, 扩磷形成 n⁺ 层, 厚度约 $30\mu\text{m}$, 硅片总厚度为 $380\mu\text{m}$ 。样品在快速热退火后, 不需再加工处理就可直接进行 DLTS 测量。由于样品是由扩散形成的 p⁺n 结, 还可用反向恢复时间法测量其少子寿命, 而少子寿命与深能级缺陷有着密切的关系。本文测试的样品是在同一个硅片上经腐蚀切割成直径在 2mm 左右的一个个小圆片, 对制成的样品经 DLTS 测试, 发现无深能级瞬态谱的信号, 测得其少子寿命均大于 $20\mu\text{s}$ 。

2. 高温快速热退火对材料性质的影响 对编号为 G₀ 至 G₅ 样品分别在不同的高温下

进行快速热退火，退火时间为 10 秒。退火温度分别为 800、850、900、950、1000、1050℃。退火后进行 DLTS 测量，发现除 G₀ 外在这些样品中均出现了深能级缺陷如图 2 所示。其中主要的缺陷有四种，分别记为 E₁ 至 E₄，它们的深能级位置和俘获截面如表 1 所示。表 2 列出了各种缺陷浓度及少子寿命随快速热退火温度的变化情况。对于 $N_D = 5 \times 10^{13}/\text{cm}^3$ 的样品，DLTS 可测的最小缺陷浓度为 $10^{10}/\text{cm}^3$ 。因而就能明显测出 $10^{11}/\text{cm}^3$ 的深

表 1 高温快速热退火引入主要缺陷的参数

	E ₁	E ₂	E ₃	E ₄
能级位置(eV)	$E_C - 0.26$	$E_C - 0.35$	$E_C - 0.45$	$E_C - 0.52$
俘获截面(cm^{-2})	5.2×10^{-15}	1.7×10^{-14}	1.8×10^{-14}	1.2×10^{-14}

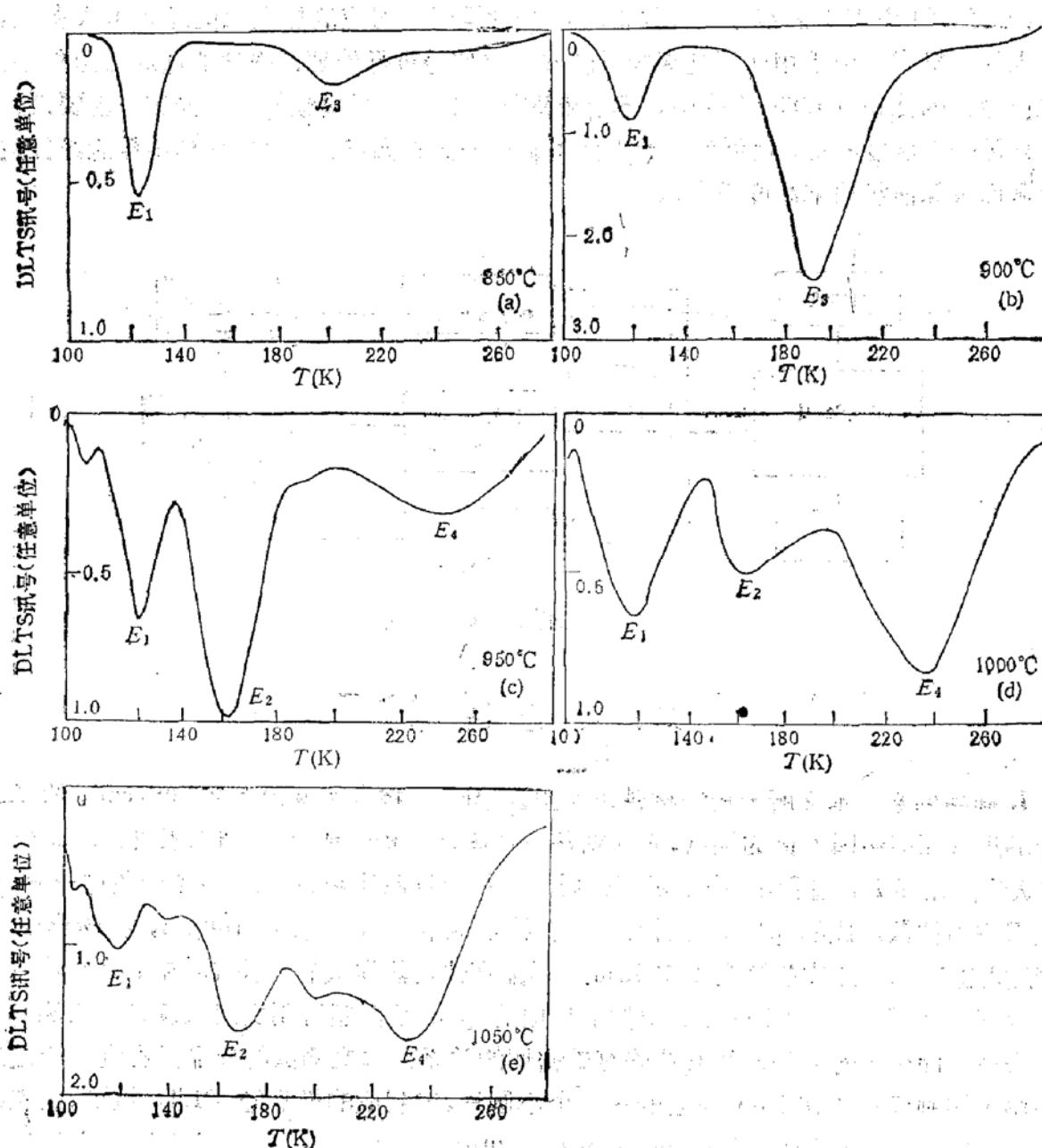


图 2 高温快速热退火后的深能级瞬态谱

能级缺陷。可以看到, 高温快速热退火后少子寿命大幅度减小。尤其是对900℃以上的退火, 且退火温度越高, 少子寿命越小。因此这些缺陷起着复合中心的作用。

表 2 各缺陷浓度及少子寿命随快速热退火温度的变化

样品编号	RTA 温度 (°C)	E_1 浓度 (cm^{-3})	E_2 浓度 (cm^{-3})	E_3 浓度 (cm^{-3})	E_4 浓度 (cm^{-3})	RTA前寿命 (μs)	RTA后寿命 (μs)
G_0	800	/	/	/	/	/	/
G_1	850	3.2×10^{11}	/	1.0×10^{11}	/	32.8	7.7
G_2	900	5.5×10^{11}	/	1.5×10^{12}	/	20.2	1.6
G_3	950	4.3×10^{11}	6.5×10^{11}	/	2.2×10^{11}	26.1	1.2
G_4	1000	3.8×10^{11}	2.8×10^{11}	/	5.0×10^{11}	23.9	0.9
G_5	1050	5.5×10^{11}	7.5×10^{11}	6.5×10^{11}	7.5×10^{11}	28.2	0.5

值得注意的是在对这些样品进行 DLTS 测试中发现, 经高温快速热退火后的 G_2 至 G_5 样品, 其平衡电容值随测试温度的变化而发生明显变化, G_5 样品尤为显著。设样品在 300K 和 77K 时的平衡电容值分别为 $C_{(300)}$ 和 $C_{(77)}$, 则其变化率 $\gamma = [C_{(300)} - C_{(77)}]/C_{(300)}$, G_5 样品的 γ 值可达 35%。

3. 二步快速热退火 Dekoya 等人^[7]曾用低温快速热退火方法来消除由激光快速退火所产生的缺陷, 并发现对于缺陷的退火消失速率, 快速热退火比常规的炉退火要快 30 倍。在 600℃ 时前者只需 60 秒就可消除缺陷, 而后者则需 30 分钟。为此, 本文选取 G_2 、 G_3 两块经高温快速热退火的样品, 再进行低温快速热退火的处理, 研究用二步快速热退火的方法来消除缺陷的可能性。为了进行比较, 将未经高温快速热退火的样品 G_6 也同时进行低温快速热退火。低温快速热退火的温度依次为 550℃、650℃、750℃、800℃, 退火时间为 60 秒。图 3 为 G_2 、 G_3 样品中的缺陷浓度随退火温度的变化。 G_6 样品在 550℃ 至 800℃ 的低温快速热退火过程中, 都没有检测到深能级瞬态谱的信号, 这说明在这段温度范围内的低温快速热退火并不产生缺陷。

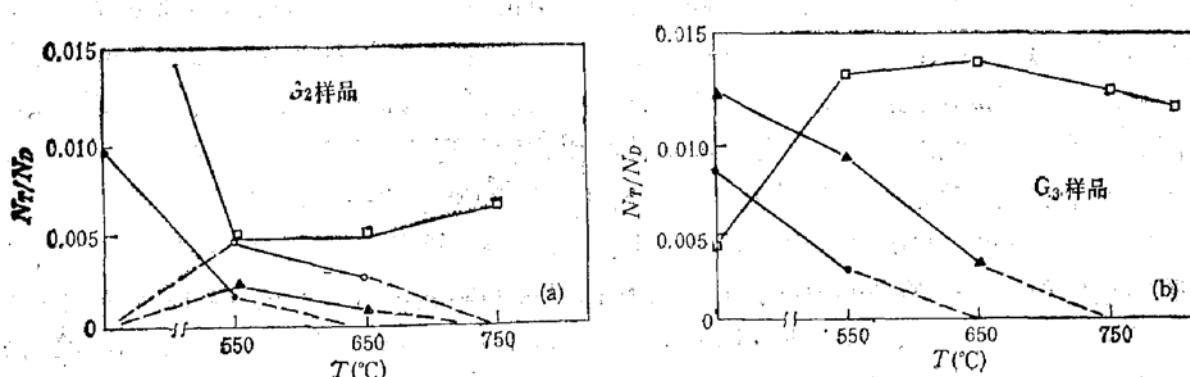


图 3 缺陷浓度随退火温度的变化

□ E_4 缺陷 ○ E_3 缺陷 ▲ E_2 缺陷 ● E_1 缺陷

表 3 列出了这些样品在退火过程中的少子寿命的变化。由于 G_2 、 G_3 样品中深能级缺陷并没有完全消除, 因而少子寿命并没有得到完全恢复。而 G_6 样品, 在低于 800℃ 的快速热退火中, 并没有产生明显的深能级缺陷。因此其少子寿命变化不显著。在低温的

表 3 少子寿命随低温快速热退火温度的变化

样品编号	少子寿命 (μs)	退火 温度	未退火	高温快速热 退火	550°C	650°C	750°C	800°C
G ₁	20.2		1.6	1.9	2	4	1	
G ₂	26.1		1.2	1.8	3.2	4.9	8.4	
G ₃	33.3		/	31.1	32.6	33.3	22.2	

快速热退火过程中, E_1 、 E_2 、 E_3 都能在低于 750°C 的退火中消失, 而 E_4 缺陷在其余缺陷减少的同时却明显增加, 在 800°C 的退火中也不能消除, 浓度仍为 $10^{11}/cm^3$ 。并且在 DLTS 测量中发现, E_4 的峰位随第二步低温退火温度的变化而发生变化。甚至这一缺陷的瞬态电容信号演变成非指数信号。

三、分析与讨论

由图 2、图 3 可知高温快速热退火产生的缺陷可分成二类: 一类为 E_1 、 E_2 、 E_3 , 这类缺陷通过 650°C 低温快速热退火可以消失, 对应的 DLTS 谱为简单缺陷的单一谱峰; 另一类为 E_4 系列缺陷。在 800°C 低温快速热退火后仍未消失, 对应的 DLTS 谱为复杂缺陷的连续谱峰。由于样品为 p^+nn^+ 结构, DLTS 测出的是位于 n 区的缺陷, 因此排除了表面态及表面杂质沾污对 DLTS 谱的影响, 这样这两类缺陷仅与 n 区内的杂质缺陷有关, 现分析与讨论如下:

1. E_1 、 E_2 、 E_3 缺陷的起因 高温快速热退火在硅中所产生的缺陷通常认为是由一些金属杂质(如铁、铜、金、锌等)而引起^[3,4], 这些杂质在硅中的溶解度(在室温时)很低, 一般是沉淀在硅中, 其电学性质是不激活的。当样品加热到一定的高温时, 这些杂质将很快地在硅片内部扩散, 并择优沉积在晶格缺陷处(如空位、位错等), 使这些杂质被电激活。如果此时样品急速淬火冷却至室温, 阻止这些杂质再次沉淀, 则这些杂质“冻结”在填隙位置或晶格缺陷处形成深能级缺陷。在第二次低温退火过程中, 这些杂质再次析出, 使缺陷随之消失。因此, 快速热退火所产生的缺陷种类和浓度与退火的温度, 淬火的速率以及样品中所含的本底杂质有着密切的关系, 缺陷 E_1 、 E_2 、 E_3 即属于这一类缺陷。

E_1 缺陷在 850°C 的快速退火后开始产生。Yau 等人^[5] 用常规的炉退火进行急速淬火实验中也发现了同一类型的缺陷。从高温快速退火的实验中可以看出 E_2 、 E_3 缺陷间可能存在某种联系。在 900°C 高温快速热退火时, E_3 的浓度相当大, 而在 950°C 时, 出现 E_2 缺陷而不见 E_3 。在 G₂ 样品的低温快速热退火中可以看出, 当 E_3 缺陷的浓度减小时, 原来在该样品中没有的 E_2 缺陷却又出现了, 这说明 E_3 缺陷的消失部分可能转化成 E_2 缺陷。

2. E_4 缺陷的起因 E_4 缺陷出现在 950°C 以上的快速热退火, 并随退火温度的增加而增加, 在二步退火的低温快速热退火过程中, E_4 缺陷并没有退火消失, 而是在其它缺陷退火消失的同时, E_4 缺陷却明显增加。对照没有经过高温快速热退火的 G₆ 样品, 在进行相同的低温快速热退火过程中并不出现 E_4 缺陷这一事实, 说明 E_4 缺陷的增加是由于上

述的原冻结在本征缺陷上的金属杂质析出后, 使本征缺陷的浓度增加所致。根据这一本征缺陷不易退火消失并对照 Kimerling 等人^[9]对具有位错的 n 型硅进行的 DLTS 测试结果可以推测, E₁ 缺陷与位错有关。Kimerling 在 $E_c = 0.41 \sim 0.63\text{eV}$ 范围内得到一些由位错产生的深能级瞬态谱的讯号, 这些讯号互相叠加, 很难加以区分, 这说明由位错产生的深能级并不是单一的能级, 并且随位错结构的变化而变化。本文 E₁ 缺陷的退火特性及 DLTS 谱反映了位错的这些特点。此外, 样品的平衡电容随温度发生明显变化, 如 G₅ 样品的变化率 γ 可达 35% (在正常情况下, G₅ 样品的 γ 值为 6% 左右), 亦是由于位错对半导体电学性质的影响造成的。位错上的悬挂键具有俘获电子的能力, 其俘获电子的比例随温度的变化而变化, 在低温时约为 0.1, 温度升高时将缓慢降低^[10], 使得样品的平衡电容随温度发生显著变化。这一变化的大小与晶体中的位错密度, 位错上悬挂键的多少及其俘获电子的能力有关。Kimerling 在对具有位错的 n 型硅进行 DLTS 测量时, 也同样发现了平衡电容随温度发生显著变化。

3. 高温快速热退火产生位错的原因 根据文献报道^[11], 在高温时一定的应力可以在硅片内部产生位错。张新宇等人^[12]用激光辐照引入位错, 就是由于激光辐照在硅中产生温度梯度, 从而引起热应力而产生位错。在本文的高温快速退火实验中, 样品放在硅托上, 在快速冷却过程中, 样品一面直接与空气进行热交换, 而另一面则要通过硅托进行热交换。因此在这极短时间内, 样品二面产生较大的温度梯度从而形成热应力。当这应力达到一定程度时, 就会形成位错。快速热退火的温度越高, 淬火的速率越快, 温度梯度也就越大, 产生位错的几率也就越高。

参 考 文 献

- [1] D. K. Biegelsen, G. A. Rozgonyi and C. V. Shank, editors, *Energy Beam-Solid Interactions and Transient Thermal Processing*, Materials Research Society Conference Proceedings (Boston) (Elsevier, New York, 1984), Vol. 35.
- [2] T. O. Sedgwick, T. E. Seidel and B. Y. Tsaur, editors, *Rapid Thermal Processing*, Materials Research Society Conference Proceedings (Boston) (Elsevier, New York, 1985), Vol. 52.
- [3] J. T. Borenstein, J. J. Jones, J. W. Corbett, G. S. Oehrlein and R. L. Kleinhenz, *Appl. phys. Lett.*, **49**, 199 (1986).
- [4] D. Barbier, M. Remram, J. F. Joly and A. Langier, *J. Appl. Phys.*, **61**, 156 (1987).
- [5] W. O. Adekoya, J. C. Muller and P. Siffert, *Appl. Phys. Lett.*, **50**, 1240 (1987).
- [6] T. O. Sedgwick, *J. Electr. Chem. Soc.*, **130**, 484 (1983).
- [7] W. O. Adekoya, J. C. Muller and P. Siffert, *Appl. Phys.*, **A42**, 227 (1987).
- [8] L. D. Yau and C. T. Sah, *Solid-State Electronics*, **17**, 193 (1974).
- [9] L. C. Kimerling and J. R. Patel, *Appl. Phys. Lett.*, **34**, 73 (1979).
- [10] J. Friedel, *Dislocation*, Pergamon Press (1964).
王煜译, 科学出版社, p285。(1984).
- [11] V. V. Kveder et al., *Phys. Stat. Sol.*, **72**, 701 (1982).
- [12] 张新宇、鲍希茂, *半导体学报*, **7**, 643 (1986).

Investigation of Defects in Silicon Introduced by Rapid Thermal Annealing

LU Fang LU Feng SUN Henghui and WU Jiangen

(Physics Department, Fudan University, Shanghai)

Abstract

The deep-level defects are introduced into n-type silicon during Rapid Thermal Annealing. The kinds of the defects and their concentrations vary with annealing temperature. The minority carrier lifetime is markedly reduced due to the existence of these defects. There are two kinds of defect, one is related to the defect of metal impurity in the crystal lattice which can be removed by subsequent annealing at 650°C, the other is related to the intrinsic defect of the crystal, which cannot be eliminated by subsequent annealing. Our results show that the latter is associated with dislocation.

KEY WORDS Deep level defect, Rapid thermal annealing, Minority carrier lifetime, Deep level transient spectroscopy, Dislocation