

# 一种带权动态调整的总体布线 算法及其实现

王维丽 洪先龙

(清华大学计算机科学与技术系, 北京)

1989年1月20日收到

本文对现有的总体布线方法及宏单元阵列总体布线问题进行了详细分析, 提出了一种基于带权动态调整思想的适合于宏单元阵列一层半和双层版图模式的总体布线算法, 其目标是合理地利用已确定的布线区域, 使各线网均匀地分布在芯片上, 获得尽可能高的布通率。

**主题词:** 总体布线、布线、集成电路布图、门阵列、计算机辅助设计

## 一、引言

由于集成电路自动布图问题的复杂性, 常常把布图分成布局和布线两个阶段。布局完成各个模块在芯片上的定位, 布线则完成各模块间的互连线。布线问题又往往分成总体布线和详细布线两步。总体布线的任务是把各线网合理地分配到布线通道区中, 使得在详细布线时有尽可能高的布线完成率或芯片面积尽可能小。常见的总体布线算法有以下几种: 串行布线, 并行布线, 动态资源竞争, 静态资源竞争, Top-Down, Bottom-up 等。

串行布线<sup>[1-3]</sup>是一次性布线方法。这种方法一次只考虑一条线网, 缺乏全局性, 如果布线顺序安排得不合理, 则可能导致布不通。

并行布线方法<sup>[4,5]</sup>虽然在初布阶段对各线网是并行处理的, 但在重布阶段要涉及到顺序问题, 如果顺序处理不当, 则可能使迭代过程发散, 布线失败。

动态资源竞争方法<sup>[6,7]</sup>无需处理线网的顺序, 重布过程亦然。但是由于动态资源竞争方法的控制系统较复杂, 实现起来很困难, 执行时间也比其它方法要长, 所以这种方法对于规模较大的布图设计会有一定困难。

由于静态资源竞争方法<sup>[8,9]</sup>对溢出区所作的分析是全局性的, 所以该方法整体合理性较好, 且符合线网在芯片上分配均匀的要求。然而, 在构造可能通路时缺乏预见性, 删除冗余通路所花时间较长, 另外, 增加可能通路需要的存贮空间也相应增加。

Top-Down 层次布线方法<sup>[10]</sup>是依照自顶向下的原则处理总体布线问题。这种方法速度很快, 而且和线网的顺序无关, 但它要求芯片上通道容量和管脚均匀分布, 另外, 由于决策过程是自顶向下的, 所以上层的错误决定会影响下层的处理, 产生连锁反应。

文献[11]提出了一种由快速初布和重布组成的总体布线方法, 其中初布采用的是

Bottom-up (即自下而上) 的处理原则。该方法在为各线网构造通路时是独立的, 避免了确定线网的顺序, 由于初布阶段采用了自下而上的层次布线方法, 所以速度较快。但由于这种方法是从局部向总体进行布线的, 因而它缺乏全局性。在某些情况下, 虽然局部达到了最优, 但有可能总体效果很差, 这将使重布时间很长。

## 二、一种带权动态调整的总体布线算法

在分析了大量已有算法的基础上, 本文提出了一种基于带权动态调整思想的适合于宏单元阵列一层半和双层版图模式的总体布线算法, 其目标是合理地利用已确定的布线区域, 使各线网均匀地分布在芯片上, 在一定时间内获得尽可能高的布线完成率。

本文采用了和文献[9]类似的总体布线模式, 如图 1 所示。对该布线模式说明如下:

(1) 布线模式是建立在基本单元级基础上的, 每一水平(垂直)边代表一水平(垂直)通道段。

(2) 基本单元上下边中间点, 代表基本单元上下边引线脚。在总体布线阶段, 宏单元某电等价端的引出脚, 根据其所在基本单元的位置可归为上边(或下边)中间结点, 而忽略了在单元边上的具体位置。除这种点以外的结点代表水平通道和垂直通道的相交区域。

(3) 每一条边  $e$  有其相应的通道容量  $c(e)$ , 它代

表相应通道段的最大走线道数。

(4) 未被采用的基本单元可作为走线通道使用, 从而增加了冗余的垂直通道, 使布通率提高。

(5) 为简单起见, 布线模式中不再为  $I/O$  单元引入新的结点, 而按其位置归到距离最近的结点, 与  $I/O$  单元相连的线都从该结点引出。

(6) 在总体布线阶段, 两点之间的连线沿着模式上水平或垂直边从一结点走到另一结点。

### 1. 算法概述

我们首先给出几个和算法有关的定义。

**定义 1:** 最小矩形闭包  $R$  是满足下述条件的最小矩形: 它的边平行于水平通道或垂直通道, 给定线网的所有端点都在它的里面或边界上。

**定义 2:** 通道边  $e$  的初始权值 = (可能通过  $e$  的线网数) - ( $e$  所对应的通道容量  $c(e)$ )。 “可能通过  $e$  的线网”是指其最小矩形闭包包含了  $e$  的数网。若  $e$  的权值为正, 则表示在此通道段可能溢出。

本算法由初始布线和迭代调整两步组成。

(1) 在初始布线阶段, 通过对布线区容量和各线网可能走线的分析, 为每一通道边  $e$  确定初始权值。然后, 根据这个初始权值, 为每个线网独立地构造一带权最优通路。若无

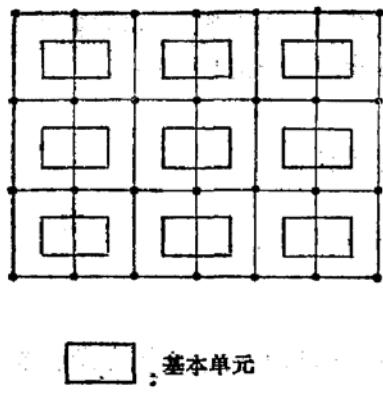


图 1 总体布线模式示意图

溢出，则总体布线成功，否则进入迭代调整阶段。

初始布线过程可描述为：

```

PROCEDURE IROUT;
  NS: 信号网总数;
  W[*]: 表示通道边权值的数组;
  PATH[*]: 表示信号网通路的数组;
  S: 信号网号;
BEGIN
  EVALUWEIGHT (NS,W);
  S:=1;
  WHILE (S<=NS) DO
    LINKNT (S,W,PATH);
  END WHILE
END IROUT

```

模块 EVALUWEIGHT 的功能是通过对各线网可能走线的分析并根据通道资源的分布情况，为模式中每一条边确定一个初始权值。

EVALUWEIGHT 的形式描述如下：

```

PROCEDURE EVALUWEIGHT (NS, W);
  R[*]: 表示线网最小矩形闭包内所有通道边的数组;
  e: 总体布线模型下的通道边;
  E: 所有通道边的集合;
  其它变量同 IROUT.

```

```

BEGIN
  FOR ( $\forall e \in E$ ) DO
    W[e]:=--(通道容量);
  S:=1;
  WHILE (S<=NS) DO
    FOR ( $\forall e \in R[S]$ ) DO
      W[e]:=W[e] + 1;
    END WHILE
  END EVALUWEIGHT

```

模块 LINKNT 将在后面说明。

(2) 由于这里使用的权值是动态的，即每布完一条线网都要对相应的权值作修改，所以进入调整改善阶段后的权值代表各区域的实际拥挤程度，亦即实际权值。这时，根据初布后得到的实际权值，对各线网进行重布以达到减少或消除溢出的目的。重布过程是一个迭代过程，它终止于消除溢出或无法改进。

对各线网的重布有一个顺序问题，即哪种线网先拆去重布。本文选择那些通过溢出区最多的线网先重布，这样可有效地改善溢出情况。在溢出区相同情况下，优先选择溢出

量大的线网。

调整改善过程可形式地描述为：

**PROCEDURE REROUT;**

NETS: 所有溢出的信号网集;

OVER[ \* ]: 表示信号网溢出量的数组;

OVERS: 总溢出量;

PATH1: 同 PATH;

其它与 IROUT 相同。

BEGIN

FOR (all S) DO

calculating OVER[S];

WHILE (NETS!=NULL) DO

selecting S in NETS whose OVER[s] is maximum;

LINKNT (S,W, PATH1);

calculating OVERS;

IF (new OVERS<old OVERS) THEN PATH:=PATH1;

ENDIF

NETS:=NETS - {S};

END WHILE

END REROUT

## 2. 对核心模块 LINKNT 的说明

模块 LINKNT 是 IROUT 和 REROUT 的公共模块, 也是本算法的核心模块, 其功能是为各线网构造带权最优通路。它以 kruskal 算法的思想为基础, 即在不构成回路的条件下择优录取。

LINKNT 的目标是力求各走线通道走线均匀, 以便充分地利用通道资源, 提高布通率。在具体实现上也就是让线网先走资源较丰富的区域, 亦就是权值较小的边。

另外, 算法还考虑到电等价端的存在。如果  $a$  和  $b$  是电等价端, 则认为它们属于同一电等价类。

在此, 首先把各通道边按权值由小到大进行排列, 先选择权值较小的边来连接线网的端点, 这在效果上也就是让线网走较稀疏的区域。然后要判断是否形成回路或圈, 判断方法是这样的: 最初为每一电等价类赋以不同的标号, 同一电等价类中的点具有相同的标号, 当两个不同的电等价类相连时, 用两个标号中的较小者作为两个电等价类的共同标号。当所有电等价类的标号都相同且为值最小的标号时, 该线网就实现了连通。

由此可将 LINKNT 模块说明为: 在确定  $s$  各结点在布线模式中的位置后, 确定电等价类的数目, 最后构造连通所有电等价类的带权最优树。这里为线网  $s$  构造带权最优通路是在线网  $s$  的最小矩形闭包或最小矩形闭包各边向外扩展  $n$  个单位后得到的矩形上进行的。

LINKNT 模块可描述为:

```

PROCEDURE LINKNT (S,W, PATH);
BEGIN
  PATH[S]:=NULL;
  确定 s 的引线端在总体布线图上的位置;
  确定不同的电等价类号;
  在 R[S] 或扩展的 R[S] 中对边的权值从小到大;
  WHILE NOT (所有电等价类均被连通) DO 选择 R[S] 中最小权值的通道边 e;
    PATH[S]:=PATH[S] + {e};
    R[S]:=R[S] - {e};
    修改 W[e] 值;
  END WHILE
END LINKNT

```

### 3. 算法的特点

(1) 它是并行布线方法,因而对各线网的处理是独立的;但它和其它的并行布线方法又有所不同。通常的并行布线方法在初布时为各线网构造通路有较大的盲目的,而本算法由于给每条边赋以了权值,它体现了线网分布的疏密程度,因而在构造通路时有一定的预见性。

(2) 这里所用的权值是动态的。无论在初布还是在调整阶段,每布完一条线网,各通道段的权值都作相应的修改,从而使权值能动态地反映芯片各处线网分配疏密程度,为各线网找到自己的最佳走线提供依据。

(3) 确定重布线网顺序的方法具有全局性,可有效地控制溢出的改善。并且重布过程是收敛的。在重布过程中,始终遵循着根据当时的通道资源分布情况,为重布线网选择最佳走线,即走通道资源丰富的区域。由于保留的是最佳走线,所以至少不比重布前的走线产生的溢出量大。

## 三、结 论

本文在分析了已有算法的基础上,提出了一种基于带权动态调整思想的适合于宏单元阵列一层半和双层版图模式的总体布线算法。它的目标是使各线网均匀地分布在芯片上,从而获得尽可能高的布通率,并在此前提下,使布线长度较短。

算法由初始布线和调整改善两个阶段组成。在整个布线过程中,为了使各线网均匀分布在芯片上,提出了基于动态权为各线网构造通路的方法,它使得布线过程更加有效,提高了布通率,也使初始布线具有一定的预见性。在调整改善阶段,提出了基于全局分析的确定重布线网顺序的方法,该方法提高了重布过程的效率,且重布过程最终是收敛的。

以该算法为基础的宏单元阵列总体布线子系统作为宏单元阵列版图自动设计系统 MALS 的一部分已用 C 语言在 PCS68000 机上实现,运行结果见表 1. 150 门的例子经过调整改善后不产生溢出。500 门的例子,通道容量为 10, 经过调整改善后只有 12 个通道边上分配的线网数达到 10, 其余均在 9 以下。有关 MALS 系统参见[12]。

表 1 一层半版图模式的例子的运行结果

门 数	线 网 数	单元行数	每行中的基本单元数	CPU 时间
150	74	6	15	32.2s
500	256	11	31	136.8s

## 参 考 文 献

- [1] 郑尧和,计算机研究与发展, 12, 47(1983).
- [2] 顾 元,计算机研究和发展, 6, 42(1983).
- [3] Kenneth J. Supowit, 19th Design Automation Conference, 104(1982).
- [4] K. Aoshima and E. S. Kuh, IEEE ISCAS, 3, 1005(1983).
- [5] C. O. Newton and P. A. Young, 20th Design Automation Conference, 651(1983).
- [6] B. S. Ting and B. N. Tien, IEEE Trans. on Computer Aided Design, CAD-2(4), 301(1983).
- [7] J. Soukup, 16th Design Automation Conference, 500(1979).
- [8] Jeong-Tyng Li and Małgorzata Marek-Sadowska, IEEE Trans. on Computer Aided Design, CAD-3, 4, 298(1984).
- [9] 周 强,洪先龙,北京工业学院学报增刊,64(1986).
- [10] K. A. Chen, M. Feuer, K. H. Khani, N. Nan and S. Schmidt, 14th Design Automation Conference, 458 (1977).
- [11] Hiroshi Shiraishi and Jumiyasu Hirose, 17th Design Automation Conference, 458(1980).
- [12] 于泓涛,洪先龙,半导体学报,8,6,604(1987).

## A Dynamic Global Routing Algorithm with weights and Its Implementation

Wang Weili and Hong Xianlong

(Department of Computer Science & Technology, Tsinghua University)

### Abstract

This paper reports several global routing approaches and studies the problem of global routing in macro-cell gate array, and proposes a dynamic global routing algorithm with weights for both one and a half layer and double layer macro-cell gate array. Its aim is to distribute all interconnection requirements over routing channels evenly, so as to attain 100 percent interconnections within a limited area. The algorithm consists of two phases: initial routing and rerouting. In order to minimize the maximum density among all channels, dynamic weights are introduced to construct routing paths for all signal nets. This new approach makes the whole routing procedure efficient and promotes routing completion. In rerouting phase, a novel method which determines the ordering of nets to be rerouted under the whole consideration is presented. It improves the efficiency of rerouting. Convergence process in rerouting is stable. The algorithm has been implemented in C on PCS 68000 microcomputer and experimental results are satisfactory.

**Key words** Global Routing, Routing, Integrated circuit layout, Gate Array, Computer Aided Design