

6000 伏晶闸管正向压降的计算机模拟

陈治明 赵旭东 高 勇

(陕西机械学院, 西安)

王 正 鸣

(西安电力电子技术研究所)

1989年4月7日收到

介绍用数值分析方法对 6000V 特大功率晶闸管的正向压降进行计算机模拟, 对降低正向压降的途径进行计算机辅助分析的一些基本考虑和主要结果。在强调重掺杂与大注入效应的时候, 提出了一种修正的少数载流子寿命模型。根据模拟结果对决定正向压降的物理因素和工艺因素进行了讨论。

主题词 晶闸管, 计算机模拟, 正向压降

一、引 言

正向压降是功率半导体器件的一个非常重要的静态参数, 它反映了器件在导通状态下的功耗大小。在器件散热条件一定的情况下, 功耗的大小即成为结温高低的决定因素, 因而直接关系到器件的工作状态和承受浪涌电流的能力。对于阻断电压高达 6000V, 通态电流高达 2000A 的特大功率晶闸管, 这一问题尤显重要。因此, 深入而准确地了解功率器件中对正向压降起决定作用的各种物理过程, 掌握正向压降的变化规律, 特别是在特大功率定额条件下的一些带特殊性的规律, 对于器件的设计和制造, 无疑是一个十分重要的基本问题。

本文介绍用数值分析方法对 6000V 特大功率晶闸管进行正向压降模拟的一些基本考虑和主要结果。至于国外已发表的同类工作^[1,2], 其处理对象的电压定额大多在 3000V 以下。本工作与之相比, 尽管基本理论与计算方法并无本质不同, 但由于功率升高很多, 器件结构和制造工艺相应地有很大变化, 计算中对影响正向压降的各物理因素有些新的考虑。在本工作中, 小注入下的少子寿命在晶闸管各区域不再视为常数或掺杂密度的简单函数。文中介绍了与此有关的一种修正模型。根据部分主要的模拟结果, 对决定正向压降的物理因素和工艺因素进行了讨论。着重指出由硼铝分步扩散形成的台阶式 P 发射区杂质分布对特大功率晶闸管的通态特性是有利的。

二、理论分析

晶闸管导通之后即变成一个四层两端器件。忽略材料及器件的径向不均匀性, 其稳

定导通状态可用不含时间的一维器件方程组来描述^[1]。如果考虑重掺杂引起的禁带窄化效应,该方程组中的两个分别描述空穴电流 J_p 和电子电流 J_n 的方程应修正为

$$J_p = -qD_p \frac{dp}{dx} - q\mu_p p \frac{d}{dx} \left(\Psi - \frac{\Delta E_v}{q} \right) \quad (1)$$

$$J_n = qD_n \frac{dn}{dx} - q\mu_n n \frac{d}{dx} \left(\Psi + \frac{\Delta E_c}{q} \right) \quad (2)$$

式中 Ψ 表示电势, ΔE_v 和 ΔE_c 分别表示价带顶往上移动和导带底往下移动的变化量,其它符号的含义与一般半导体文献中的用法相同。在确定 ΔE_v 和 ΔE_c 的大小时,我们假定

$$\Delta E_v = \Delta E_c = \frac{1}{2} \Delta E_s \quad (3)$$

式中 ΔE_s 用经验公式^[3]

$$\Delta E_s = 0.009 \times \left[\ln \frac{N}{10^{17}} + \left(\left(\ln \frac{N}{10^{17}} \right)^2 + 0.5 \right)^{1/2} \right] \quad (4)$$

来进行计算,单位为 eV。式中 N 为杂质总浓度,以 cm^{-3} 为单位。该公式是直接根据 pn 结特性的测试数据归纳出来的。

重掺杂的另一个重要影响是使杂质的全电离温度升高。计算表明,硅中密度为 10^{18}cm^{-3} 的浅施主杂质在电离度达到 90% 时的温度将高于 460K。这就意味着即便在 125°C 的高限工作温度下,泊松方程中的电离杂质密度 N_D 并不处处都与掺杂密度相等。因此,我们在分析中用计算温度下的电离度对重掺杂区的杂质分布进行了修正。这对计算 n 、 p 和 Ψ 在各个分格点上的初始值尤为重要。此外,在计算 n 和 p 的初始值时还注意到了玻尔兹曼分布函数的适用条件,在发生简并时使用了费米积分。

大功率器件在高导通时处于大注入状态,其中的非平衡载流子对密度可能比掺杂密度高几个量级。后面将要给出的计算结果可以证实这一点。考虑大注入效应的第一个问题是载流子-载流子散射对迁移率的影响。若以 μ_1 表示只考虑晶格振动和电离杂质散射的迁移率, μ_2 表示只考虑载流子-载流子散射的迁移率,则

$$\mu = \mu_1 \cdot \mu_2 / (\mu_1 + \mu_2) \quad (5)$$

为计算中实际选取的迁移率值。式中, μ_1 按照 A. rora 等人^[4]不久前发表的公式求值。其计算误差在温度介于 250—500K 之间、电离杂质总密度不超过 10^{13} — 10^{20}cm^{-3} 范围时小于 13%。 μ_2 的求值使用了 Dorkel 等人^[5]的半经验公式

$$\mu_2 = \frac{1.04 \times 10^{21} (T/300)^{3/2}}{\sqrt{np \ln [1 + 7.45 \times 10^{13} \times (T/300)^2 \cdot (np)^{-1/3}]}} \quad (6)$$

按此公式, μ_2 在 300K 下对 $n = p = 10^{17} \text{cm}^{-3}$ 的大注入区已仅有 $1778 \text{cm}^2/\text{V} \cdot \text{s}$, 与轻掺杂条件下的电子和空穴的迁移率都差不太多,其影响不可忽略。

考虑大注入效应的另一个重要问题是俄歇复合对净产生-复合率的影响。若只考虑非平衡载流子通过单一复合中心的 SRH 复合和俄歇复合两种机构,则器件方程组中的净产生-复合率

$$G - U = (r_{cn}n + r_{cp}p)(np - n_0p_0) - \frac{np - n_0p_0}{\tau_p(n + n_1) + \tau_n(p + p_1)} \quad (7)$$

式中右边第一项代表俄歇复合,第二项代表熟知的 SRH 复合。 r_{cn} 和 r_{cp} 分别是俄歇复合过程中电子和空穴的俘获系数。其值受温度和掺杂密度的影响不大,但对电子和空穴的取值有较大差别。本工作按 Dziewior 等人^[6]发表的数据取值。在 125°C 下,

$$r_{cn} = 2.8 \times 10^{-31} \text{cm}^6/\text{s}, r_{cp} = 1.2 \times 10^{-31} \text{cm}^6/\text{s}.$$

在以往报道的晶闸管特性分析工作中,大都只考虑单一复合中心的作用,因而(7)式中的少子寿命 τ_n 和 τ_p 与电导掺杂的密度无关,只决定于该复合中心的密度和性质。但是,电导掺杂,特别是重掺杂,将通过增生晶格缺陷产生新的复合中心,这已是毋庸置疑的事实。因此,晶闸管中的少子寿命事实上也应是电导掺杂密度的函数,在杂质密度超过一定水平的区域,具有某种与杂质分布相关的特征。有关晶闸管中少子寿命的另一众所周知的事实是长基区少子寿命 τ_p 比原始硅片的 τ_p 低得多。长基区并未接受电导掺杂,因而 τ_p 的下降与电导杂质无关,通常认为是高温过程中引入快扩散深能级杂质或热应力缺陷的结果。这些深中心是均匀分布的。若以 τ_1 表示由电导掺杂引入的复合中心决定的少子寿命,以 τ_2 表示由高温工艺引入的复合中心决定的少子寿命,则(7)式中的少子寿命可由关系

$$1/\tau_{n,p} = 1/\tau_{n1,p1} + 1/\tau_{n2,p2}. \quad (8)$$

决定。 τ_1 由经验公式^[7]

$$\tau_1 = \tau_0/[1 + (N_A + N_D)/N_0] \quad (9)$$

确定。该式是根据不同掺杂密度单晶材料的少子寿命测试结果建立起来的。拟合参数 τ_0 实际上代表 τ_1 的上限,而另一个拟合参数 N_0 则反映了掺杂效应明显起作用时的杂质密度。已知任意两个杂质含量不同的硅样品的少子寿命,即可由(9)式定出 τ_0 和 N_0 的大小。当然,这两个参数的取值对直拉单晶和区熔单晶是不相同的,对制造功率器件常用的 NTD 硅,更会有很大差异。至于 τ_2 ,则是根据封装管芯的测量结果来确定的。由于扩散杂质尚未深入到长基区,用开路电压衰减法或其它方法测出的长基区少子寿命 τ_p 也就是(8)式中的 τ_{p2} (这时 $\tau_{p1} \approx \tau_{p0} \gg \tau_{p2}$)。一般认为这类复合中心对电子和空穴的俘获截面相同,即 $\tau_{n2} = \tau_{p2}$ 。值得指出的是,模拟结果对以上参数十分敏感。不考虑电导掺杂对载流子寿命的影响显然是不恰当的,考虑则面临如何正确建立模型及选择模型参数的问题。特别是 NTD 硅的少子寿命本来就不大容易把握。因此,这方面的工作还有待深入。

由于 6000V 阻断电压所决定的芯片厚度超过 1mm,因而进行数值分析时选取分格点的数目不能太少,这里取 400。格点间距视器件内部电场分布的情况而定,在结附近的格点间距为亚微米量级,而在长基区则接近 8 μm 。

针对晶闸管的运行标准,全部分析工作中的温度参数选为 125°C。

三、结果与讨论

作为本工作模拟对象的 6000V 晶闸管,其杂质分布如图 1 所示,是经过三次双面扩散和两次磨片工艺形成的。做法是:先用 n 型高阻硅片进行闭管扩铝,在两侧形成分布比较平缓的 P 型层。将一侧的高密度表面层磨去,作为 P₁ 区,另一侧即为 P₂ 区。第二次

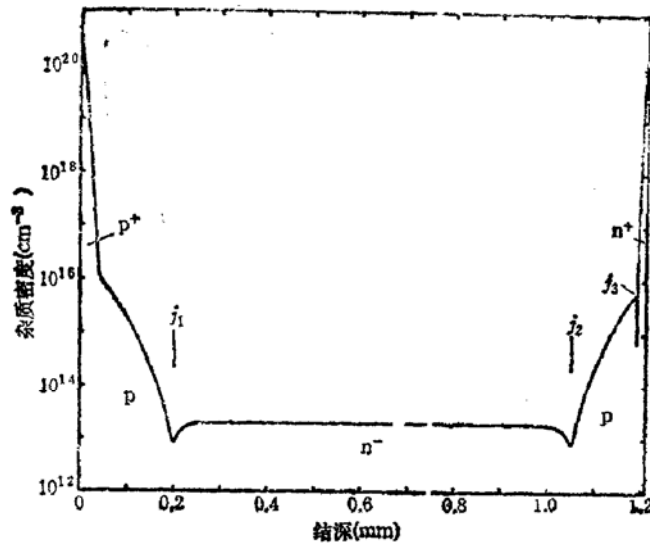


图 1 6000V 晶闸管的杂质分布

双面扩散为闭管扩硼。由于硼在硅中的扩散系数较小,在两侧形成分布较陡的 P^+ 区。但是,根据器件特性的要求,只保留 P_1 区的高密度层,形成台阶式的 P^+-P 受主分布,而将 P_2 区中的高密度层完全磨掉,以形成单一受主的较缓分布。最后一次双面扩散是闭管扩磷,其结果在 P_2 侧形成较浅的 n^+ 层,即 n_2 区。扩磷对 P_1 区高密度含硼表层的深度补偿效果,将会在形成阳极接触的合金工艺中自然消失而无须磨去。各扩散中的主杂质分布在分析中取余误差函数形式。

以上述杂质分布为基础进行的数值分析表明, n_2-P_2 界面 (j_3 结) 的杂质密度对器件的正向压降影响很大。从器件物理的角度看, j_3 结的注入比和 P_2 区中的

的少数寿命这些物理参数直接与结两侧的杂质分布有关。降低正向压降要求 P_2 区有较高的少数寿命和较大的少数注入比,这都意味着要求 n^+ 扩散的前沿延伸至 P_2 区的低密度位置。图 2 中的三条计算曲线分别表示三种界面杂质密度下的电流电压特性。对于确定的电流密度,正向压降随着杂质密度的升高而增大,尤其在杂质密度进入 10^{17}cm^{-3} 数量级后,压降改变的幅度更大。这可能跟(9)式预言的寿命下降有关。由此看出,在扩磷前进行的第二次磨片是一个很重要的工艺。能否将 P_2 区中的硼扩散 P^+ 层全部磨掉,对器件的正向特性将产生很重要的影响。当 P^+ 层全部磨去,以至 P_2 区的杂质分布完全决定于铝扩散以及铝原子在后续高温过程中的再分布时,由于闭管扩铝的表面浓度本来就不高,因而易于满足 j_3 结的低杂质密度要求,获得较低的正向压降。同时,由于铝的分布比

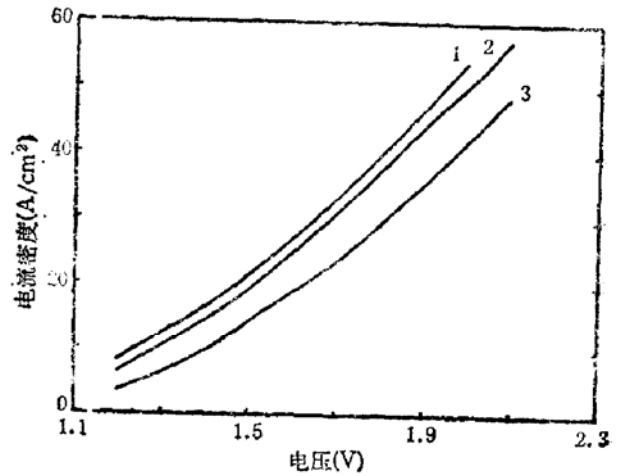


图 2 以 j_3 结杂质密度为参变量的 $V-A$ 特性。曲线 1: $1 \times 10^{16} \text{cm}^{-3}$, 曲线 2: $2 \times 10^{17} \text{cm}^{-3}$, 曲线 3: $8 \times 10^{17} \text{cm}^{-3}$

较平缓, n^+ 扩散的结深偏差不至造成 i_1 结杂质密度的太大变化, 从而保证了正向压降的重复性. 为了进一步说明 P_2 区的工艺关键主要是磨片到位, 还模拟了 P_2 区的杂质分布对

压降的影响. 结果表明, 在结深不变的情况下, 不管是改变扩散杂质表面浓度引起的分布变化, 还是将 P 型杂质换成 n 型杂质引起的器件结构的变化, 都对稳定导通时的压降没有太大影响.

图 3 是通过计算得到的三条载流子分布曲线, 分别对应于压降不同的三个导通状态, 或从本质上说对应于电流密度不同的三个导通状态. 与之相应的杂质分布已示于图 1. 参照后面的图 6 可以看到, 2.0V 正向压降所对应的电流密度大致与

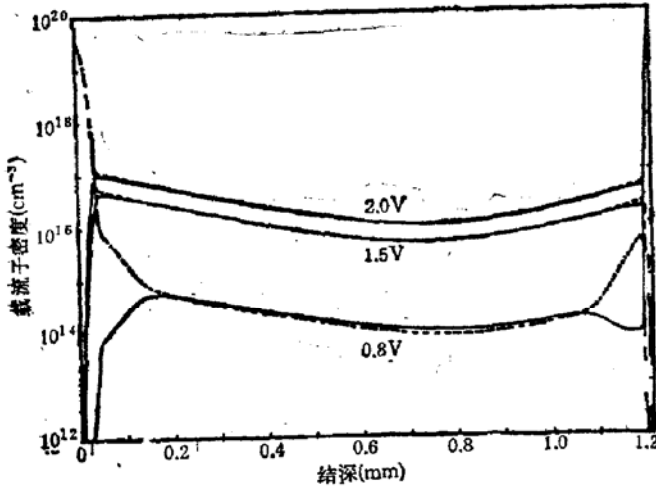


图 3 三种导通状态下的载流子分布
图中实线代表电子, 虚线代表空穴, $\tau_p = 25\mu s, T = 125^\circ C$

$\phi 100$ 晶闸管通态电流为 2000A 时相当, 因而这条曲线基本上反映了被模拟器件的额定工作状态. 在此状态下, 整个长短基区以及大部分 P 发射区中的电子和空穴具有相等或几乎相等的密度, 并且比杂质密度高一到三个量级, 为大注入状态. 即便在 0.8V 低电压状态也是这样. 只在 n 发射区和 P 发射区的重掺杂部分, 少数密度才明显低于多数密度, 处于小注入状态. 值得指出的是, 2.0V 状态下的电流密度并不很高, 只有 $30A/cm^2$ 左右. 这样容易进入大注入状态, 是采用高阻材料的必然结果. 由此可见, 在分析甚高压器件的时候, 俄歇复合与载流子-载流子散射这些与大注入有关的物理因素是不容忽视的.

与上述三种导通状态相对应的电场分布如图 4 所示. 除 0.8V 低压状态下的电场分布还具有跟 $pnpn$ 四层结构相对应的明显特征外, 其余两条曲线都显示出典型的 pin 二极管电场分布特征, 且具有两端高中间低的对称形式. 在 P 发射区的近表面处, 正向电场急剧升高, 与 P 发射区采用低表面浓度单一杂质分布时的电场分布很不相同, 后者呈有限高的三角分布特征^[8].

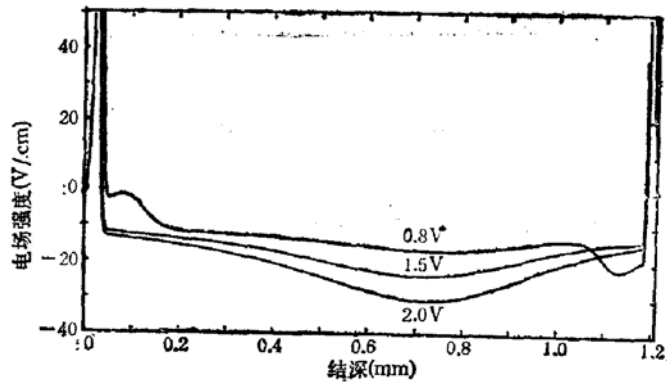


图 4 三种导通状态下的电场分布

长基区的少数寿命是影响晶闸管正向压降的主要因素之一. 图 5 是以长基区少数寿命为参变量的一组电流电压曲线. 由这些曲线可以看到, 长基区少数寿命越高, 同一电流密度下的正向压降就越低, 且同样电流密度增量下的压降增量较小, 图 6 是固定电流密度下的正向压降随长基区少数寿命变化的函数曲线. 其电流密度参量是按照硅片直径为 100mm, 额定电流为 2000A 的情况来进行选择的, 换算时已考虑了阴极面的图形及台面

造型对导通面积的损耗。曲线表明,当少子寿命从 $35\mu\text{s}$ 下降到 $20\mu\text{s}$ 时,正向压降将从 1.8V 上升到接近 2.3V ;对更低或更高的少子寿命,曲线显示出一定的饱和趋势。碰巧的是,这个令正向压降敏感的长基区少子寿命取值范围,正是晶闸管工艺通常能够达到的限度。由于多次高温扩散中不可避免地引入深中心,造成 n 基区少子寿命的严重下降,即便是先进工艺和精心操作,也很难使之保持在更高的取值范围。因此, 2.0V 左右可以被看成 $\phi 100/6000\text{V}$ 特大功率晶闸管实际上所能达到的额定正向压降的极限。当然,不够标准的制造工艺或不慎的操作完全有可能使正向压降远远超过 2.0V 。因此,将 n 基区中的少子残余寿命严格控制在 $30\mu\text{s}$ 左右是很有必要的。图 6 中的曲线可以用来辅助中间测试对芯片进行筛选。在高温过程历遍的芯片中,凡 n 基区少子残余寿命在曲线左段范围内的,都应考虑中止工艺流程,以减少钼片和管壳的浪费。

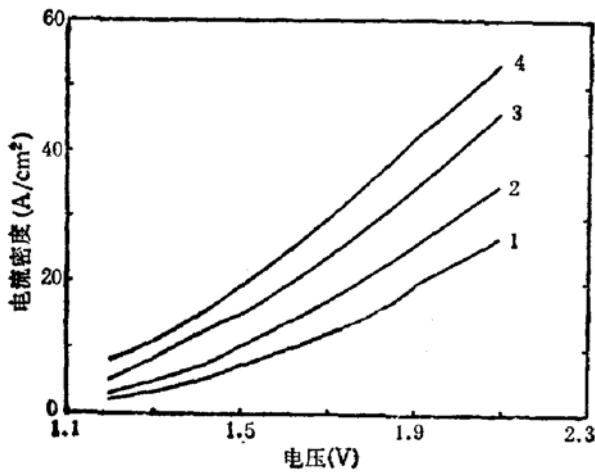


图 5 6000V 晶闸管的 $V-A$ 特性,参变量 τ , 对曲线 1—4 分别为 $20\mu\text{s}$, $25\mu\text{s}$, $30\mu\text{s}$, $35\mu\text{s}$

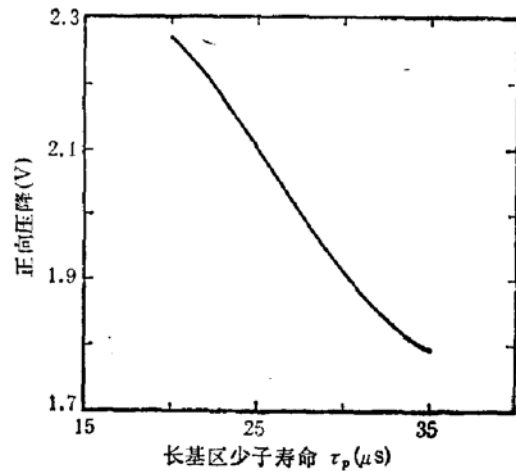


图 6 $\phi 100/6000\text{V}$ 晶闸管正向压降随长基区少子寿命的改变。额定电流取 2000A , 结温 125°C

四、结 语

本文介绍了用数值分析法对 6000V 特大功率晶闸管正向压降进行计算机模拟,并对降低正向压降的途径进行计算机辅助分析的一些基本考虑及主要结果。分析表明,采用硼铝分步扩散形成台阶式的 P 发射区杂质分布,对于降低正向压降是一个有效的设计方案。二次磨片到位以保证 i_n 结杂质浓度足够低,是一个十分关键的工艺因素。另一个重要的工艺因素是在高温过程中尽可能保持长基区少子的残余寿命。为了使 6000V 晶闸管在 2000A 通态电流下的压降保持在 2.0V 左右(不包括接触压降),将长基区少子的残余寿命保持在 $30\mu\text{s}$ 左右是必要的。由于 P 基区的杂质分布对正向压降的模拟结果影响不大,过分强调杂质扩散的精确模型似乎没有太大意义。

本工作由机械电子部下达给西安电力电子技术研究所的“七五”攻关课题经费资助。

参 考 文 献

- [1] M. Kurata, *Solid State Electronics*, 19, 527(1976).

- [2] M. S. Adler, *IEEE Trans.*, **ED-25**, 16(1978).
[3] J. W. Slotbom, H. C. De Graaf, *Solid State Electronics*, **19**, 857(1976).
[4] N. D. Arora, J. R. Hauser, D. J. Roulston, *IEEE Trans.*, **ED-29**, 292(1982).
[5] J. M. Dorkel, P. H. Leureq, *Solid State Electronics*, **24**, 821(1981).
[6] J. Dziewior, W. Schmid, *Appl. Phys. Lett.*, **31**, 346(1977).
[7] J. G. Fossum, D. S. Lee, *Solid State Electronics*, **25**, 741(1982).
[8] 仓田卫著, 沙麟、叶润涛译, 半导体器件数值分析, 第75页, 上海翻译出版公司, (1986).

Simulation of Forward Voltage Drop in 6000 V Thyristors

Chen Zhiming, Zhao Xudong, Gao Yong

(*Shaanxi Institute of Mechanical Engineering*)

Wang Zhengming

(*Xi'an Institute of Power Electronic Technology*)

Abstract

Some basic considerations on simulation of the forward voltage drop in 6000 V thyristors are presented. A corrected model for lifetimes of minority carriers in different parts of thyristor is suggested in response to heavy doping and high injection. The physical mechanism and processing factors to be responsible for forward voltage drop are discussed based on the simulation results.

Key words Thyristor, Forward voltage drop, Computer simulation