

轻掺杂漏 (LDD) MOSFET 的数值模拟*

郑庆平** 章倩苓 阮 刚

(复旦大学微电子学研究所, 上海)

1988年5月27日收到

轻掺杂漏 (LDD) MOSFET 是一种已用在 VLSI 中的新型 MOSFET 结构。为了有效地进行 LDD MOSFET 的优化设计,我们在二维数值模拟器 MINIMOS 的基础上,修改了边界条件及输入输出格式,考虑了轻掺杂区的杂质分布,研制成功了一种既适用于常规 MOSFET,又适用于 LDD MOSFET 的二维数值模拟程序 FD-MINIMOS。应用该程序对 LDD MOSFET 的一系列直流特性模拟的结果表明,不同的轻掺杂浓度对于抑制沟道电场及热电子效应具有不同的效果,为轻掺杂区优化设计提供了重要信息。

关键词: 轻掺杂漏 MOSFET, 数值模拟, MOSFET 模拟程序

一、引 言

随着 LDDMOSFET 结构的出现,在短沟道 MOSFET 中存在的一系列短沟道效应可望得到进一步的克服。与常规 MOSFET 不同, LDDMOSFET 在漏源和沟道之间加入了轻掺杂区域,因而使得这种器件的设计和制备更为复杂,尤其对轻掺杂浓度和轻掺杂区域长度的优化选择,是 LDDMOSFET 设计的关键。当然,通过实际流片,试验不同的轻掺杂浓度和轻掺杂区域长度对器件性能的影响,可以获得最佳选择的设计。但是,这样就将大大地延长设计周期,同时也将大幅度地提高试制的成本。

数值模拟是一种较为精确、简便、快速的器件设计和特性分析方法,对于 LDDMOSFET 结构多参数的比较和选择,尤能显示出数值模拟的优越性。它从最基本的二维泊松方程和电流连续性方程出发,可以给出器件绝大多数的直流特性,便于设计者综合权衡。因此,自从 LDDMOSFET 问世以来,用二维数值模拟对其进行优化设计成了当务之急。尽管国外一些设计者在 LDDMOSFET 的设计中已经采用了实用的数值模拟工具^[1,2],但国内尚无实用的二维 LDDMOSFET 模拟程序。

为了适应 LDDMOSFET 的研制,指导 LDDMOSFET 的设计,我们在二维数值模拟程序 MINIMOS^[3] 的基础上,进一步扩充和修改,加入了 LDDMOSFET 模型,形成了既能分析常规 MOSFET,又能分析 LDDMOSFET 的新的二维数值模拟程序 FD-MINIMOS; 并利用此程序,对 LDDMOSFET 的电场分布、衬底电流、 $I-V$ 特性、阈值

* 国家自然科学基金资助课题。

** 现在复旦大学材料科学研究所工作。

电压等特性进行了分析, 并从不同轻掺杂浓度对器件特性影响的模拟中, 得出了优化的掺杂浓度值。

二、LDDMOSFET 模拟中的掺杂模型

LDDMOSFET 的杂质分布较常规 MOSFET 复杂, 它实际上是在漏源有两次或多次的离子注入或扩散。LDDMOSFET 最基本的结构形式有两种, 即双扩散 (Double Diffused) LDD (见图 1) 和偏位 (offset) LDD (见图 2) 结构, 我们的模拟就从这两种结构入手。

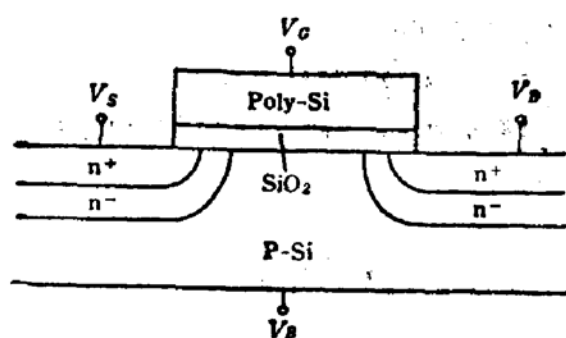


图1 双扩散 LDDMOSFET 结构

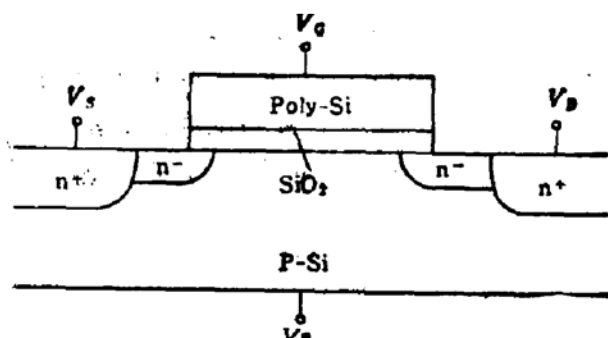


图2 偏位 LDDMOSFET 结构

轻掺杂的杂质分布和漏源重掺杂一样, 类似于原 MINIMOS 程序, 取三种方法^[4]:

1. 程序内置模型

有预淀积及离子注入两种二维杂质分布模型可供选用。

预淀积模型:

$$C_p(x, y) = 0.5N_s e^{-(y/L_d)^2} \operatorname{erfc}(x/L_d) \quad (1)$$

式中 L_d 为扩散长度, $L_d = 2\sqrt{Dt}$

D 为扩散系数, t 为扩散时间, N_s 为表面浓度。

离子注入模型:

$$C_i(x, y) = [a/(4 \cdot \Delta R_p \pi)] \cdot \text{Dose} \cdot [K(y) + K(-y)] \cdot \operatorname{erfc}(x/L_d) \quad (2)$$

式中:

$$K(y) = e^{-[(R_p - y)/\Delta R_p]^2} \cdot \operatorname{erfc}\{-a[(R_p/\Delta R_p) + 2y/L_d]\} \quad (3)$$

$$a = [2 + (L_d/\Delta R_p)^2]^{-1/2} \quad (4)$$

(2)–(4)式中, R_p 为投影射程, ΔR_p 为投影标准偏差, Dose 为注入剂量。

2. 工艺模拟得出的一维杂质分布转换成二维杂质分布

用工艺模拟程序(如 SUPREM-II)较精确地算得的一维纵向杂质分布按下式:

$$C(x, y) = C\{\sqrt{y^2 + [\max(x/f, 0)]^2}\} \quad (5)$$

转换成二维杂质分布, f 为一控制横向扩散的拟合参数, 对于大多数的应用, f 取 0.5–0.9, 轻掺杂的 f 可以与重掺杂取成一致, 也可以与重掺杂不一致。式(5)中的 x, y 坐标见图 3。

3. 掺杂文件输入

用户自己写逐点杂质分布的文件,重掺杂的掺杂文件和轻掺杂的掺杂文件是独立的,

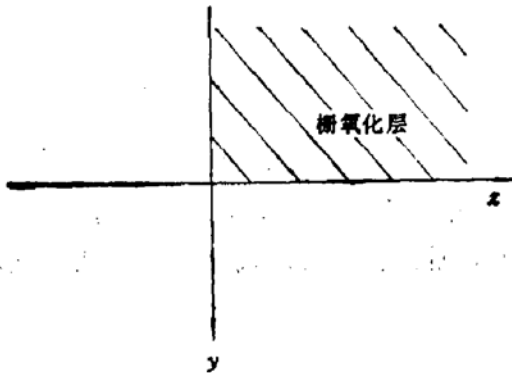


图3 二维杂质分布的坐标选取

这能适应重掺杂和轻掺杂元素不同的要求.可以分别输入两个掺杂文件,也可重掺杂或轻掺杂中任一个用掺杂文件输入,另一个用前述方法中的任一种输入.

轻掺杂文件包含衬底掺杂浓度、轻掺杂逐点浓度分布、空间导数以及结深、横向扩散参数等.

器件内部任一网格点的掺杂浓度为四部分之和:

$$C_{total}(x, y) = C_{NA}(x, y) + C_{CH}(x, y) + C_{n+}(x, y) + C_{n-}(x, y) \quad (6)$$

其中, C_{NA} 为衬底掺杂浓度, C_{CH} 为沟道调整掺杂浓度, C_{n+} 为重掺杂浓度, C_{n-} 为轻掺杂浓度. 各 C 值在受主时取正,施主时取负.

三、LDDMOSFET 数值模拟中的边界条件

由于双扩散 LDDMOSFET 的边界情况与常规 MOSFET 边界情况完全一致,这里不再讨论.仅讨论偏位 LDDMOSFET 的情况,见图4.

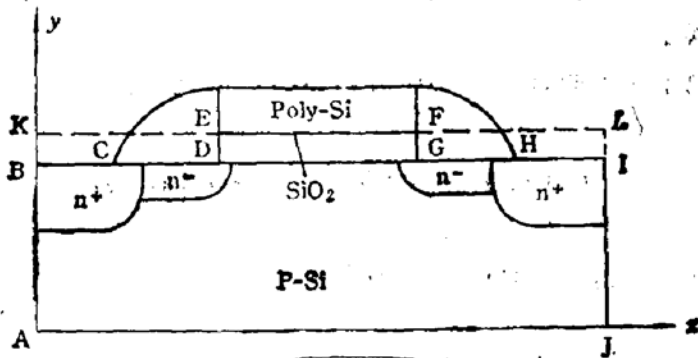


图4 偏位 LDDMOSFET 的边界情况

这里 C 、 H 对应边墙的边缘.考虑到偏位 LDD 结构 n^- 区域偏位于栅之外,浓度又不很高,不能保证象高浓度 n^+ 区域那样保持电势恒定,整个 n^- 区域内各点电势是不一样的.因此,如果仍然采用常规 MOS 结构漏源区电势恒定的边界条件,将会导致错误的结论.

本文采用的边界条件考察了图中整个 AKLJ 矩形区域.我们采用这样一组“封闭假设”,即假定从栅极发出的电力线,全部通过空间 BKEFLI 矩形区域而终止于器件内部,这里 BC 和 HI 本身已足够长.换言之,即边界 AK、KE、PL、LJ 满足第二类边界条件, $\frac{\partial \psi}{\partial n} = 0$, \vec{n} 方向为边界的法线方向.据此,我们可以在整个矩形区域 AKLJ 中,划分网格点,求解泊松方程和电流连续性方程,边界条件满足:

$$\begin{cases}
 \text{AK, LJ:} & \frac{\partial \phi}{\partial x} = 0 \\
 \text{KE, FL:} & \frac{\partial \phi}{\partial y} = 0 \\
 \text{EF:} & \phi = V_G \\
 \text{BC:} & \phi = V_S + V_{bi} \\
 \text{HI:} & \phi = V_D + V_{bi} \\
 \text{AJ:} & \phi = V_B \\
 \text{Si, SiO}_2 \text{ 界面 CH:} & \epsilon_{ox} \frac{\partial \phi}{\partial y} \Big|_{\text{SiO}_2} = \epsilon_{si} \frac{\partial \phi}{\partial y} \Big|_{\text{Si}}
 \end{cases} \quad (7)$$

这里, ϕ 为电势, V_G, V_S, V_D, V_B 分别为栅、源、漏、衬底偏压, V_{bi} 为通常的 n^+ 与衬底之间的自建势, $\epsilon_{ox}, \epsilon_{si}$ 分别为 SiO_2 和 Si 的介电常数。上列边界条件中, 我们没有对 n^- 区域边界 CD、GH 作任何强制性的约束, 因而 n^+ 与 n^- 之间的自建势在边界条件中并不出现, 它已包含在 V_{bi} 中, V_{bi} 为 n^+ 与 n^- 之间自建势同 n^- 与衬底之间自建势之和。同时, 由于没有对 n^- 区域边界作强制性约束, 对不存在 n^- 区域边界的常规 MOSFET 来说, 上列边界条件同样适用。

四、FD-MINIMOS 的输入输出格式

经过上述修改和扩充后的 MINIMOS, 称为 FD-MINIMOS。FD-MINIMOS 为模拟 LDDMOSFET 所用的输入输出格式与原 MINIMOS 中模拟常规 MOSFET 的格式相

```

TITLE CONVENTIONAL MOSFET ELECTRIC FIELD
DEVICE CHANNEL = N, GATE = NPOLY, TOX = 200, E = 8, W = 20, E = 4, L = 1, E = 4
BIAS UD = 7.0, UG = 7.0, UB = 0.0
PROFILE NB = 3E16, ELEM = AS, TEMP = 1000, TIME = 3000, DOSE = 2E16,
      + AKEV = 154, TOX = 3.5E - 6
OPTION MODEL = 2 - D
OUTPUT DC = Y, ETRAN = N, MIN = N, ELAT = Y
END

```

(a) 常规 MOSFET 的输入格式

(掺杂工艺参数输入方式)

```

TITLE DOUBLE DIFFUSED LDD MOSFET ELECTRIC FIELD
DEVICE CHANNEL = N, GATE = NPOLY, TOX = 200, E = 8, W = 20, E = 4, L = 1, E = 4
BIAS UD = 7.0, UG = 7.0, UB = 0.0
PROFILE NB = 3E16, ELEM = AS, TEMP = 1000, TIME = 3000, DOSE = 2E16,
      + AKEV = 154, TOX = 3.5E - 6
LDPROFILE STRU = D, ELEM = P, TEMP = 1000, TIME = 1600, DOSE = 5E14,
      + AKEV = 130
OPTION MODEL = 2 - D
OUTPUT DC = Y, ETRAN = N, MIN = N, ELAT = Y
END

```

(b) 双扩散 LDDMOSFET 的输入格式

(掺杂工艺参数输入格式)

```

TITLE OFFSET LDD MOSFET ELECTRIC FIELD
DEVICE CHANNEL = N,GATE = NPOLY,TOX = 200. E - 8,W = 20. E - 4,L = 1. E - 4
BIAS UD = 7.0,UG = 7.0,UB = 0.0
PROFILE NB = 3E16,ELEM = AS,TEMP = 1000,TIME = 3000,DOSE = 2E16,
+ AKEV = 154,TOX = 3.5E - 6
LDPROFILE STRU = 0,LNLD = 3.5E - 5,ELEM = P,TEMP = 1000,TIME = 600,
+ DOSE = 5E14,AKEV = 40,TOX = 3.5E - 6
OPTION MODEL = 1 - D
OUTPUT DC = Y,ETRAN = N,MIN = N,ELAT = Y
END

```

(c) 偏位 LDDMOSFET 的输入格式
(掺杂工艺参数输入格式)

```

TITLE CONVENTIONAL MOSFET ELECTRIC FIELD
DEVICE CHANNEL = N,GATE = NPOLY,TOX = 200. E - 8,W = 20. E - 4,L = 2. E - 4
BIAS UD = 7.0,UG = 7.0,UB = 7.0
PROFILE FILE = YES,LFIT = 0.55
OPTION MODEL = 2 - D
OUTPUT DC = Y,ETRAN = N,ELAT = Y
END

```

(d) 常规 MOSFET 的输入格式
(掺杂文件输入方式)

```

TITLE DOUBLE DIFFUSED LDD MOSFET ELECTRIC FIELD
DEVICE CHANNEL = N,GATE = NPOLY,TOX = 200. E - 8,W = 20. E - 4,L = 1.5E - 4
BIAS UD = 7.0,UG = 7.0,UB = 0.0
PROFILE FILE = YES,LFIT = 0.55
LDPROFILE FILELD = YES,STRU = D,LFIT = 0.5128
OPTION MODEL = 2 - D
OUTPUT DC = Y,ETRAN = N,ELAT = Y
END

```

(e) 双扩散 LDDMOSFET 的输入格式
(掺杂文件输入方式)

```

TITLE OFFSET LDD MOSFET ELECTRIC FIELD
DEVICE CHANNEL = N,GATE = NPOLY,TOX = 400. E - 8,W = 20. E - 4,L = 1. E - 4
BIAS UD = 7.0,UG = 7.0,UB = 0.0
PROFILE FILE = YES,LFIT = 0.1
LDPROFILE FILELD = YES,STRU = O,LNLD = 0.3E - 4,LFIT = 0.2
OPTION MODEL = AVAL,PHYSCK = Y
OUTPUT DC = Y,PSI = N,RLAT = Y,MIN = N,AVAL = Y
END

```

(f) 偏位 LDDMOSFET 的输入格式
(掺杂文件输入方式)

图 5 FD-MINIMOS 输入格式示例

似，只需加入轻掺杂语句或同时输入轻掺杂文件即可。用 FD-MINIMOS 计算常规 MOSFET 时，输入格式与原 MINIMOS 完全一致。FD-MINIMOS 的所有输出格式与原 MINIMOS 完全一致，只是增加了轻掺杂结深和横向扩散等信息。图 5 给出了模拟 LDDMOSFET 所用的输入格式，同时给出了模拟常规 MOSFET 所用的输入格式，以资

比较。

为了适应不同精度模拟的需要, LDDMOSFET 的特性模拟可以采用一维电流连续性方程与二维泊松方程联立求解的较为简单的方法, 也可以采用二维电流连续性方程与二维泊松方程联立求解的方法, 在高电场时更为精确的方法为含产生复合项的泊松方程与二维电流连续性方程的联立求解。程序的运行框图见图 6。

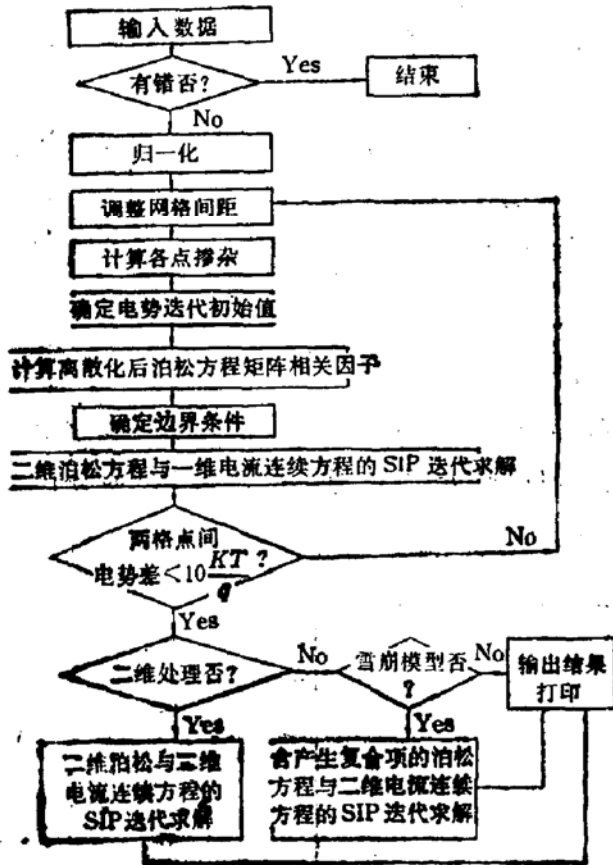


图 6 FD-MINIMOS 的程序运行框图

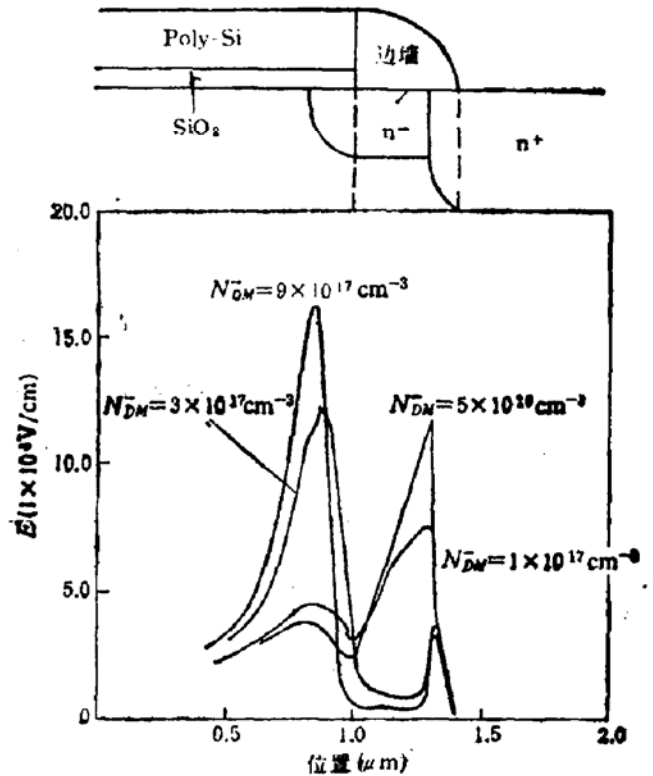


图 7 LDDMOSFET 中沟道横向电场分布随 n^- 掺杂浓度的变化情况

$N_A = 1 \times 10^{16} \text{cm}^{-3}$, $L_n = 0.4 \mu\text{m}$, $X_{j,-} = 0.3 \mu\text{m}$, $X_{j,+} = 0.5 \mu\text{m}$, $L = 1.0 \mu\text{m}$, $W = 20 \mu\text{m}$, $V_D = 5 \text{V}$, $V_G = 5 \text{V}$

五、用 FD-MINIMOS 对 LDDMOSFET 的模拟结果

用 FD-MINIMOS 程序, 我们对 LDDMOSFET 的一系列电学特性进行了模拟, 包括沟道横向电场强度、衬底漏电流、阈值电压和 $I-V$ 特性。

在短沟道效应中, 以热电子效应最为突出, 引起热电子效应的根本原因在于沟道横向电场强度的增大, 导致电子速度饱和而产生所谓“热电子”。热电子效应对器件特性的破坏表现在衬底漏电流的增加, 导致较低的击穿以及热电子向栅氧化层的注入造成器件性能不稳定等。这种破坏作用都可以从实验中测得。但是, 起决定作用的电场强度分布却无法从器件内部测量出来, 因此, 对电场的模拟就成了分析器件短沟特性的最关键工作。

众所周知, LDDMOSFET 结构能有效地降低沟道横向电场, 进而降低热电子效应。

但是,如果其它参数相同,轻掺杂区的浓度不同,对降低沟道电场的作用是不同的.图7为一偏位 LDDMOSFET 结构,图中参数 N_A 为衬底掺杂浓度, L_{n^-} 为 n^- 区域的几何长度, X_{j,n^-} 为 n^- 区域结深, X_{j,n^+} 为 n^+ 区域结深, L 为沟道长度, w 为沟道宽度, V_D 为漏极偏压, V_G 为栅极偏压, N_{DM}^- 为 n^- 掺杂的峰值浓度,其峰值位于表面, E 为沟道表面横向电场,其相对应的结构同时附于图的上方,横坐标为相应沟道中的位置.从图中可以看出,一般情况下, LDDMOSFET 中漏极区域的电场分布存在两个峰值,即轻掺杂和衬底的边界以及重掺杂和轻掺杂的边界处存在峰值,这主要是由轻、重掺杂和衬底之间的费米能级差(因而分别有两个自建势)决定的,这两个峰值电场一个位于栅极下,一个位于栅极外,无论哪个电场在数值足够大的情况下,可以诱发热电子效应,但由于轻掺杂和衬底边界的电场峰值位于栅极下方,除了增加衬底漏电流外,更为严重的后果是增加热电子向栅氧化层的注入,造成界面状态不稳定,从而造成阈值电压和其它电学特性的不稳定,影响器件的使用寿命.从这个意义上来说,我们不但要降低栅极外的电场峰值,而且要尽可能地降低栅极下的电场峰值.从图7中我们可以得出较好的轻掺杂浓度峰值为 $1 \times 10^{17} \text{cm}^{-3}$.这里图中的轻掺杂浓度均指表面峰值浓度.

图8则比较了偏位 LDDMOSFET 中不同的轻掺杂浓度对电场峰值的影响,表明电场峰值存在一个最小值,即在图8条件下的偏位 LDDMOSFET 对降低热电子效应存在一个最佳选择,即轻掺杂浓度为 $1 \times 10^{17} \text{cm}^{-3}$,为最佳选择.

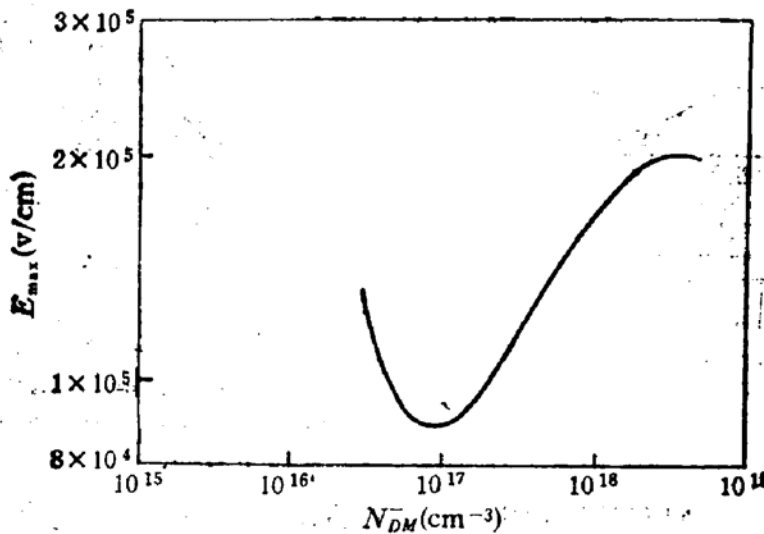


图8 最大沟道横向电场随 n^- 掺杂浓度的变化

$$N_A = 1 \times 10^{16} \text{cm}^{-3}, L_{n^-} = 0.4 \mu\text{m}, X_{j,n^-} = 0.3 \mu\text{m}, X_{j,n^+} = 0.5 \mu\text{m}$$

$$L = 1.0 \mu\text{m}, W = 20 \mu\text{m}, V_D = 5 \text{V}, V_G = 5 \text{V}$$

热电子效应在器件性能上的反映之一就是衬底漏电流.图9中,给出了偏位 LDDMOSFET 中轻掺杂浓度对衬底漏电流 I_{sub} 的关系曲线.结果同轻掺杂浓度与电场的关系相似,存在一个最小值,它对应的轻掺杂浓度也是 $1 \times 10^{17} \text{cm}^{-3}$.这表明衬底漏电流受沟道横向电场的影响,沟道横向电场是产生热电子效应的根本原因.

除了热电子效应外,阈值电压的短沟效应也是一个严重问题.表现在阈值电压随沟道长度的减小而下降,尤其在 $1.5 \mu\text{m}$ 以下,情况更为严重.图10给出了常规 MOSFET

和偏位 LDDMOSFET 的阈值电压随沟道长度变化的情况。由图可见,相同条件下,在长沟阈值电压相同的情况下, LDDMOSFET 的阈值电压短沟效应比常规 MOSFET 降低很多。显然,利用该程序对于指导阈值电压的离子注入调整,也有着实用意义。

LDDMOSFET 这些优点的获得,是通过加入了轻掺杂区来获得的,但含轻掺杂的漏比起仅有重掺杂的漏来说,其电阻率较高,对器件的 $I-V$ 特性将会有所影响。图 11 给出了在同样条件下,偏位 LDDMOSFET 和常规 (CON) MOSFET 的 $I-V$ 特性模拟。从图中可以看出两点明显的区别:

第一点, LDDMOSFET 的跨导比常规 MOSFET 低。

第二点, LDDMOSFET 的曲线中 Early 电压大于常规 MOSFET 即沟道调制效应较小。

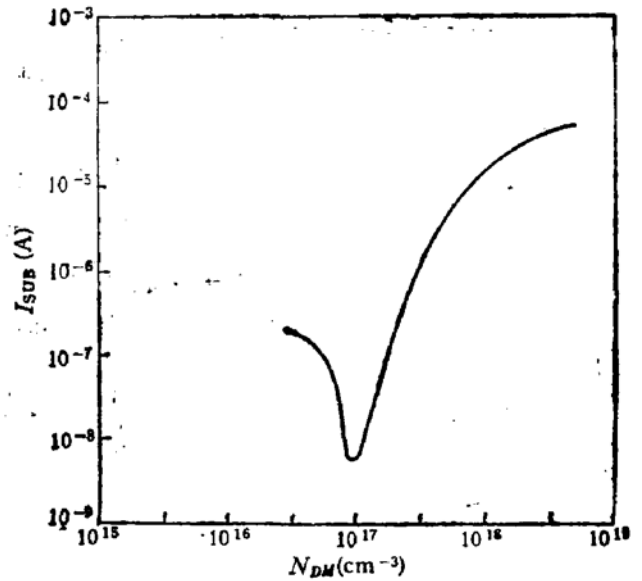


图9 衬底漏电流随 n^- 掺杂浓度的变化
 $N_A = 1 \times 10^{16} \text{cm}^{-3}, L_s = 0.4 \mu\text{m}, X_{j,-} = 0.3 \mu\text{m}, X_{j,+} = 0.5 \mu\text{m}, L = 1.0 \mu\text{m}, W = 20 \mu\text{m}, V_D = 5 \text{V}, V_G = 5 \text{V}$

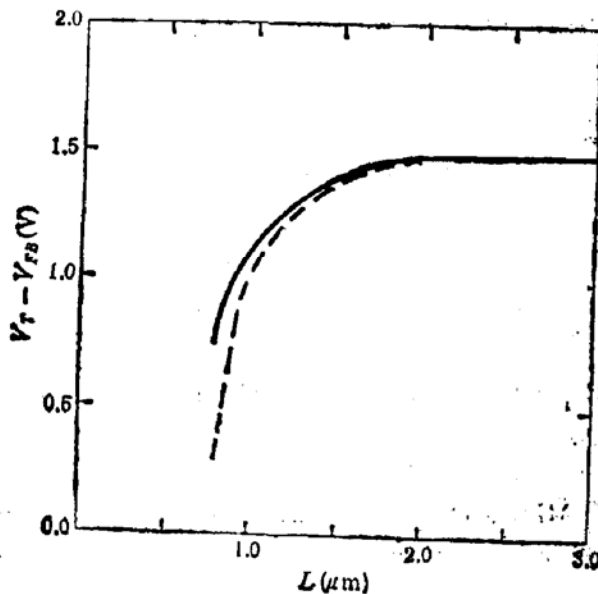


图10 LDDMOSFET 和常规 MOSFET 的阈值电压短沟效应比较
 $N_{DM} = 3 \times 10^{17} \text{cm}^{-3}, N_A = 1 \times 10^{16} \text{cm}^{-3}, L_s = 0.4 \mu\text{m}, X_{j,-} = 0.3 \mu\text{m}, X_{j,+} = 0.5 \mu\text{m}, L = 1.0 \mu\text{m}, W = 20 \mu\text{m}, V_D = 5 \text{V}, V_B = 0 \text{V}$
 ——LDD MOSFET ----CON MOSFET

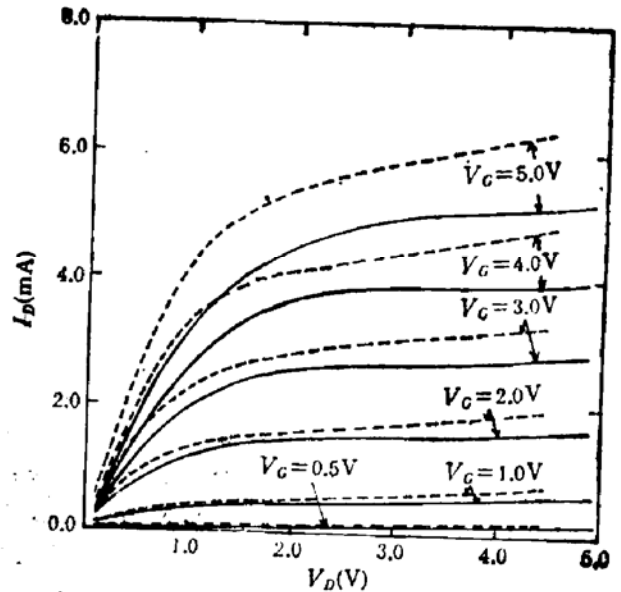


图11 LDDMOSFET 和常规 MOSFET 的 $I-V$ 特性比较
 $N_{DM} = 3 \times 10^{17} \text{cm}^{-3}, N_A = 1 \times 10^{16} \text{cm}^{-3}, L_s = 0.4 \mu\text{m}, X_{j,-} = 0.3 \mu\text{m}, X_{j,+} = 0.5 \mu\text{m}, L = 1.0 \mu\text{m}, W = 20 \mu\text{m}$
 ---- CON MOSFET ——LDDMOSFET

所以, LDDMOSFET 的设计,不但要考虑其对电场的抑制,也要考虑它对跨导降低带来的不利影响。FD-MINIMOS 对电场、衬底漏电流、阈值电压以及 $I-V$ 的模拟,能

够帮助器件设计者综合考虑诸因素的作用,权衡利弊,得出最优化的设计。

六、结 论

由上述讨论可见, LDDMOSFET 结构能有效地降低短沟 MOS 器件中的高电场,降低衬底漏电流,对于偏位 LDDMOSFET,轻掺杂区几何长度为 $0.4\mu\text{m}$ 条件下,较优化的轻掺杂浓度选择为 $1 \times 10^{17}\text{cm}^{-3}$ 。同时, LDDMOSFET 结构亦能有效地降低阈值电压的短沟效应,抑制短沟 MOSFET 中存在的沟道调制效应,但这些优点的取得,是以降低器件的跨导为代价的。

在 MINIMOS 基础上扩充、修改后的 FD-MINIMOS,既能对常规 MOSFET 进行数值模拟,又能对 LDDMOSFET 进行数值模拟,尤其对于 LDDMOSFET 器件的优化设计,具有指导意义和实用价值。

感谢陈晓、叶仰林、徐向东、王宇成等同志的关心和帮助。

参 考 文 献

- [1] M. Koyanagi *et al.*, *IEEE Trans. Electron Devices*, **32**, 562(1985).
- [2] K. W. Terrill *et al.*, *IEEE Trans. Electron Devices Letters*, **5**, 440(1984).
- [3] S. Selberherr *et al.*, *IEEE Trans. Electron Devices*, **27**, 1540(1980).
- [4] 阮刚,电子技术,13,9(1986).

Numerical Simulation of LDD MOSFET

Zheng Qingping, Zhang Qianling and Ruan Gang

(Fudan University, Shanghai)

Abstract

Using simulator as an aided tool for LDD MOSFET design, the cycle and cost can considerably be decreased. Based on the two dimensional simulator MINIMOS and considering the different boundary conditions, input/output format as well as the concentration distribution of the lightly doped region, a new program FD-MINIMOS which is not only suitable for conventional MOSFET but also for the LDD MOSFET is presented. The performance of decreasing the channel electric field and the substrate current for LDD MOSFET can be well simulated by using FD-MINIMOS. The results of simulation also indicate that different light doping concentration has different effect to restrain the channel electric field.

KEY WORDS: Lightly doped drain MOSFET, Numerical simulation, Simulation program for MOSFET