

# 定域 SOI 区熔再结晶研究

柳连俊 钱佩信 张宗铭 潘子康 李志坚

(清华大学微电子学研究所,北京)

1988年11月7日收到

用高频感应石墨条作为红外辐射热源,对淀积在二氧化硅衬底上的多晶硅进行了区熔再结晶。再结晶后硅膜晶粒宽度可达几百微米甚至几毫米以上,长度可在区熔扫描方向延伸到样品尺度。在晶粒中存在大量间隔约 $10-50\mu\text{m}$ 的亚晶界。采用热沉技术及多晶硅膜厚调制技术对亚晶界进行了定域限制,达到了非常好的效果。TEM分析表明再结晶后硅膜呈 $[100]$ 晶向。SEM观察表明再结晶后样品具有平整的表面及界面。Raman谱测量表明区熔再结晶后硅膜中张应力很小,约为 $0.9 \times 10^9 \text{ dyne/cm}^2$ 。

主题词: 定域区熔再结晶, SOI, 亚晶界

## 一、引言

SOI (Silicon on Insulators) 是近年来随着超大规模集成电路的发展而出现的一种新型材料。它特别适用于制作高集成度, 高速度, 抗 Latch-up 效应及抗辐照电路。并有可能在高压器件集成及敏感器件集成方面得到应用。因此得到了普遍重视和广泛研究<sup>[1,2]</sup>。形成 SOI 的方法主要有在绝缘衬底上多晶硅的再结晶, 离子注入形成隐埋绝缘层 (SIMOX) 和多孔硅隔离技术等。其中在绝缘衬底上, 尤其是二氧化硅上多晶硅薄膜的再结晶是研究较多和发展较快的一种。多晶硅再结晶的主要方法是区熔再结晶 (ZMR) 法, 用于该方法的光源有激光<sup>[3]</sup>、条状加热器<sup>[4,5,7]</sup>、电子束<sup>[4]</sup>和灯光<sup>[5]</sup>等。利用 ZMR 技术, 已经在二氧化硅上获得了大面积的大晶粒再结晶硅, 只是在每一晶粒上存在大量的亚晶界(小角晶界), 其间隔一般为几十微米。这些亚晶界作为载流子的运动势垒和复合中心, 会对器件和电路的性能产生不利影响。另外, 杂质沿着这些亚晶界还存在增强扩散效应, 容易导致短路或短沟器件的穿通。为得到较好的 SOI 电路性能, 就必须避免亚晶界的影响, 实验表明, 要完全消除亚晶界是十分困难的, 于是人们就提出了种种方法来限制它们出现的区域, 使它们能够被人为的限定在某些地区, 这样只需将 MOS 器件的栅区作在无亚晶界区就可以避免性能的下降。限制亚晶界的方法主要有: 开籽晶窗口的侧向外延, 将多晶硅刻成条状或岛状<sup>[9]</sup>, 采用反射与抗反射覆盖条<sup>[10]</sup>和光刻二氧化硅的热沉法<sup>[11]</sup>等。本文报道了以高频感应石墨条作为红外热源的多晶硅区熔再结晶 (RF-ZMR), 分别利用衬底二氧化硅及多晶硅的膜厚变化对再结晶硅中的亚晶界进行了限制, 找出了热沉样品较好的限制条条宽。最后对再结晶膜的性能进行了分析。

## 二、实验技术

石墨条加热多晶硅区熔再结晶方法首先是由美国 MIT 的 Lincoln 实验室于 1981 年提出的<sup>[1]</sup>。他们采用一平板石墨作衬底加热,一石墨条作高温扫描加热,升温由在石墨中通直流电流实现。我们的再结晶实验是在本所发明的红外快速热处理设备<sup>[12]</sup>上完成的。实验中采用高频加热石墨条和石墨板,样品在石墨条和石墨板之间通过,不直接与石墨接触。为防止石墨氧化,工作时通高纯氮气保护。

采用直径为 5 cm 的硅片,样品的结构共分三种。第一种为一般样品,首先在 730°C LPCVD 淀积 5000 Å SiO<sub>2</sub>,再在 620°C 淀积 5000 Å 多晶硅,最后淀积 SiO<sub>2</sub>/Si<sub>3</sub>N<sub>4</sub> 覆盖层以改善结晶硅的表面平整性并防止硅膜熔化后收球。第二种为热沉样品,淀积 5000 Å SiO<sub>2</sub>后,光刻该层 SiO<sub>2</sub>,再淀积 1000 Å 左右的 SiO<sub>2</sub>,然后进行多晶硅及覆盖层淀积。第三种为多晶硅膜厚调制样品,其制作过程为在硅衬底上淀积 5000 Å SiO<sub>2</sub>和 5000 Å 多晶硅后,光刻多晶硅,然后再淀积 1000 Å 多晶硅及 SiO<sub>2</sub>/Si<sub>3</sub>N<sub>4</sub> 覆盖层。以上三种样品的结构示于图 1 中,其中 (a), (b), (c) 依次为第一,二,三种样品的结构。

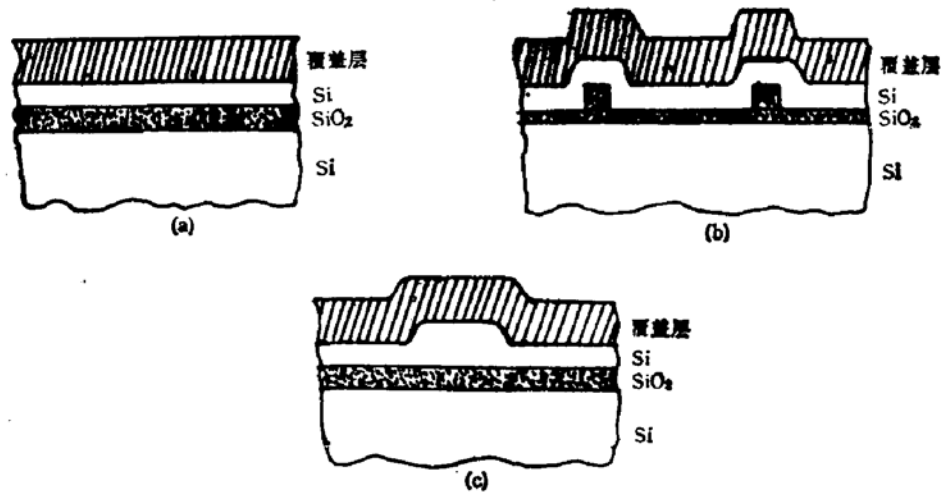


图 1 样品结构示意图, (a): 一般样品, (b): 热沉样品, (c): 多晶硅膜厚调制样品

实验时将底石墨板加热到 1100—1250°C, 将上石墨条升温至 1800—2000°C, 然后将样品在下石墨加热器上预热片刻, 再以 5—15 mm/s 的速度匀速从上加热器下通过以实现区域熔化及固化结晶。该扫描速度明显快于一般文献报道的 0.5—2 mm/s<sup>[1,2]</sup>。

结晶后,在腐蚀液中将覆盖层去掉,然后在 Secco 腐蚀液中浸泡 15—30 秒以显示晶界 (GB), 亚晶界 (SGB) 和其它缺陷。实验中,采用光学显微镜观察亚晶界,晶界及表面形貌。用扫描电子显微镜 (SEM) 从表面和剖面观测表面形貌和界面情况,高压透射电镜 (TEM) 观测再结晶膜的晶向及晶体缺陷。用 Raman 谱测量再结晶膜中的应力。

## 三、实验结果与讨论

图 2 (见图版 1) 是第一种样品再结晶后硅膜的 SEM 照片。从中可以看出,再结晶

后硅膜中存在许多亚晶界,间隔约为 10—50  $\mu\text{m}$ 。亚晶界的位置是随机的,方向基本与区熔扫描方向一致。光学显微镜和 TEM 观察表明再结晶膜中晶界很少,晶粒宽度一般可以达到几百微米甚至几毫米以上,很少出现垂直于扫描方向的晶界。实验发现,亚晶界两边的晶向差一般小于  $0.001^\circ$ , 其具体计算公式为:

$$\theta = b/D \quad (1)$$

其中,  $b$  为位错的 Burgers 矢量(对硅  $b = 3.84 \text{ \AA}$ ),  $D$  为位错间距,  $\theta$  为两侧晶体的取向差。

图 3(见图版 I)是再结晶后硅膜的 TEM 衍射图,从中可以看出,实验得到的结晶硅呈 [100] 晶向。形成这种 [100] 晶向的原因一般被认为是由于硅膜上下的二氧化硅引起的,具体讲就是认为 [100] 晶向的硅与二氧化硅之间具有最低的界面能,从而在生长过程中硅膜便逐渐过渡成为 [100] 晶向。

图 4(见图版 I)是第一种样品再结晶后 SOI 结构的剖面 SEM 照片。自下向上依次为 Si 衬底,衬底  $\text{SiO}_2$  层,再结晶硅层和覆盖层。从图中可以看到,再结晶后硅膜与上下  $\text{SiO}_2$  层的界面都十分平整。

B-Y. Tsaur [8] 等人发现亚晶界产生于固化时固/液界面的固相凹点,并沿这些凹点的延伸而延伸,由此而出现了两种亚晶界的产生机理,一种认为由于各晶向的生长速率不同,沿着 [111] 方向的晶体生长速率最慢,沿 [100] 方向最快,因此,在固化前沿的固-液分界线形成如图 5 所示的形状,固相凹点为垂直于扫描方向的同一平面上的最后结晶点,因而也就成为亚晶界的生长点。另一种模型认为多晶硅中存在大量杂质,高温时上下氧化层中的氧或氮也会作为杂质进入多晶硅,在区熔再结晶过程中,由于这些杂质在固相硅与液相硅中的溶解度不同,一般是液相溶解度大于固相溶解度,从而会在固-液界面的液相边形成杂质堆积,引起液相多晶硅固化温度的降低,这样在各点杂质堆积的不同也会导致垂直于扫描方向的同一平面上不同点固化温度的不同,即固化先后的不同。由此也会形成类似图 5 中示出那样的不平整的多面形固化结晶前沿。在固相凹点,由于固化较晚而导致杂质的进一步集中,

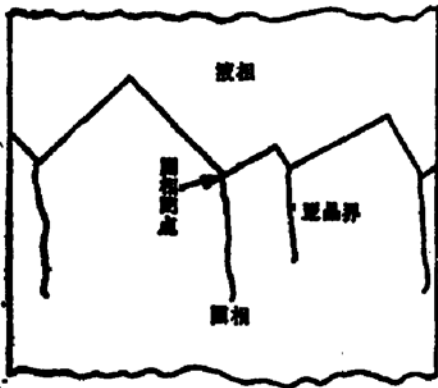


图 5 固-液界面示意图

固化后就形成了亚晶界。总而言之,这两种模型以及一些实验结果都表明亚晶界的产生与固化结晶前沿的不平坦有直接关系,它起源于该不平整前沿的固相凹点,并沿这些凹点的前进而延伸。

迄今为止已经提出了一些减少和限制亚晶界的方法<sup>[9,10]</sup>,这些方法对亚晶界在不同程度上有限制作用。对同一种方法由于采用的工艺方法和参数不同所得到的效果也不一样。本文中我们对采用热沉法和多晶硅膜厚调制技术对亚晶界实施限制进行了研究。其具体结构示于图 1(b), (c) 中。

由前面的讨论可知,亚晶界产生于固化结晶前沿的固相凹点,因此合理控制生长过程中这些点的位置就可以实现对亚晶界的限制。对于热沉结构,如图 1(b) 所示,由于在多

晶硅膜下面的  $\text{SiO}_2$  层薄厚不同,通过它们传向硅衬底的热量耗散也不同,因此固化时就会在上部硅层中相应区域形成高温和低温区,厚  $\text{SiO}_2$  上面硅膜由于散热慢而形成了高温区,薄  $\text{SiO}_2$  上面由于硅层散热快而形成低温区。这样区熔结晶的固-液界面就会形成厚  $\text{SiO}_2$  区固相凹进,薄  $\text{SiO}_2$  区固相突出的多面前沿。相应地,亚晶界就会被限制在厚  $\text{SiO}_2$  层上部的硅膜中。图 6(见图版 II)是采用热沉技术对亚晶界进行限制的实验结果,其中厚  $\text{SiO}_2$  高温区(有亚晶界)宽为  $4\ \mu\text{m}$ ,薄  $\text{SiO}_2$  低温区宽为  $10\ \mu\text{m}$ 。可以看出,亚晶界被吸收到厚氧化层区域,在薄氧化层区域,得到了很好的单晶,TEM 观察表明,在该区域无任何缺陷存在。

“为得到最大面积的无缺陷单晶硅,我们对不同宽度的厚  $\text{SiO}_2$  条及薄  $\text{SiO}_2$  条对亚晶界实施限制的情况进行了研究,结果发现,当薄厚  $\text{SiO}_2$  条宽相等时,尺寸由  $3\text{--}10\ \mu\text{m}$ ,都能较完整的将亚晶界限制在厚  $\text{SiO}_2$  区(即高温区)。当厚二氧化硅条宽为  $10\ \mu\text{m}$  时,分别取薄二氧化硅条宽为  $10\ \mu\text{m}$ ,  $20\ \mu\text{m}$  和  $30\ \mu\text{m}$ 。结果发现  $10\ \mu\text{m}$  和  $20\ \mu\text{m}$  的情况下亚晶界都得到了很好的限制,  $30\ \mu\text{m}$  情况下尽管大部分亚晶界被控制在了厚二氧化硅区,但在薄二氧化硅区内也出现了亚晶界,即亚晶界不再能被完全控制住。对厚  $\text{SiO}_2$  条宽为  $20\ \mu\text{m}$  和  $25\ \mu\text{m}$ ,薄  $\text{SiO}_2$  区条宽取  $50\ \mu\text{m}$  和  $100\ \mu\text{m}$ ,实验发现,在厚  $\text{SiO}_2$  层上方亚晶界密集,同时在薄  $\text{SiO}_2$  上方也出现了亚晶界,只是数量较少。由以上结果可知,无亚晶界区(薄  $\text{SiO}_2$  层区)条宽是有限的,当该条超过一定宽度时,亚晶界将不能完全吸收到厚氧化层区,从而也不能得到完整的无缺陷 SOI 区。在我们的实验条件下,能得到较大面积无缺陷 SOI 区的条宽为:厚氧化层条宽  $10\ \mu\text{m}$ ,薄氧化层条宽  $10\text{--}20\ \mu\text{m}$ 。对于限制条的长度则无具体要求。由于在薄氧化层区域几乎无任何缺陷,因此该区域可用作器件的有源区,由此我们可以推断出再结晶后的硅膜可用作电路有源区的面积达全片的  $2/3$ 。有缺陷的厚氧化层区域则可以用作源、漏区及布线区。

图 1(c) 示出了另一种限制亚晶界的技术-膜厚调制法的结构示意图。它是利用硅层的不同厚度来对结晶固化前沿进行调制的。在区熔过程中,厚硅区先固化成核,从而形成薄硅区固相凹的固液界面。结晶后,亚晶界被限制在薄硅区,实验结果与热沉样品的结果基本相同。亚晶界得到了很好的限制,如图 7(见图版 II) 所示。图中左上方在厚硅区也出现个别亚晶界,这是由此处的局部点温度波动引起的。

需要指出的是,由于热沉技术和硅膜膜厚调制技术都是利用调制结晶固液前沿来对亚晶界实施限制的,因此在结晶过程中,固液前沿的前进方向(与硅片扫描方向相反)必须与限制条方向一致。当扫描方向与限制条方向夹角大到一定程度时,上述限制作用将被打破,亚晶界将延伸限制条。其情况几乎与无限制条的情况相同,如图 8(见图版 II) 所示。

应该指出的是,为实现多晶硅的再结晶,必须选择合适的加热功率(加热温度)和扫描速度。对不同条件下作出的样品,需要对加热功率和扫描速度作适当调整。如果加热器温度太低或扫描速度太快,多晶硅膜将不能熔化或熔化不完全,从而不能实现良好的再结晶。光学显微镜和 TEM 观测表明,若熔化不完全,再结晶后晶粒一般只能从几百埃长大到微米量级,TEM 衍射图仍呈现多晶特性。相反如果加热器温度太高或扫描速度太慢,多晶硅膜将发生过熔化,在光学显微镜下可以观察到呈方形的烧坏坑,同时样品背面也有熔化现象。

实验表明,实现良好再结晶的工艺要求较松。例如,对某一种样品,在合适的加热器温度下,扫描速度在 10.10—11.54mm/s 之间变化均能实现较好的再结晶效果。该范围明显宽于国外文献报道的结果<sup>[1]</sup>。

实验发现,在同一样品中,随着扫描温度的提高,多晶硅膜由不熔变为部分熔化再变为完全熔化,固化后晶粒也由 200—500 Å 增加到几百微米甚至几毫米,同时晶界角也逐渐减小,从大角晶界(晶界)过渡到小角晶界(亚晶界)。硅膜的晶向也由杂乱变化到[100]晶向。不难得出结论,多晶硅膜的完全熔化是实现大晶粒 SOI 结晶的必要条件。

对区熔再结晶前后硅膜中的应力进行了 Raman 谱测量,结果表明,再结晶前后硅膜均受到张应力的作用。结晶前多晶硅的 Raman 谱比单晶硅及结晶后硅的 Raman 谱峰有明显展宽,这说明了多晶硅晶粒小,缺陷多。再结晶后硅膜的 Raman 谱峰宽与(100)单晶硅基本相同,表明再结晶硅中缺陷较少,晶粒很大。由计算知再结晶后硅膜所受张应力约为  $0.9 \times 10^9$  dyne/cm<sup>2</sup>,比激光再结晶后硅膜所受的张应力(约  $3.5 \times 10^9$  dyne/cm<sup>2</sup>)小许多<sup>[3]</sup>。

#### 四、结 论

对二氧化硅衬底上的多晶硅膜进行了石墨条加热区熔再结晶,对第一类光片 SOI 结构,得到了大面积平整的 SOI 再结晶硅膜,其晶粒宽度达几百微米甚至毫米以上,长度达样片尺寸。在每个晶粒内有大量间隔约 10—50 μm 的亚晶界。TEM 分析表明,再结晶后的硅膜为[100]晶向,Raman 谱测量表明再结晶后硅膜所受应力为张力,约  $0.9 \times 10^9$  dyne/cm<sup>2</sup>。

为得到无缺陷的 SOI 再结晶膜,利用热沉技术和多晶硅膜厚调制技术对亚晶界进行了吸收限制,都实现了较好的结果,亚晶界被限制在预先确定的光刻条中,而在其余部分则得到了无缺陷的硅[100]单晶。实验发现要实现较好的限制作用,样品的扫描方向必须与光刻限制条的方向一致,否则限制作用将被打破。对不同限制条条宽的热沉样品进行的再结晶实验表明,宽为 10 μm,间隔为 10—20 μm 的限制条所得到的结果较为理想。

实验表明,实现良好再结晶效果的工艺要求并不苛刻,因此实验的重复性很好。

在实验工作中得到张登伦,费圭甫,戚兆吉,陈必贤以及侯东彦等同志的帮助,透射电镜工作得到有色院李永洪,袁建明同志的支持,扫描电镜分析由本实验室马淑兰同志帮助完成,另外,我们还得到了本研究室其它老师的协助,在此一并表示感谢。

#### 参 考 文 献

- [1] J. C. C. Fan, M. W. Geis, and B-Y. Tsaur, *App. Phys. Lett.*, **38**, 365(1981).
- [2] P. W. Mertens, D. J. Wouters, and H. E. Macs, *J. Appl. Phys.*, **63**, 2660(1988)
- [3] E. H. Lee, *Mater. Lett.*, **3**, 73(1985).
- [4] J. R. Davis, R. A. McMahon, and H. Ahmed, *J. Electrochem. Soc.*, **132**, 1919(1985).
- [5] D. Dutartre, M. Haond, and D. Bensabel, *Mater. Lett.*, **3**, 489(1985).
- [6] 贾英波,清华大学学生毕业论文,1984.
- [7] 卢正浩,钱佩信等,第四届三束会议文集,(1986,石家庄),p199
- [8] B-Y. Tsaur, in: *Silicon on Insulator: Its Technology and Applications*, edited by S. Fukawa, (KTK Scien-

- tific Publishers, Tokyo, 1985) p 101
- [9] H. J. Leamy, *Laser and Electron Beam Interactions with Solids*, edited by B. R. Appleton and G. K. Cel-ler p459 North Holland, New York, (1982).
- [10] M. W. Geis, H. I. Smith, D. J. Sillversmith, and R. W. Mountain, *J. Electrochem. Soc.*, **130**, 1178(1983).
- [11] D. Dutartre, M. Haond, and D. Bensahel, *J. Appl. Phys.*, **52**, 632(1986)
- [12] 侯东彦, 钱佩信, 李志坚, 半导体学报, **4**, 579(1983).
- [13] Lianjun Liu, Peiyi Chen, Pei-Hsin Tsien, Zhijian Li, *Electr. Lett.*, **24**, 1420(1988).

## Locallized Zone-Melting Recrystallization of Polycrystalline Silicon Films on Silicon Dioxide

Liu Lianjun, Tsien Peih sien, Zhang Zongming, Pan Zikang and Li Zhijian

(*Institute of Microelectronics, Qinghua University*)

### Abstract

Zone-melting recrystallization of polycrystalline silicon films deposited on SiO<sub>2</sub> substrates has been carried out using a RF-induced graphite strip as the heater. The size of the grains in the recrystallized silicon films are more than several hundred micrometers in width and as long as the size of the samples in length. There are many subgrain boundaries with spacings between 10—50 μm in the grains. Heat-sink structure and polycrystalline silicon thickness modulation technique have been employed to entrain these subgrain boundaries, and very good results have been obtained. TEM and SEM analyses indicate that the recrystallized silicon films are [100] orientation and have smooth surface and interfaces. Raman measurements show that the recrystallized silicon films are in tensile stress of about  $0.9 \times 10^9$  dyne/cm<sup>2</sup>.

**KEY WORDS:** Locallized zone-melting recrystallization, SOI, Subgrain boundary.