

磁敏 MOS 器件数值模拟及设计优化

何 野 魏 同 立 沈 克 强

(南京工学院微电子中心, 南京)

1987年5月8日收到

本文对磁敏 MOS 器件进行了计算机模拟, 提出用分区域方法进行器件的二维数值分析, 有效地降低了计算费用。并利用 BFGS 方法, 对磁敏 MOS 器件进行了优化设计, 分析结果表明, 宽长比 W/L 为 0.82 的磁敏器件有最高的灵敏度, 实验结果证实了这一理论预测。

主题词: 计算机模拟, 最优设计, 传感器, 磁场效应, MOS 场效应晶体管

引 言

随着微电子工业的迅速发展, 传感器作为一种感官器件, 已得到越来越广泛的应用。MOS 磁敏器件是一种具有代表性的磁场传感器, 有灵敏度高、功耗低和与集成电路工艺兼容等特点, 并可与其它 MOS 功能电路相集成。考虑到磁敏 MOS 器件是典型的多维效应器件, 为寻求器件结构的最佳设计, 获得最佳的器件性能, 本文对磁敏 MOS 器件进行了分区域数值模拟, 获得了一种计算成本较低的模拟方法; 在此基础上, 利用 BFGS 优化方法对器件的几何尺寸进行优化设计, 得到 $W/L = 0.82$ 的最佳器件结构, 理论结果很好地解释了实验现象。

磁敏 MOS 器件的计算机分析及其数值方案

磁敏 MOS 器件结构见图 1, 它有一个劈裂的漏。用磁场作用下, 由于电流方程中引入了一些非对称项, 器件的数值分析更加复杂和困难。对于不太高的静态磁场, 电流密度方程可以表示为

$$\mathbf{j}_n = q(\mu_n n \mathbf{E} + D_n \nabla n) - \mu_n^* (\mathbf{j}_n \times \mathbf{B}) \cdot (\mu_n^* \mathbf{B} \leq 0.3) \quad (1)$$

$$\mathbf{j}_p = q(\mu_p p \mathbf{E} - D_p \nabla p) + \mu_p^* (\mathbf{j}_p \times \mathbf{B}) \cdot (\mu_p^* \mathbf{B} \leq 0.3) \quad (2)$$

这里 q 是单位电荷所带的电量, \mathbf{E} 是电场强度, \mathbf{B} 是磁感应强度, n 和 p 分别表示电子和空穴浓度, ∇n 是电子的浓度梯度, D_n 和 D_p 分别是电子和空穴的扩散系数, μ_n 和 μ_p 是相应的迁移率, μ_n^* 和 μ_p^* 是相应的霍耳迁移率。对于霍耳迁移率, 我们利用了关系式 $\mu^* = 1.92\mu$ 。半导体器件的模型方程仍然由泊松方程和电流连续性方程组成, 即

$$\frac{1}{q} \nabla \cdot \mathbf{j}_n - R = 0 \quad (3)$$

$$\frac{1}{q} \nabla \cdot \mathbf{j}_p + R = 0. \quad (4)$$

$$\nabla^2 \varphi = \frac{q}{\epsilon_{Si}} (n - p - N). \quad (5)$$

式中 R 是复合速率, N 是离化的杂质浓度, φ 是电位, ϵ_{Si} 是 Si 的介电常数。

在图 1 中, 假设 z 轴与磁感应矢量 \vec{B} 平行, 则变量 n 、 p 、 φ 与 z 的关系和磁场无关。为了化简这一三维问题, 我们考虑器件的沟道表面 (Si 表面), 并引入下述假设:

- 1) MOS 器件的几何尺寸足够大, 缓变沟道近似是满足的;
- 2) 在 Si 中, $\partial^2 \varphi / \partial z^2$ 远大于 $\partial^2 \varphi / \partial x^2 + \partial^2 \varphi / \partial y^2$ 。作为一级近似, 我们可以将泊松方程写成下述形式

$$\frac{\partial^2 \varphi}{\partial z^2} = \frac{q}{\epsilon_{Si}} (n - p - N). \quad (6)$$

这意味着 $\partial^2 \varphi / \partial z^2$ 在 Si 表面可以看作一常数;

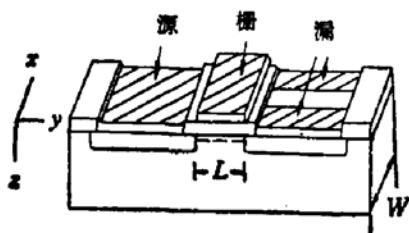


图 1 磁敏 MOS 器件结构

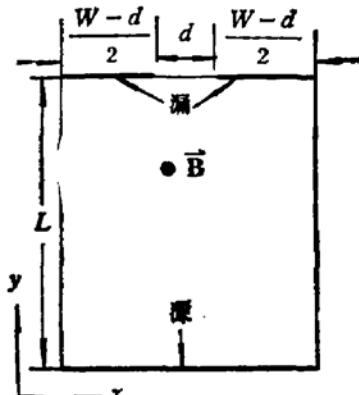


图 2 磁敏 MOS 器件两维平面图

- 3) 电流密度 j_n 和 j_p 在磁场方向的分量可以忽略, 这说明电流密度表示式 (1)(2) 和电流连续性方程 (3)(4) 是二维的;
- 4) 载流子迁移率是常数。

在 Si 表面定义一等效的杂质浓度

$$N' = N + \frac{\partial^2 \varphi}{\partial z^2}. \quad (7)$$

其中 $\partial^2 \varphi / \partial z^2$ 可以由方程 (6) 及相应的边界条件数值解得, 得到 Si 表面的二维泊松方程

$$\frac{\partial^2 \varphi}{\partial x^2} + \frac{\partial^2 \varphi}{\partial y^2} = \frac{q}{\epsilon_{Si}} (n - p - N'). \quad (8)$$

这里 N' 实际上表示由栅电场引起的沟道可动载流子密度。于是, 模型方程在器件的沟道表面转化为二维的, 我们只需要分析二维问题。本文中, 将分别讨论器件在亚阈区和正常区的数值模拟。

1. 亚阈区

在亚阈区, 栅偏置电压低于阈值电压, Si 表面存在弱反型层。器件的两维平面如图 2 所示。在欧姆接触边界, 载流子浓度 n 、 p 和电位 φ 由热平衡条件、电中性条件和外加电压决定, 即

$$pn = n_i^2. \quad (9)$$

$$p - n + N' = 0. \quad (10)$$

$$\varphi = V_A + \frac{kT}{q} \operatorname{sh}^{-1} \left(\frac{N'}{2n_i} \right). \quad (11)$$

式中 n_i 是本征载流子浓度, kT/q 是热电压, V_A 是外加电压。在其它边界上, n 、 p 和 φ 满足下列条件

$$\mathbf{j}_n \cdot \mathbf{r} = 0 \quad (12)$$

$$\mathbf{j}_p \cdot \mathbf{r} = 0 \quad (13)$$

$$\frac{\partial^2}{\partial r^2} (p - n + N') = 0. \quad (14)$$

这里 \mathbf{r} 是边界的法向单位矢量。

一般而言,求解半导体中偏微分方程系统有两种方法,即耦合方法和非耦合方法。与耦合方法相比,非耦合方法占用少得多的计算机内存。因此本文采用了非耦合方法,顺序分别求解电流连续性方程和泊松方程。首先,归一化方程和边界条件,然后利用有限差分方法在非均匀网格上离散模型方程,电流连续性方程用推广的 Scharfetter-Gummel 方法来处理^[1],最后,对离散的方程进行线性化处理,反复进行 Gummel 迭代,直至满足收敛精度^[2]。

2. 正常区

所谓正常区,指栅电压超过开启电压的工作区域,这时 Si 表面形成强反型沟道。对于 n 沟器件,可以忽略空穴电流和电子扩散电流。引入恰当的厚度 h ,将电流密度和电子浓度在 z 方向积分,有^[3]

$$J(x, y) = \int_0^h dz j(x, y, z). \quad (15)$$

$$Q(x, y) = q \int_0^h dz n(x, y, z). \quad (16)$$

电流方程简化为

$$\mathbf{J}(x, y) = \mu Q(x, y) \mathbf{E}(x, y) + \mu^* \mathbf{B} \times \mathbf{J}(x, y). \quad (17)$$

考虑到表面电荷密度 $Q(x, y)$ 是沟道表面电位的函数,引入变量

$$U(x, y) = \int_{\varphi_s}^{\varphi(x, y)} d\varphi' Q(\varphi') \quad (18)$$

φ_s 指源极电位,电流方程成为

$$\mathbf{J}(x, y) = \mu \nabla U(x, y) + \mu^* \mathbf{B} \times \mathbf{J}(x, y). \quad (19)$$

如果忽略沟道反型层中的载流子产生和复合,并对上式求散度,得

$$\nabla^2 U(x, y) = 0. \quad (20)$$

显然,上式中不含磁场,磁场的影响是通过边界条件体现出的。在欧姆接触处, U 已知;而在其它边界处,垂直于边界的电流为零,即

$$(\mathbf{r} + \mu^* \mathbf{B} \times \mathbf{r}) \nabla U(x, y) = 0. \quad (21)$$

如果指定源极电位为零,则反型层中电荷密度为

$$Q(x, y) = C_{ox} [\varphi(x, y) + 2\varphi_B - V_G + V_{FB}] + \sqrt{2\epsilon_{Si} q N_A [\varphi(x, y) + 2\varphi_B]}. \quad (22)$$

其中 C_{ox} 是单位面积栅氧化层电容, V_G 是栅电压, φ_B 是费米势, V_{FB} 是平带电压, N_A 是

衬底掺杂浓度。将(22)式代入(18)式, 得到

$$\begin{aligned} U(x, y) = & C_{ox}(2\varphi_B + V_{FB} - V_G)\varphi + \frac{C_{ox}}{2}\varphi^2 \\ & + \frac{1}{3\epsilon_{Si}qN_A} (2\epsilon_{Si}qN_A\varphi + 4\epsilon_{Si}qN_A\varphi_B)^{\frac{1}{2}}. \end{aligned} \quad (23)$$

将上述偏微分方程及其边界条件在 30×30 的网格上差分离散, 并利用 SIP 迭代法数值解出^[4]。上述讨论了磁敏 MOS 器件工作在线性区的情况, 进一步设

$$V_G = V_D + V_{FB} + 2\varphi_B + \frac{1}{C_{ox}} \sqrt{2\epsilon_{Si}qN_A V_D + 4\epsilon_{Si}qN_A\varphi_B}. \quad (24)$$

可以将磁敏 MOS 器件线性区该偏置下的数值解外推到饱和区, V_D 是漏偏置电压。

本文给出了磁敏 MOS 器件两维数值模拟的分区域分析方法。在器件两维模拟基础上, 对器件结构进行了优化设计。

磁敏 MOS 器件的设计优化及讨论

磁场灵敏度 S 是磁敏 MOS 器件的最重要指标之一, 定义为

$$S = \frac{I_1 - I_2}{I_1 + I_2}. \quad (25)$$

I_1 和 I_2 分别是磁场下两个劈裂漏端的电流。本文以磁场灵敏度作为主要优化指标, 兼顾与 MOS 工艺的兼容以及其它指标。在磁敏 MOS 器件中, 最重要的结构参数和工艺参数分别是器件的宽长比和 SiO_2 层厚度、衬底掺杂浓度。假设器件的表面迁移率为常数, 两维分析表明, 该器件的磁场灵敏度是掺杂浓度和氧化层厚度的弱函数, 计入迁移率与杂质浓度以及氧化层方向电场的关系后, 这一结论有所改变, 灵敏度随杂质浓度上升而下降, 并随 SiO_2 层厚度的增高而微弱增加。考虑到与 MOS 集成电路工艺兼容和保证足够的驱动电流(其随氧化层厚度和衬底浓度的提高而下降), 选择衬底浓度为 $5 \times 10^{15} \text{ cm}^{-3}$, 氧化层厚度 1200 \AA 。进一步的数值分析结果表明, MOS 磁敏器件的结构参数(宽长比)与磁

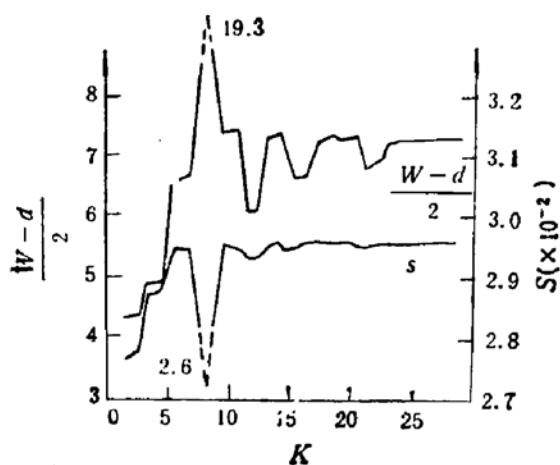


图3 灵敏度 S 和漏宽度 $(W - d)/2$ 在初值 $(W - d)/2 = 3 \mu\text{m}$ ($W/L = 0.5$) 下的迭代过程

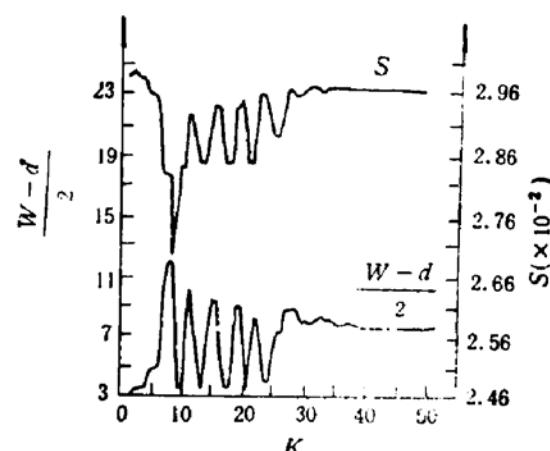


图4 灵敏度 S 和漏宽度 $(W - d)/2$ 在初值 $(W - d)/2 = 24 \mu\text{m}$ ($W/L = 2$) 下的迭代过程

场灵敏度是非单调关系,即在某一宽长比取值处有最佳的灵敏度。

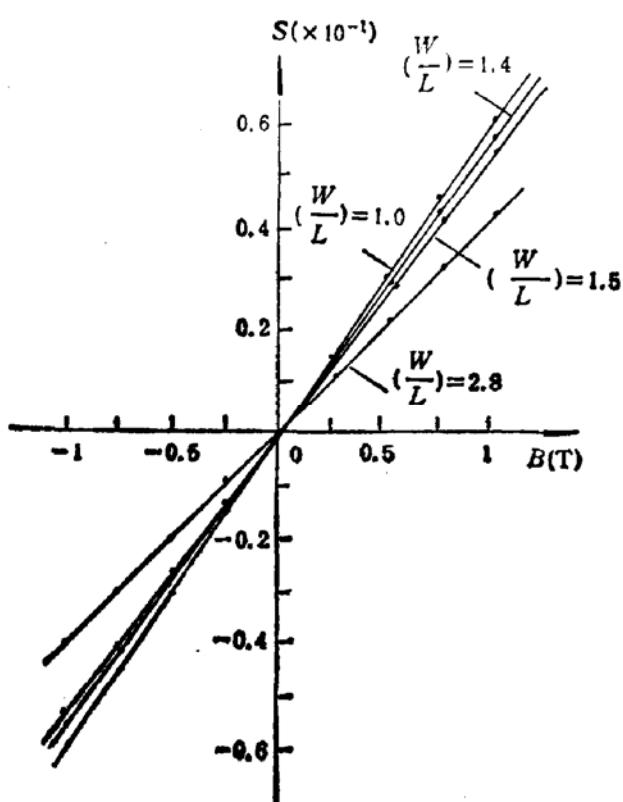


图 5 $S \sim B$ 实验曲线 ($d = 8\mu\text{m}$, $L = 28\mu\text{m}$)

进一步,图 5 描绘了实际磁敏器件的实验结果,相比于 $W/L = 1.4, 1.5, 2.8$ 的器件,宽长比接近于 0.82 的磁敏 MOS 器件 ($W/L = 1$) 有较高的灵敏度,另外,文献 [3] 的报道表明, $W/L = 0.5$ 的器件比 $W/L = 1$ 的器件灵敏度低,上述优化结果很好地说明了这些实验现象。本文是半导体器件数值模拟及优化技术在器件设计问题中一次成功的尝试。

为不失一般性,本文应用 BFGS 优化方法处理这一问题。所谓 BFGS 方法,是一种比较稳定和有效的优化算法^[5],然而,这种非线性无约束优化问题可能会产生无意义的解,为避免这一问题,本文采取了预先确定优化区间的办法。为减少计算时间,灵敏度相对于结构参数的梯度由向后差分方法得到。在一维寻查时,利用进退算法确定寻查区间和三次插值确定极小点^[6]。

在进行 BFGS 优化时,本文限制结构参数 W/L 的优化区间为 $(0.4, 10)$,超越该区域时,将 W/L 值限定在临界值 0.4 或 10,这样可以保证在较宽的初值范围内都能收敛。图 3 和图 4 给出了灵敏度 S 和漏宽度 $(W - d)/2$ 与器件模拟次数 K 的关系,对于足够大的器件尺寸($L = 28\mu\text{m}$),在优化区间内的初值都将收敛到 $W/L \approx 0.82$ 的优化结果。

参 考 文 献

- [1] Laszlo Andor et al., *IEEE Trans. Electron Devices*, ED-32, 1224 (1985).
- [2] 何野等,南京工学院学报,第 1 期, p. 11, (1987).
- [3] Arokis Nathan et al., *IEEE Trans. Electron Devices*, ED-32, 1212 (1985).
- [4] H. L. Stone, *SIAM J. Num. Anal.*, 5, 530 (1968).
- [5] 南京大学数学系计算数学专业编,《最优化方法》,科学出版社,1984.

Numerical Simulation and Design Optimization of Magnetic-Field-Sensitive MOS Device

Ho Yie Wei Tongli and Shen Kechang

(Microelectronics Center, Nanjing Institute of Technology, Nanjing)

Abstract

Magnetic-Field-Sensitive MOS device is simulated with computer. A two dimensional numerical analysis of device is proposed by dividing regions and the computation cost is efficiently cut. Also, the design optimization of Magnetic-Field-Sensitive MOS device is made by using BFGS method. The theoretical results indicate that the device of aspect ratio (W/L) of 0.82 has the highest sensitivity. The experimental results are in good support of that.

KEY WORDS: Computerized simulation, optimal design, Sensors, Magnetic field effects, Metal-Oxide-Semiconductor field effect transistor.