

# 氢等离子体原位清洁硅衬底表面\*

沈复初 叶必光 陈 坚 龚晨光

(浙江大学半导体材料研究所, 杭州, 310027)

1990年10月9日收到, 1991年1月11日修改定稿

本文研究了在用氢等离子体原位清洁硅片表面过程中, 衬底温度, 等离子体能量, 处理时间及退火工艺对衬底表面清洁及晶格损伤的影响。实验结果表明, 较高的衬底温度, 较低的等离子体能量有利于得到高度清洁、晶格损伤可恢复完整的硅表面。衬底温度为室温时的等离子体处理对硅表面会引入不可恢复的永久性损伤(缺陷); 等离子体处理后的退火对于恢复晶格完整性是极其必要的。完善的等离子体清洁处理之后, 在 1000℃ 下利用硅烷减压外延生长的外延层中, 层错密度和位错密度分别小于 50 个/厘米<sup>2</sup> 和  $1 \times 10^3$  个/厘米<sup>2</sup>。

## 一、引言

随着新型 MOS 电路和双极电路元件密度和速度的不断提高, 迫切要求开发低温集成电路制造工艺。一个很重要且经常使用的高温制造工艺就是淀积外延层。在任何温度下使用任何技术淀积高质量外延层的关键步骤是外延淀积之前对硅衬底进行有效的原位清洁, 低温外延课题的一个重要组成部分就是开展与外延温度相兼容的硅衬底表面低温原位清洁技术的研究。

硅表面清洁技术由衬底装入淀积系统之前的非原位表面清洁和外延前在淀积系统中的原位清洁两部分所组成。目前已在广泛使用的碱性和酸性双氧水清洗液能除去沾污在硅片表面的绝大多数金属离子及含碳基团, 并形成一层几乎无碳的薄氧化层。这一薄氧化层起着十分重要的作用, 它使得由大气中和系统中的含碳基团对硅表面的沾污降到最低限度<sup>[1-4]</sup>, 该氧化层对降低硅片表面碳沾污的有效性已得到广泛的证明<sup>[5-7]</sup>。为了形成厚度可控而又稳定的保护氧化膜, 最近又发展了紫外线臭氧清洗 (UVOC) 技术<sup>[8]</sup>。

因此, 原位清洁所要解决的是如何有效地除去这一氧化层。在以前的工作中, 与 SiCl<sub>4</sub> 外延相适应的原位清洁技术是采用高温 HCl 腐蚀和 H<sub>2</sub> 预烘焙, 这两种技术都需要 1150℃ 左右较长时间的高温过程, 高温使基座中重金属杂质扩散而导致外延层中的雾缺陷以及引起硅片中的掺杂剂再分布, 这对于低温外延研究没有任何吸引力。目前, 正在广泛开展的氩等离子体清洁技术则能在 800℃ 以下完成对硅片表面的清洁过程。

利用氢等离子体对外延前硅片进行原位清洁的技术是由 Townsend 和 Uddin<sup>[9]</sup> 首先提出来的, 并被认为是一种极有前途的低温清洁技术<sup>[9]</sup>。但是至今却一直没有有关研究细节的报道。

\* 国家自然科学基金资助项目。

本文中, 我们详细研究了在卧式水冷外延炉中使用氢等离子体清洁技术中各项参数对结果的影响, 并利用减压外延工艺, 用硅烷为源生长出具有较低密度层错( $<50$ 个/ $\text{cm}^2$ )和位错( $1 \times 10^3$ 个/ $\text{cm}^2$ )的高完整性外延层。

## 二、实 验

在水冷卧式外延反应器上, 附加上一个13.56MHz、输出功率不大于180W的高频电磁场, 该高频电磁场输出端连接在反应管外面两端的环形电极上。当反应管内氢气压强低于约250Pa时, 高频电场能很容易地透过石英管和水冷层, 在反应管内建立起暗红色的氢辉光放电, 调节电极间距和高频电源的输出功率, 就能获得均匀的辉光放电。在电极之间辉光放电均匀的正柱区, 电子和离子浓度相等, 可以看作比较接近理想的等离子体。该高频电源与用来加热石墨基座的射频电源互相不影响, 可独立调节。

为验证氢等离子体对清除硅片表面氧化层的有效性, 对硅片和经过氧化的二氧化硅片进行了剥蚀速率实验。在高频电场输出功率较大时(约160W), 氢等离子体对硅和二氧化硅的腐蚀速率如表1所示。为了比较, 还把氩等离子体及氮等离子体对二氧化硅的腐蚀数据也列在表1中。

表1 氢、氩、氮等离子体对硅及二氧化硅的腐蚀速率\*

样 品	腐蚀速率(Å/小时)		
	氢等离子体	氩等离子体	氮等离子体
硅(111)	47	/	/
硅(100)	122	/	/
二氧化硅	252	195	24

\* 腐蚀速率用椭圆偏振仪测试

在证明氢等离子体对去除硅表面二氧化硅的有效性之后, 为了获得最佳清洁工艺, 则调节等离子体能量(高频电磁场输出功率), 衬底温度、退火温度与时间等参数, 利用测试硅片表面的扩展电阻了解晶格损伤及恢复程度, 用生长的外延层完整性(层错、位错密度)来研究各项参数对衬底清洁效果的影响。

## 三、实 验 结 果

如上所述, 氢等离子体能有效地清除硅片表面的二氧化硅。实验发现, 完善的氢等离子体清洁工艺是一个多参量问题, 要获得晶格完整的清洁表面, 实验中使用的衬底温度, 等离子体能量, 退火温度和退火时间等参数都会对结果产生影响。利用扩展电阻测试可以间接地反映衬底表面受到损伤的程度。硅片表面层的晶格损伤用扩展电阻测试是非常有效的, 受到损伤而被扭曲的晶格, 会使扩展电阻值增大, 而且其值会有相当范围的分布。检验表面清洁程度和晶格完整性的另一个方法就是在处理过的衬底上直接生长外延层, 并

观察其缺陷密度，则可得到处理条件影响结果的明确的结论。

虽然各参数之间会相互影响，但是为了叙述方便，我们将分别列出各工艺参数对结果的影响。

### A. 衬底温度的影响

在其它条件相同的情况下，不同衬底温度下进行等离子清洁处理后，由于硅衬底表面受到带电粒子的轰击条件不同，而造成晶格损伤程度也不同，扩展电阻测试结果示于图 1。

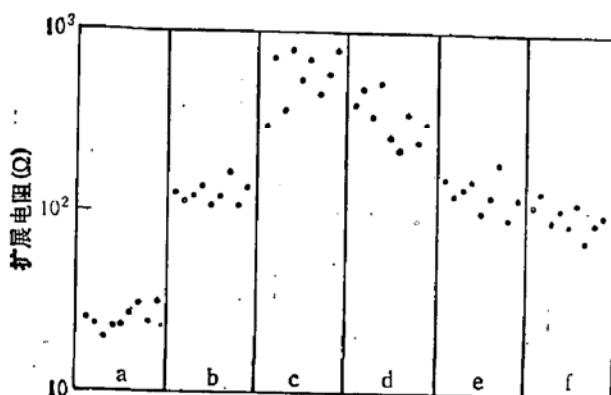


图 1 不同衬底温度下经过相同时间(30 秒)氢等离子体处理后的硅衬底表面扩展电阻分布 (a) 原始硅片;(b) 室温;(c) 500°C;(d) 740°C;(e) 910°C;(f) 1050°C

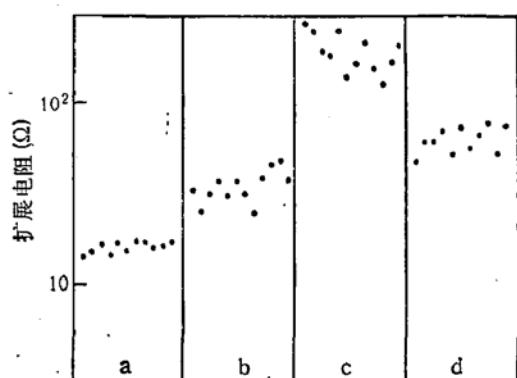


图 2 处于室温的硅衬底经氢等离子体处理后的表面扩展电阻分布  
(a) 原始硅片;(b) 经 30 秒钟氢等离子处理;  
(c) 经 60 秒钟氢等离子处理;(d) 再经 1050°C 退火 6 分钟后

处于室温的硅衬底经氢等离子体清洁及以后的退火处理后的表面扩展电阻测试结果如图 2 所示，在这样的衬底上生长外延层，其缺陷密度相当高，如图 3 所示。

### B. 等离子能量与处理时间的影响

在一定衬底温度下输出的等离子体能量越大，除去二氧化硅的速度越快，但同时对硅表面造成的晶格损伤也越严重；处理时间不足，则硅表面氧化层无法彻底清除，在一定的等离子体能量输出功率情况下，就存在一个最佳的处理时间范围。很明显，这个可选用的时间间隔，随着等离子能量增大而缩小。例如，在高频电场输出功率为 160W 时，氢等离子体处理时间与生长的外延层缺陷之间的关系如表 2 所示。

表 2 氢等离子体处理的时间与生长的外延层缺陷之间的关系(高频电场输出功率 160W、衬底温度为 500°C)

处理时间(分钟)	外延层缺陷密度 1/cm <sup>2</sup>	
	层 错	位 错
1.0	400	>5×10 <sup>1</sup>
2.0	25	<1×10 <sup>1</sup>
2.5	27	<1×10 <sup>1</sup>
4.0	400	>5×10 <sup>1</sup>

在这种情况下，可选用的处理时间为 2.0—2.5 分钟，即可有 0.5 分钟的变动范围，而

当高频电场输出功率为 90W 时,这个时间变动范围就可达到几分钟,工艺的宽容度就变大了。

### C. 退火温度与时间的影响

经过等离子体清洁过的硅衬底,若不经过退火,而直接在这样的硅衬底上生长硅层,则无法得到单晶层,其形貌如图 4 所示。

经氢等离子体清洁后,应对硅衬底进行退火处理,退火效果不仅与温度有关,而且还取决于时间。如在 1050°C 下退火,若退火时间为二分钟,损伤的晶格无法得到恢复,当退火时间为三分钟时,则晶格可以得到完全恢复,扩展电阻测试结果如图 5 所示。

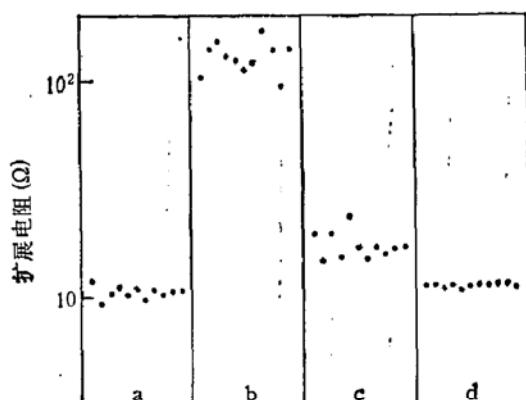
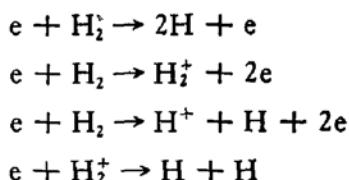


图 5 衬底温度为 500°C 时, 经氢等离子处理 30 秒后, 不同退火时间对硅衬底表面扩展电阻的影响 (a) 原始硅片; (b) 等离子体处理 30 秒后; (c) 1050°C 退火 2 分钟后; (d) 1050°C 退火 3 分钟后

## 四、讨 论

在高频电场作用下,低压氢气体能发生稳定的自持放电,所产生的辉光放电是包含有大量电子和离子的准中性等离子体,氢分子在电离时,会发生很多可能的碰撞过程,但主要的有<sup>[10,11]</sup>



反应生成的 H, H<sub>2</sub><sup>+</sup>, H<sup>+</sup> 都具有很强的化学活性,能与衬底表面的硅及沾污物发生反应,特别是对于外延层完整性影响较大的氧和碳的沾污,活性氢原子或氢离子能与之反应生成挥发性产物而被除去<sup>[12]</sup>。

处于等离子体中的硅样品表面,不仅与活性氢原子和氢离子发生化学反应,还因带电粒子轰击而产生溅射的物理作用,这两种作用对除去硅表面的沾污都是有效的,表 1 列出了用氢、氩、氮等离子体对二氧化硅的腐蚀速率,很明显,对于二氧化硅来说,氢等离子体的腐蚀速率最大,氩次之,氮最小。氢等离子体对硅的腐蚀速率与晶向有关,(100) 晶面的腐蚀速率明显高于(111) 晶面,这可能是由于不同晶面间的面间距不同引起的。

与 HCl 高温腐蚀相比,氢等离子体对硅和二氧化硅的腐蚀速率是低的,它不可能去除由于抛光工艺引入硅片表面的机械损伤层。虽然长时间处理之后利用 X-射线双晶衍射发现硅片表面层完整性变好,但所需时间过长。因此必须在本文引言部分所述的非原位清洁程序中利用化学作用彻底去除原始抛光片的损伤层<sup>[14]</sup>。而对于诸如三维结构等工艺过程中外延生长,因不存在抛光引入的损伤层,氢等离子体清洁则可直接使用而充分发挥作用。

辉光放电时,硅片表面除了受到高速电子的轰击作用,而且还会受到紫外线的辐照作用,这些作用使硅片表面很薄一层内造成晶格损伤,不合适的工艺条件还会造成永久性的缺陷,如空位,位错等。因此,在利用等离子体清洁硅片表面时,真正需要解决的是在获得原子级清洁表面的同时,应防止或消除表面晶格损伤。只有在这样的衬底上,才有可能在较低温度下制备出较高完整性的外延层。

衬底温度不同而其他条件不变的氢等离子体处理对衬底会产生不同的作用。图 1 表明,虽然在温度较低时,随着衬底温度升高表面损伤程度也增加,当衬底温度达到一定值以后,晶格的损伤程度反而随衬底温度提高而下降,扩展电阻测试值的升高和分散程度可以定性的看到这一趋势。这说明在较高衬底温度下的氢等离子体处理过程中晶格具有自退火作用,适当提高衬底温度有利于晶格损伤的恢复。处于室温的硅衬底经氢等离子体处理后在衬底表面造成的晶格损伤是无法恢复的(图 2),即使在随后经过充分的(6分钟)高温退火,扩展电阻值也无法恢复到原始值,而当衬底温度高于 350°C 时,等离子体清洁过的硅片再经高温退火只需三分钟就可以使扩展电阻恢复到原始值。在室温下等离子体清洁过的硅片上,即使经过加倍时间的高温退火,在这样的衬底上生长的外延层就会含有密度极高的层错,位错,如图 3 所示。高密度层错表明硅衬底的晶格损伤并没有得到恢复,这与图 2 的测试结果是相符的。

等离子体清洁硅片表面不仅与衬底温度有关,而且还与等离子体输出功率(等离子体能量)及处理时间有关。过大的等离子能量,能提高去除表面氧化层的速率,但是高速轰击的电子会对硅表面造成较严重的损伤,晶格损伤的深度也会随之加大,以致随后的退火工艺难以使晶格得到完全恢复;使用较低等离子能量时,虽然去除表面氧化层所需时间会相应延长,但造成的晶格损伤就会轻微一些。一定等离子体输出功率情况下,处理时间太长,对硅片表面造成的损伤就会明显增加,如图 2(b),(c) 所示,所以处理时间就存在一最佳范围,如表 2 所示。但不同的设备条件,这种关系会有不同的结果<sup>[12,13]</sup>。

退火工艺是氢等离子体清洁硅片表面不可缺少的一部分,不经过退火的硅片表面由于存在大量缺陷,是无法生长出单晶层的(图 4)。目前,我们使用常规的高温退火,在 1050°C 下需三分钟才能把损伤的晶格完全恢复完整,而退火二分钟则无法使晶格完全恢复完整,如图 5 所示。如果能够采用其它快速高温退火工艺,则会进一步缩短退火时间。另外,如果氢等离子体清洁时的衬底温度从目前使用的 500°C 进一步提高,则有可能使退火温度和时间得到降低和缩短,这有待于进一步探索。

在完善的氢等离子清洁工艺条件下,利用硅烷减压外延技术,就可以在 1000°C 以下的生长温度下,生长出层错密度低于  $50 \text{ 个}/\text{cm}^2$ , 位错密度低于  $1 \times 10^3 \text{ 个}/\text{cm}^2$  的高完整性外延层。如图 6 所示。

经氢等离子体处理过的与用 HCl 高温处理过的 P 型硅衬底上生长 N 型外延层制备成 p-n 结,两者在击穿电压和漏电流方面基本相当,但前者的击穿特性明显变“硬”。而因等离子体处理引起的电荷积累的影响,可以通过适当的退火工艺和其它办法得到解决<sup>[14]</sup>。

## 五、结 论

氢等离子体清洁硅片表面是一个多参数的工艺，在一定的气压条件下，清洁的完整表面与所使用的衬底温度，等离子体能量，处理时间及退火工艺有关，协调各参数之间的关系，在最佳工艺条件下，由于硅片表面的高度清洁，因此利用减压工艺就能在较低温度( $<1000^{\circ}\text{C}$ )下进行外延生长，外延层结晶质量可与高温  $\text{SiCl}_4$  外延相当。

氢等离子体清洁硅片表面具有处理温度低、时间短的优点，它是开展低温外延研究的一个很有应用前途的硅衬底原位清洁方法。

## 参 考 文 献

- [1] Y. Ota, *Thin Solid Films*, **106**, 3(1983).
- [2] M. Tabe, *Appl. Phys. Lett.*, **45**, 1073(1984).
- [3] B. A. Joyce, R. B. Bradley, and B. E. Watts, *Phil. Mag.*, **19**, 403(1968).
- [4] B. A. Joyce, J. H. Neave, and B. E. Watts, *Surf. Sci.*, **15**, 1(1969).
- [5] R. C. Henderson, R. B. Marcus, and W. J. Polito, *J. Appl. Phys.*, **42**, 1208(1971).
- [6] R. C. Henderson, *J. Electrochem. Soc.*, **119**, 772(1972).
- [7] K. D. Beyer and R. H. Kastl, *J. Electrochem. Soc.*, **129**, 1027(1982).
- [8] W. G. Townsend and M. E. Uddin, *Solid state Electronics*, **16**, 39(1973).
- [9] G. W. Cullen and J. F. Corboy, *J. Crystal Growth*, **70**, 230(1984).
- [10] C. C. Goodyear and A. Von Engel, *Proc. Phys. Soc.*, **79**, 732(1962).
- [11] A. T. Bell, *Ind. Eng. Chem. Fundam.*, **11**, 209(1972).
- [12] R. P. H. Chang, C. C. Chang, and S. Darack, *J. Vac. Sci. Technol.*, **20**, 45(1982).
- [13] Y. Kunitsugu, et al., *J. Cryst. Growth*, **95**, 91(1989).
- [14] 沈复初,叶必光,陈坚,浙江大学学报(待发表).

## In-Situ Cleaning of Silicon Surface by H-Plasma

Shen Fuchu, Ye Biguang, Chen Jian and Gong Chenguang

(Semiconductor Materials Research Institute, Zhejiang University, Hangzhou 310027)

### Abstract

Hydrogen plasma in-situ cleaning of silicon surface is studied by examining the effect of various operating conditions (substrate temperature, plasma energy, treatment time and annealing) on contamination and lattice damage. The results show that a higher substrate temperature and a lower plasma energy are favourable to efficient cleaning of the silicon surface on which the lattice damage is curable. Surface treatment by H-plasma at room temperature may result in permanent damages (defects). An annealing process after H-plasma treatment is necessary for recovering the lattice perfection. On a treated substrate, an epitaxial film was deposited by reduced pressure process of  $\text{SiH}_4$  at  $1000^{\circ}\text{C}$ . The densities of stacking-faults and dislocations are less than  $50/\text{cm}^2$  and  $500/\text{cm}^2$ , respectively.